Leistungselektronik und Elektrische Antriebstechnik Prof. Dr.-Ing. Joachim Böcker



Lehrveranstaltung:

Bauelemente der Leistungselektronik

Dozent: Dr.-Ing. N. Fröhleke

Stand: April 2005

Einleitung

Verteilung Energie In der Erzeugung, und Nutzung elektrischer erlangen leistungselektronische Umformungen klassischen neben den Methoden mittels immer größere Bedeutung. Weltweit sind heute 40% des gesamten Transformatoren Energiebedarfs auf die Nutzung der elektrischen Energie zurückzuführen, Tendenz steigend. Schätzungen gehen davon aus, dass in einigen Jahren ca. 80% der in Deutschland erzeugten Energie über eine oder mehrere leistungselektronischen Stufen auf dem Weg vom Erzeuger zum Verbraucher umgeformt und gestellt werden.

Die herausragenden Eigenschaften elektrischer Antriebe im Vergleich zu pneumatischen und hydraulischen Antriebssystemen liegen im hervorragenden Wirkungsgrad und in der sehr direkten, hochdynamischen Umsetzung von Information in Aktion. In dieser Wirkkette spielt wieder das leistungselektronische Stellglied durch seine einfache informationstechnische Ansteuerbarkeit und die geringen Verluste eine entscheidende Rolle. Die anhaltende Diskussion über Energieeffizienz und die zunehmende Bedeutung der Erschließung regenerativer Energien hat die Möglichkeiten/Notwendigkeiten des Einsatzes und die Vorteile der Leistungselektronik sogar in die Öffentlichkeit und Politik getragen, was sich in entsprechenden Forschungsförderprogrammen niederschlägt. Denn leistungselektronische Umformer treffen wir bisher vornehmlich im Bereich kleiner und mittlerer Leistungen (einige Watt ... einige zehn MW) an, seltener aber im Bereich von 100 MW und darüber. Zusätzlich gibt es nicht nur in der Automobiltechnik sonder auch in der Luftfahrt das Bestreben, Druckluft und Hydrauliksysteme zu ersetzen oder zu minimieren aus den o.g. Gründen in Verbindung mit den Forderungen nach Servicekostenreduktion, Nichtbrennbarkeit und höherer Verfügbarkeit.

Eine leistungselektronische Schaltung wird im Vergleich zur Elektronik und Mikroelektronik nur von einer mittleren Zahl von Bauteilen wie Schalter, Spulen und Kondensatoren oder Transformatoren gebildet. Als idealer Schalter wird ein verlustloses Ventil bezeichnet, dass im eingeschalteten Zustand keine Durchlassspannung und im ausgeschalteten Zustand keinen Sperrstrom aufweist und Schaltvorgänge, die ohne Verzögerung unendlich kurz verlaufen. Für die Schaltvorgänge benötigt der ideale Schalter keine Ansteuerleistung. Er ist beliebig sperrspannungsfest und kann jeden Strom führen.

Analog gilt für die idealen Reaktanzen, dass eine ideale Spule nur ein magnetisches Feld und ein idealer Kondensator nur ein elektrisches Feld speichert, ohne Verluste zu generieren.

In der Realität verhalten sich leistungselektronische Bauelemente abweichend von den geschilderten idealen Merkmalen, aber die Fortschritte im Bereich der Bauteiltechnologien lassen sie den idealen Eigenschaften merklich annähern. Ziel dieser Veranstaltung ist, durch ein tiefer gehendes Verständnis in Bauteilfragen soll die optimierte Anwendung der Komponenten ermöglicht und eine vorausschauende Sensibilität für vorteilhafte Neuentwicklungen geschaffen werden. Weil aber nicht nur die Leistungshalbleiter Bauelemente wie zuvor genannt eine leistungselektronische Schaltung bilden, sondern neben den passiven Bauelementen auch noch Ansteuer- und Entlastungsschaltungen dazu gehören, wurde die physikalische Behandlungstiefe bei den Halbleitern eingeschränkt. Andernfalls würde die Stofffülle ausufern.

Als Beispiel für den Einfluss, den Fortschritte im Bereich der Bauteile bewirken, sei die Entwicklung von Gleichstromversorgungsgeräten über die letzten 40 Jahre aufgezeigt. In den frühen 50er Jahren ersetzten Halbleiterdioden Vakuumröhren, da unter anderem die Durchlassverluste dadurch von 30 Volt auf ca. 1 Volt reduziert und damit der Wirkungsgrad stark gesteigert werden konnte. Bis Mitte der 60er Jahre konnte die Schaltgeschwindigkeit von bipolaren Leistungstransistoren so gesteigert werden, dass Gleichstromumrichter - heute vielfach auch dc/dc-Konverter genannt - mit einer Schaltfrequenz von 10-20 kHz gefertigt werden konnten. Durch diese "Schaltreglertechnik" wurde der Wirkungsgrad gegenüber den Linearreglern drastisch gesteigert. In den späten 70er Jahren erlaubten Leistungs-MOSFETs einen wirtschaftlichen Einsatz im Frequenzbereich bei 200 kHz, wodurch die erreichbare Leistungsdichte erhöht werden konnte.

Vielfach waren es Bauteilneuerungen der Leistungshalbleiter Bauelemente, die starke Veränderungen in der Leistungselektronik bewirkten. Entsprechende Neuerungen sind für die nächsten Jahre wieder angesichts der neuen Halbleiter mit größerer Bandlücke (SiC, GaN) zu erwarten, denn nun stehen endlich auch erste Bauelemente z.V.. Zusätzlich hat die intensive Weiterentwicklung von Halbleiterbauelementen den Leistungsbereich von Stromrichtern deutlich erweitert.

1 Stromrichterventile, Leistungshalbleiterschalter und Simulationsmodelle

Die Stromrichtertechnik ist eines der wichtigsten Teilgebiete der Leistungselektronik.

Die wichtigsten Begriffe der SR-Technik sind definiert in der DIN 41750 "Begriffe für SR". Dort ist der Stromrichter (SR) definiert als:

 Einrichtungen zum Stromrichten, wobei mit Stromrichten das Umwandeln einer oder mehrerer elektrischer Größen eines Stromsystems mittels SR-Ventilen verstanden wird. Elektrische Größen sind dabei Spannung, Strom, Frequenz incl. f = 0, Anzahl der Phasen. Umwandeln umfasst auch das Steuern elektrischer Energie.

Und ein SR-Ventil ist bezeichnet als:

- wesentlicher Bestandteil des SR und als
- Funktionselement, das elektrischen Strom nur in einer Richtung führt (Vorwärtsrichtung). Es kann aus mehreren in Reihe oder parallel geschalteten Elementen bestehen.

Beim Stromrichten wird es abwechselnd periodisch in den leitenden und in den gesperrten Zustand versetzt.

Es gibt *nichtsteuerbare* (Dioden) und *steuerbare* SR-Ventile, wobei bei den steuerbaren Ventilen unterschieden werden kann zwischen über Steueranschluß *abschaltbaren* Ventilbauelementen:

- a) GTO-Thyristoren (rückwärtssperrend, asymmetrisch, rückwärts leitend FCT, MCT)
- b) Transistoren (bipolar, BJT, MOSFET, IGBT, SIT)

und nur einschaltbaren Ventilbauelementen wie Thyristoren (rückwärtssperrend, asymmetrisch rückwärtsleitend, ASCR, RTL-Thyristor)

Die elektrische Verbindung der SR-Ventile und weiterer Funktionselemente wie z. B. Transformatoren, Saugdrosseln, Kommutierungseinrichtungenund Energiespeicher bilden die *SR-Schaltung*, die einen oder mehrere SR-Zweige enthält. Ein *SR-Zweig* enthält in der Regel SR-Ventil, Beschaltung und Zweigsicherung. Der konstruktive Aufbau eines SR-Ventils für eine SR-Schaltung einschließlich Verbindung, Beschaltung, Steuerimpulsübetrager, Sicherungen und ggf. Kühleinrichtungen wird SR-Satz oder Ventilsatz genannt. Der gesamte SR besteht in der Regel aus mehreren SR-Sätzen, SR-Transformator, Steuersätzen, Saugdrosseln, Kommutierungseinrichtungen, Energiespeicher, Filter und Entstörmittel und Hilfseinrichtungen

1.1 Klassifikation von Stromrichterventilen und Ventilbauformen

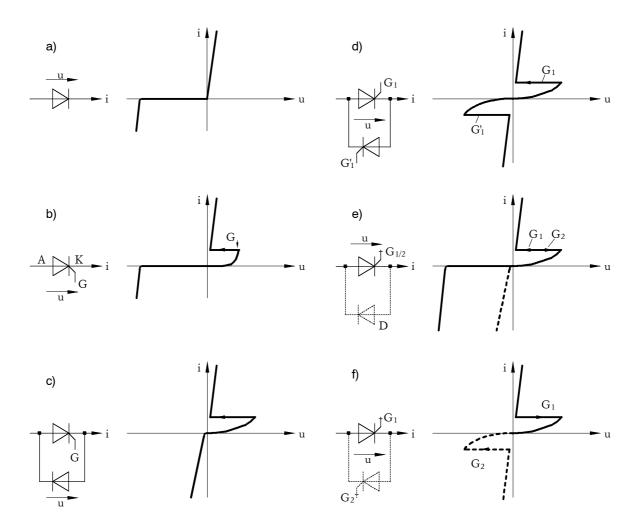


Bild 1.1: Stromrichterventilklassifikation

- a) nichtsteuerbares Ventil (Diode)
- b) einschaltbares elektronisches Ventil (Stromventil)
- c) Spannungsventil
- d) Zweirichtungsthyristor, einschaltbar
- e) ein- und ausschaltbares Ventil (G_1 einschalten, G_2 ausschalten)
- f) nur ausschaltbares Ventil

1.1.1 Ventilbauformen, konstruktive Eigenschaften

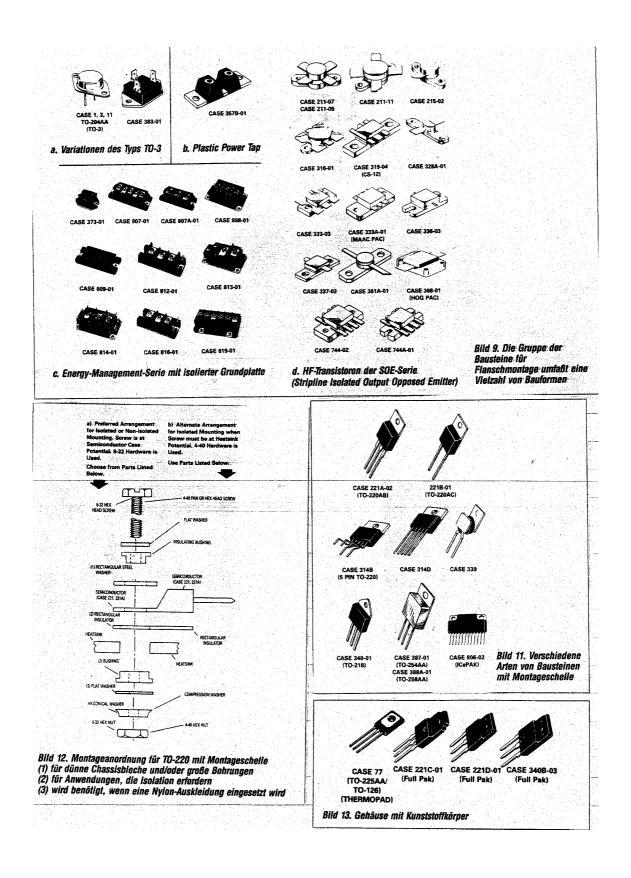
Die Siliziumtablette, die die Halbleiterstrukturen enthält, ist heute meist noch um genutzt zu werden in ein Gehäuse einzubringen.

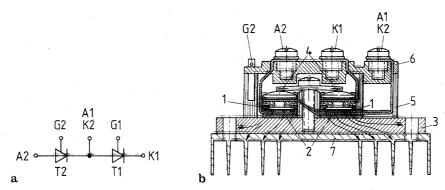
Dessen Funktionen sind:

- a) die elektrischen Kontakte zwischen Hauptanschlüssen, Steueranschlüssen und Siliziumtablette herzustellen,
- b) die Verlustenergie in der Siliziumtablette in Form eines Wärmestromes zu einer Wärmesenke zu leiten und
- c) das Halbleitersystem gegen mechanische Beschädigung, elektrische Einflüsse und atmosphärische Umwelteinflüsse, die ein vorzeitiges Altern bewirken könnten, zu schützen.

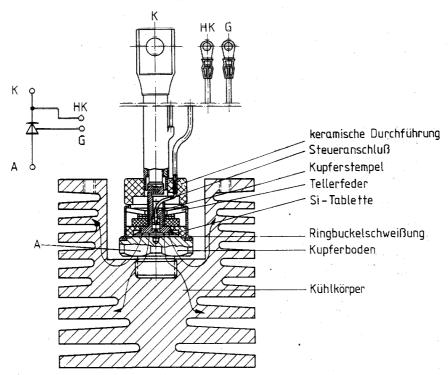
Die Gehäusebauformen sind im wesentlichen von b abhängig, so daß folgende Bauformen ausgeführt werden:

- kunststoffvergossene oder kunststoffumpreßte Halbleitersysteme mit oder ohne Kühlblech, wobei das Kühlblech häufig das Potential eines der Hauptanschlüsse hat (Kollektor, Drain; bei Dioden Anode oder Kathode); elektrische Anschlüsse durch Lötverbindungen (TO 220, 247)
- *vakuumdichte Metallgehäuse* mit Glasdurchführungen (je nach Einsatz Schraubgehäuse mit Sechskantboden, Einpreßgehäuse, TO 3, 5, ... 18 Flachgehäuse), Gehäuse auf Potential eines Hauptanschlusses
- Modulgehäuse: Kunststoffgehäuse mit Schraub- und Klemmvorrichtungen für Haupt- und Steueranschlüsse und metallische Grundplatte für Wärmeableitung. In einem Modul sind häufig zwei steuerbare Ventile und zwei Dioden d. h. eine WR-Phase integriert (SR-Zweig), aber auch Einzelelemente und komplette 3- Phasen-Wechselrichter (WR) sogenannte "6-Packs". Die einzelnen Silizium-Chips sind durch elektrisch gut isolierende, jedoch gut wärmeleitende Oxydkeramikplatten (Al₂O₃) an die potentialfreie, polierte und plane Bodenplatte kontaktiert (Module sind erhältlich von 20 500A)
- *Schraub- und Flachbodengehäuse* mit Kupferboden, keramisch isolierten Durchführungen und Anschlußleitungen; der elektrische Anschluß zum Silizium-Chip erfolgt durch Druckkontakt, da die Lötverbindungen nicht wärmewechselfest sind für Ströme von 20 350A
- Scheibenform, von denen die Wärme nach beiden Seiten abfließen kann. Das Gehäuse besteht aus einem Keramikring, der oben und unten durch elektrische Hauptanschlüsse in Form von Silberblechscheiben vakuumdicht verschlossen wird. Die Siliziumscheibe liegt dazwischen. Durch die obere Kontaktscheibe wird der "Gate"-Anschluß hergestellt und die Steuerelektrode wird druckkontaktiert durch eine Spannvorrichtung. Scheibenformen werden für Ströme > 150A eingesetzt.

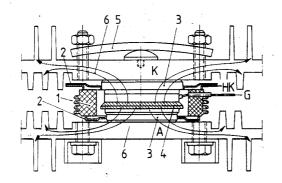




Grundsätzliche Darstellung eines Leistungshalbleiter-Moduls. a Schaltbild; b konstruktiver Aufbau und Wärmestrom; 1 Si-Tabletten, 2 Metalloxidscheiben, 3 potentialfreie Bodenplatte, 4 Druckkontaktelemente, 5 Kunststoffgehäuse, 6 Kunststoffdeckel mit Anschlußpunkten, 7 Kühlkörper



Grundsätzliche Darstellung eines Schraubgehäuses mit druckkontaktierter Siliziumtablette und des Wärmestromes von der Siliziumtablette in den Kühlkörper



Grundsätzliche Darstellung eines Scheibengehäuses mit durch die Einspannvorrichtung druckkontaktierter Siliziumtablette und des Wärmestromes von der Siliziumtablette zum Kühlkörper. 1 Keramikring, 2 Silberblech, 3 Kontaktscheiben, 4 SiTablette, 5 Spannvorrichtung, 6 Kühlkörper

1.2 Stromleitung in Metallen und Halbleitern

1.2.1 Übergänge zwischen Energieniveaus

Im thermischen Gleichgewicht entstehen pro cm^3 und sec genausoviel Ladungsträger wie durch Rekombination wieder verschwinden. Man definiert die *Generationsrate* g als die Anzahl der pro Volumen und pro Zeit erzeugten Ladungsträger; entsprechend die <u>Rekombinationsrate</u> r als die pro Volumen und Zeit rekombinierenden Ladungsträger.

Die thermische Generationsrate wird mit g_{th} bezeichnet. Im thermischen Gleichgewicht ist

$$g_{th} = r \ln[m^{-3}s^{-1}].$$

Die Ladungsträger haben dann ihre Gleichgewichtskonzentrationen n_o bzw. p_o , für die gilt $p_o \cdot n_o = n_i^2$.

Wird das Gleichgewicht z.B. durch Einstrahlen von Licht gestört, für dessen Quantenenergie gilt $\hbar \cdot w \ge w_L - w_V$, so entstehen durch die Anhebung von Elektronen aus dem Valenzband in das Leitungsband zusätzliche Ladungsträger mit einer Generationsrate g (Bild 1.1).

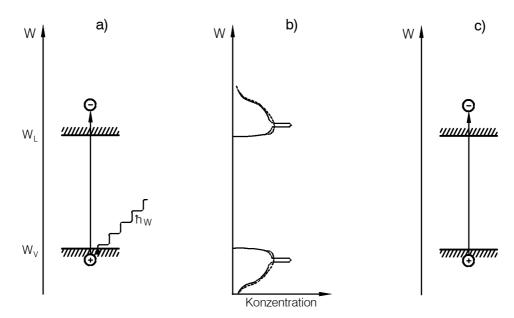


Bild 1.2: Gleichgewichtseinstellung nach Bestrahlung eines Halbleiters a) Generation von Elektron-Loch-Paaren durch Lichtquantenabsorption b) Moment; Konzentrationsverteilung unmittelbar nach Absorption (durchgezogene Linie); Verteilung nach Einstellung des Gleichgewichts (gestrichelte Linie) c) Rekombinationsprozeß

Die *Bilanzgleichungen* lauten dann:

$$\frac{\partial n}{\partial t} = g(t) + g_{th} - r \tag{1.1}$$

$$\frac{\partial p}{\partial t} = g(t) + g_{th} - r \tag{1.2}$$

Die thermische Generationsrate wird i.A. nicht explizit berücksichtigt, man führt die Rekombinationsüberschußrate *R*

$$R = r - g_{th} \tag{1.3}$$

ein und macht den Ansatz, daß sie in erster Näherung der Abweichung vom Gleichgewicht proportional ist: $R = \frac{n - n_o}{\tau} = \frac{p - p_o}{\tau}$.

Die reziproke Proportionalitätskonstante τ hat die Dimension einer Zeit und wird **Lebensdauer** der Ladungsträger genannt. Damit wird aus Gl. (1.1) und Gl. (1.2)

$$\frac{\partial n}{\partial t} = g - R = g - \frac{n - n_o}{\tau} \tag{1.4}$$

$$\frac{\partial p}{\partial t} = g - R = g - \frac{p - p_o}{\tau}.$$
 (1.5)

Durch Integration von Gl. (1.4) und Gl. (1.5) erhält man für das Abklingen der überschüssigen Ladungsträgerkonzentration nach Abschalten der Störung zur Zeit t=0

$$n(t) - n_0 = [n(0) - n_0]e^{-t/\tau}$$
(1.6)

$$p(t) - p_0 = [p(0) - p_0]e^{-t/\tau}.$$
(1.7)

Im stationären Zustand $\frac{\partial n}{\partial t} = \frac{\partial p}{\partial t} = 0$ gilt mi Gl. (1.4) und Gl. (1.5)

$$n = n_0 + g\tau$$

$$p = p_0 + g\tau$$
(1.8)

und

$$pn = p_0 n_0 + g\tau \cdot (p_0 + n_0) + (g\tau)^2 > n_i^2.$$
 (1.9)

Bei einer Abweichung vom thermischen Gleichgewicht ist i.A. $pn \neq n_i^2$.

1.2.2 Driftgeschwindigkeit, Beweglichkeit, Leitfähigkeit

Unter dem Einfluß eines elektrischen Feldes \vec{E} werden Ladungsträger beschleunigt. Bei einem Stoß mit dem Kristallgitter werden sie wieder abgebremst. Es stellt sich eine mitte-

lere *Driftgeschwindigkeit* $\dot{\vec{v}}_D$ der Ladungsträger ein, die proportional der Feldstärke ist. Für Elektronen ist

$$\dot{\vec{v}}_{n,D} = -\mu_n \cdot \vec{E} \,. \tag{1.10}$$

Für Löcher gilt

$$\dot{\vec{v}}_{p,D} = -\mu_p \cdot \vec{E} \,. \tag{1.11}$$

Die Proportionalitätsfaktoren $\mu_{n, p}$ nennt man **Beweglichkeit** (Dimension m^2/Vs). Die Stromdichte j ist

$$\dot{j} = -qn \cdot \dot{v}_{n,D} + qp \cdot \dot{v}_{p,D} = q(\mu_n n + \mu_p p) \dot{\vec{E}} = \sigma \dot{\vec{E}} . \tag{1.12}$$

In Gl. (1.12), dem Ohmschen Gesetz, wurde die *Leitfähigkeit* σ definiert zu

$$\sigma = q(\mu_n n + \mu_n p) . \tag{1.13}$$

1.2.3 Stoßzeit und Beweglichkeit

Die Beweglichkeit wurde oben nur phänomenologisch eingeführt. Sie soll nun auf atomistische Größen zurückgeführt werden. Ohne Feld bewegen sich die Elektronen auf Zickzack-Bahnen durch den Kristall (**Bild 1.2**). Zwischen zwei Stößen legen sie im Mittel die freie Weglänge L zurück. Dazu benötigen sie im Mittel die freie Flugzeit (sogenannte Stroßzeit) t_o .

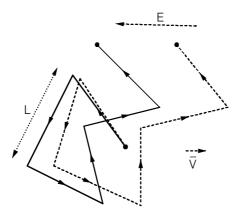


Bild 1.3: Thermische Wärmebewegung ohne (durchgezogene Linie), mit elektrischem Feld (gestrichelte Linie)

Nach dem Gleichverteilungssatz der statistischen Mechanik haben freie Teilchen im Mittel die kinetische Energie

$$W_{kin} = \frac{1}{2}m \cdot \bar{v}^2 = \frac{3}{2}kT , \qquad (1.14)$$

wobei k... die Boltzmann-Konstante $(8, 6 \cdot 10^{-5} eV/K)$ und T... die Temperatur in Kelvin ist.

Daraus folgt für die Elektronen der quadratische Mittelwert der Geschwindigkeit, die sog. thermische Geschwindigkeit

$$v_{th} = \sqrt{\bar{v}^2} = \sqrt{\frac{3kT}{m}} \,. \tag{1.15}$$

Da keine Richtung bevorzugt ist, ist der Mittelwert der Geschwindigkeit $\bar{v} = 0$; es fließt kein Strom.

Unter dem Einfluß eines elektrischen Feldes \vec{E} wird ein Elektron mit der Kraft $\vec{F} = -q\vec{E}$ beschleunigt. Zwischen zwei Stößen beträgt der Geschwindigkeitszuwachs

$$\Delta \vec{v} = \Delta \vec{v}(t_0) - \vec{v}(0) = -\frac{q}{m} \vec{E} \cdot t_0. \tag{1.16}$$

Der mittlere Geschwindigkeitszuwachs in Feldrichtung ist

$$\Delta \bar{v} = \frac{v(t_0) - v(0)}{2} = \frac{-qt_0}{2m} \cdot E = -\mu E.$$
 (1.17)

Für die Beweglichkeit wurde der Ausdruck gefunden:

$$\mu = \frac{qt_o}{2m}.\tag{1.18}$$

Im Halbleiter gilt speziell

$$\mu_n = \frac{qt_o}{2m_L}$$
 , $\mu_p = \frac{qt_o}{2m_V}$. (1.19)

Dies ist jedoch nur solange richtig, wie die Driftgeschwindigkeit $\bar{v}_D = \mu E \ll v_{th}$ oder die Feldstärke kleiner ist als die kritische Feldstärke

$$E_{krit} = \frac{1}{\mu} \sqrt{\frac{3kT}{m}}. ag{1.20}$$

Bei sehr großen Feldstärken nimmt die Zeit t_o zwischen zwei Stößen immer mehr ab, so daß die *Beweglichkeit* absinkt und sich eine Grenzgeschwindigkeit der Elektronen einstellt.

Bei Metallen ist $E_{krit} \approx 10^5~V/cm$ und damit experimell nicht erreichbar, weil sie zu Stromdichten von $10^9 A cm^{-2}$ und zum augenblicklichen Schmelzen des Kristalls führen würde. Das Ohmsche Gesetz gilt also uneingeschränkt. Bei Halbleitern tritt eine Abweichung vom Ohmschen Gesetz oberhalb $\approx 10^3 V/cm$ auf (s. **Bild 1.3**).

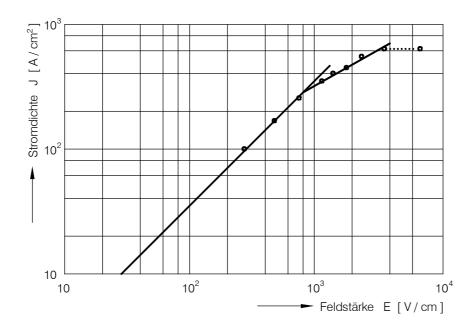


Bild 1.4: Abweichung vom Ohmschen Gesetz bei Halbleitern

1.2.4 Temperaturabhängigkeit der Leitfähigkeit

Die Temperaturabhängigkeit der Leitfähigkeit σ bzw. des spezifischen Widerstandes $\rho = 1/\sigma$ ist durch die Temperaturabhängigkeit der Konzentrationen n bzw. p und der Beweglichkeit μ_n bzw. μ_p gegeben.

In metallischen Leiterwerkstoffen ist die Zahl der Elektronen konstant. Die Beweglichkeit wird durch die Streuung der Elektronen an Gitterfehlern und Gitterschwingungen bestimmt. Der spezifische Widerstand setzt sich zusammen aus einem temperaturunabhängigen Anteil ρ_i der von der Streuung an Gitterfehlern herrührt, und einem Anteil $\rho_G(T)$ der von den thermischen Schwingungen des Kristallgitters herrührt:

$$\rho = \rho_i + \rho_G(T). \tag{1.21}$$

In Halbleitern werden die Elektronen und Löcher an Gitterschwingungen, Kristallfehlern und Störstellen sowie untereinander gestreut. Die Abhängigkeit der Beweglichkeit von der Störstellenkonzentration ist in **Bild 1.4** dargestellt. Die Leitfähigkeit über der Temperatur ist in **Bild 1.5** aufgetragen.

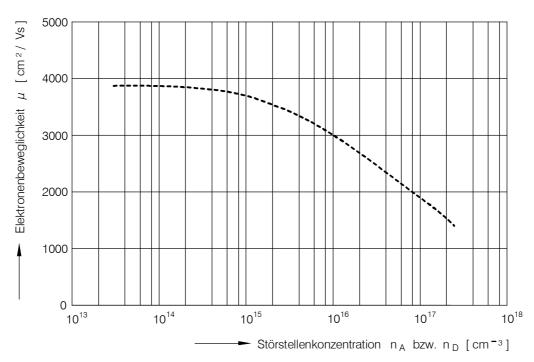


Bild 1.5: Abhängigkeit der Beweglichkeit von der Störstellenkonzentration

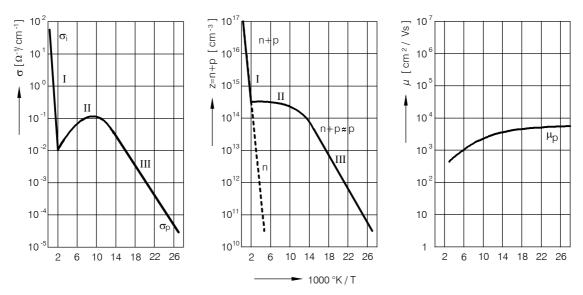


Bild 1.6: Leitfähigkeit, Konzentration und Beweglichkeit (der Löcher) von p-leitendem Silizium I = Eigenleitung, II = Störstellenerschöpfung, III = Störstellenreserve

1.2.5 Diffusionsströme in Halbleitern

In Metallen spielen Diffusionsströme keine Rolle, da Ladungsträgeranhäufungen immer

eine Raumladung bilden, die durch Feldströme abgebaut wird. Näheres in Kap. 1.2.8. Im Halbleiter gibt es jedoch positive und negative Ladungsträger, so daß neutrale Ladungsträgeranhäufungen entstehen können. Diese gleichen sich durch Diffusion aus.

Das Auftreten von Diffusionsströmen ist ein wesentliches Merkmal der Halbleiter und eine Voraussetzung für die Funktion vieler Bauelemente.

Die Teilchen strömen in Richtung des Konzentrationsgefälles (1. Ficksches Gesetz).

$$\frac{\overline{j_n}}{-q} = -D_n \text{ grad n; } \frac{j_n(x)}{-q} = -D_n \frac{dn}{dx} \text{ (eindimensional)}$$
 (1.22)

$$\frac{\overline{j_p}}{q} = -D_p \quad \text{grad p}; \qquad \frac{j_p}{-q} = -D_p \frac{dp}{dx} \text{ (eindimensional)}$$
 (1.23)

 $D_{n,p}$ nennt man Diffusionskonstante (Dimension $\frac{cm^2}{s}$).

In **Bild 1.6** ist dargestellt, wie ein lineares Konzentrationsgefälle zu einem konstanten Strom führt. Angenommen, in jedem Kasten fliegt die Hälfte der Teilchen nach rechts, die andere Hälfte nach links aus dem Kasten heraus; dann tritt insgesamt je ein Teilchen von links nach rechts durch die Trennwand.

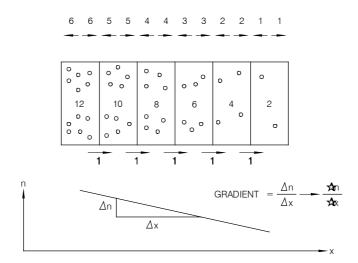


Bild 1.7: Zur Erläuterung des Diffusionsstromes

1.2.6 Das Stromgleichungssystem im Halbleiter

Das Gleichungssystem umfaßt drei Gleichungstypen:

- a) die Stromgleichungen
- b) die Bilanzgleichungen
- c) die Poissongleichung

A) Die Stromgleichungen

Die *Stromgleichungen* Gl. (1.24) und Gl. (1.25) sagen aus, daß ein Strom durch Felder und Konzentrationsgefälle verursacht wird:

$$\dot{j}_n = q \mu_n n \dot{E} + q D_n \quad \text{grad } n \tag{1.24}$$

$$\dot{j}_p = q \mu_p p \vec{E} - q D_p \quad \text{grad} \quad p \tag{1.25}$$

Gesamtstromdichte
$$j = j_p + j_n$$
 (1.26)

B) Bilanzgleichungen

Die *Bilanzgleichungen* Gl. (1.4) und Gl. (1.5) müssen noch erweitert werden, wenn Ströme fließen. Die Zahl der Ladungsträger in einem Volumenelement dV kann auch erhöht werden, wenn mehr Ladungsträger hineinströmen als heraus. Diese Differenz wird durch die Divergenz des Stromes angegeben. In **Bild 1.8** ist dies dargestellt.

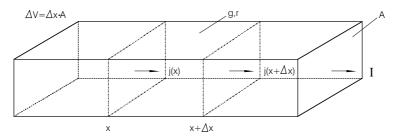


Bild 1.8: Zur Erklärung der Divergenz

Ladungsträgerzuwachs in ΔV pro Zeiteinheit = $-\frac{j(x + \Delta x)A - j(x)A}{\Delta x \cdot A}$

$$\lim_{\Delta x \to 0} \frac{j(x + \Delta x)A - j(x)}{\Delta x} = \frac{dj}{dx} = \text{eindimensionale Divergenz}$$

$$\frac{\partial n}{\partial t} = \frac{1}{q} \operatorname{div} \dot{j}_n - \frac{n - n_0}{\tau} + g \tag{1.27}$$

$$\frac{\partial p}{\partial t} = -\frac{1}{q} \operatorname{div} \dot{j}_p - \frac{p - p_0}{\tau} + g \tag{1.28}$$

C) Die Poissongleichung

Die **Poissongleichung** verknüpft das Feld mit der Raumladungsdichte ρ_L

$$\operatorname{div} \vec{E} = \frac{\rho_L}{\varepsilon_0 \varepsilon_r} = \frac{q}{\varepsilon_0 \varepsilon_r} (N_{D^+} - N_{A^-} + p - n)$$
 (1.29)

Zur Lösung des Gleichungssystems müssen die Generationsrate g und die Randbedingungen gegeben sein.

1.2.7 Die Einsteinbeziehung

Als Anwendung des Gleichungssystems werde ein inhomogener dotierter Halbleiter betrachtet.

Voraussetzungen: thermodynamisches Gleichgewicht; d.h.

$$g = 0, j_n = 0, j_p = 0, \frac{\partial n}{\partial t} = 0, \frac{\partial p}{\partial t} = 0, \tag{1.30}$$

In eindimensionaler Darstellung resultiert ausGl. (1.24), Gl. (1.25)

$$0 = q\mu_n nE + qD_n \frac{dn}{dx}$$
 (1.31)

$$0 = q\mu_p p E - q D_p \frac{dp}{dx} \tag{1.32}$$

$$\frac{dn}{dx} = \frac{q}{\varepsilon_0 \varepsilon_r} (N_{D^+} - N_{A^-} + p - n)$$
 (1.33)

Mit den Lösungen

$$n = N_L \cdot e^{-(W_L - W_F)/kT} (1.34)$$

$$p = N_V \cdot e^{-(W_F - W_V)/kT}$$
 (1.35)

und Gl. (1.31) nach E aufgelöst folgt:

$$E = -\frac{D_n}{\mu_n} \cdot \frac{1}{n} \cdot \frac{dn}{dx} = -\frac{D_n}{\mu_n} \cdot \frac{d(\ln n)}{dx} = \frac{D_n}{\mu_n} \cdot \frac{dW_L}{dx} \cdot \frac{1}{kT} . \tag{1.36}$$

Da W_L die potentielle Energie des Elektrons darstellt, ist $-W_L/q$ das Potential V und $\frac{1}{q} \cdot \frac{dW_L}{dx} = -\frac{dV}{dx} = E$ die elektrische Feldstärke

$$E = \frac{D_n q}{\mu_n \cdot kT} \cdot \frac{1}{q} \cdot \frac{dW_L}{dx} = \underbrace{\frac{D_n q}{\mu_n \cdot kT}}_{= 1} \cdot E$$
(1.37)

Somit resultieren die Einsteinbeziehungen

$$D_n = \mu_n \cdot \frac{kT}{q} \tag{1.38}$$

und analog

$$D_p = \mu_p \cdot \frac{kT}{q}. \tag{1.39}$$

1.2.8 Ausgleichvorgänge bei der Injektion von Ladungsträgern

a) Injektion von Elektronen in Metalle

In Metallen vereinfachen sich die Stromgleichungen, da es nur Elektronen gibt, zu:

$$j = \sigma E \tag{1.40}$$

$$\frac{\partial n}{\partial t} = \frac{1}{q} \operatorname{div} \, \mathbf{j} \tag{1.41}$$

$$\operatorname{div} E = \frac{\rho_L}{\varepsilon_0 \varepsilon_r} \tag{1.42}$$

Es möge eine zusätzliche Elektronenkonzentration Δn erzeugt werden, z.B. durch Elektro-

nenbeschuß
$$\frac{\partial n}{\delta t} = \frac{1}{q} \operatorname{div} j = \frac{1}{q} \operatorname{div} \sigma E = \frac{\sigma}{q} \operatorname{div} E = \frac{\sigma}{q} \cdot \frac{\rho_L}{\epsilon_0 \epsilon_r} = \frac{-\sigma q \Delta n}{q \epsilon_0 \epsilon_r} = \frac{-\sigma}{\epsilon_0 \epsilon_r} \cdot \Delta n$$

Lösung:
$$\Delta n = \Delta n(0) \cdot e^{-\frac{\sigma}{\varepsilon_0 \varepsilon_r} \cdot t} = \Delta n(0) \cdot e^{-\frac{t}{\tau_R}}$$

Der Ladungsüberschuß klingt mit der sogenannten dielektrischen Relaxationszeit (Bild 1.8)

$$\tau_R = \varepsilon_0 \varepsilon_r / \sigma$$
 ab. $(\tau_R < 10^{-14} s)$

b) Injektion von Elektronen in einen stark dotierten n-Halbleiter (Majoritätsträgerinjektion)

Es sei $n \gg p$. Damit ist

$$\sigma = q(\mu_n \cdot n + \mu_p \cdot p) \approx q\mu_n n = \sigma_n . \tag{1.43}$$

Der Elektronenüberschuß wird im wesentlichen durch den Feldstrom der Elektronen abgebaut. Es liegen ähnliche Verhältnisse vor wie im Metall. Die Relaxationszeit (s.**Bild 1.9**) beträgt somit

$$\tau_R = \frac{\varepsilon_0 \varepsilon_r}{\sigma_n}.\tag{1.44}$$

Beispiel: Ge:
$$\sigma = 10^2 \Omega^{-1} cm^{-1}$$
, $\varepsilon_r = 16$, $\tau_R \approx 10^{-14} s$

c) Injektion von Elektronen in einen stark dotierten p Halbleiter (Minoritätsträgerinjektion)

Es sei $p \gg n$. Dann ist $\sigma \approx q/\mu_p p = \sigma_p$. Die Raumladung der injizierten Elektronen wird durch den *Feldstrom* der *Löcher neutralisiert*, aber nicht abgebaut. Die Neutralisation erfolgt mit der Zeitkonstanten

$$\tau_R = \frac{\varepsilon_0 \varepsilon_r}{\sigma_p}.\tag{1.45}$$

Es entsteht eine neutrale Anhäufung von Löchern und Elektronen. Diese Anhäufung kann nach Beendigung der Injektion nicht beliebig lange bestehen, sondern wird durch Diffusion und Rekombination abgebaut. Der *Konzentrationsausgleich* erfolgt dann viel langsamer als der *Raumladungsausgleich* (s. Bild 1.9).

Minoritätsträgerüberschüsse gleichen sich langsam aus gegenüber Majoritätsträgerüberschüssen.

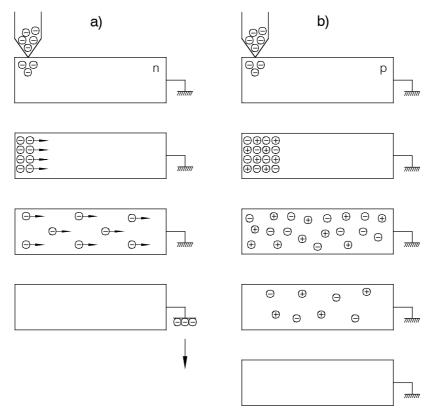


Bild 1.9: Veranschaulichung des Injektionsvorganges a) Metall oder Majoritätsträgerinjektion im HL

b) Minoritätsträgerinjektion

2 Modelle leistungselektronischer Halbleiterbauteile für die Schaltungssimulation

2.1 Einleitung: Anforderungen, Klassifikation, Status

Nachdem um 1990 eine Euphorie an Hochschulen und der Industrie, die sich mit Leistungselektronik befassen, herrschte, Modelle für die Leistungeelektronik zu generieren, die eine Simulation auf der Schaltungs- und Systemebene zulässt, hat sich diese Welle deutlich abgekühlt. Dies liegt wahrscheinlich daran, dass trotz drastisch gesunkener Kosten für Rechenleistung die hohen Ansprüche an die Modellierungstreue von bipolaren Leistungshalbleiter Bauelementen einerseits sowie die Kosten zur Herleitung der Modelle für verschiedene Näherungsniveaus sehr hoch sind, daß und andererseits die Vielfalt bei den magnetischen Komponenten und bei der Verbindungstechnik, z.B. der vor 10 Jahren gefertigten Stromrichtern enorm war. Nun hat der Kostendruck bei Stromrichtern geringer und mittlerer Leistung und Schaltnetzteilen und die Fortschritte im Bereich der Aufbau- und Verbindungstechnik für eine Verbreitung der on-board Bauweise gesorgt, so dass das Potential der Simulierbarkeit erhöht wird, wenn geeignete Modelle für Bauteile und PCBs mehrlagiger Platinen vorliegen.

Gegenwärtig werden für die Systemsimulation Verhaltensmodelle ganzer Stromrichter benötigt und für die Schaltungssimulation kompakte Modelle. Letztgenannte sollen im folgenden mehr charakterisiert werden. Zunächst zu einigen Anforderungen bzw. Randbedingungen:

- Der Entwurf kompakter Modelle soll sich immer an einem Kompromiss zwischen Genauigkeit und Simulationsgeschwindigdigkeit orientieren, aber es könnnen auch Level 1...4 Modelle zugelassen werden, die unterschiedliche Genauigkeitsansprüche z.B. befriedigen.
- Eine Reflektion der inneren Bauteilstruktur ist nur insofern von Interesse, wenn sie sich in messbaren elektrischen Verhalten äußert.
- Kompakte Modelle können basieren auf:
 - Gleichungen, die vom physikalischen Bauteil abgeleitet wurden,
 - Verhaltensdaten,
 - Algorithmen zur Signalverarbeitung.
- Kompakte Modell werden implementiert mit Hilfe von
 - Gleichungen
 - Ersatzschaltungen (auch Makromodelle genannt).

Während der Entwurf hoch- und höchstintegrierter Schaltungen der Elektronik stark simulativ erfolgt, gestützt durch die Verfügbarkeit genauer kompakter Modelle, ist diese Vorgehensweise beim Entwurf leistungselektronischer Schaltungen noch nicht üblich. Das liegt vorwiegend an der Nichtverfügbarkeit von Standardmodellen (viele Bauteilmodelle gehören den Herstellern oder Großkunden, sind aber nicht allgemein verfügbar), an der Schwie-

rigkeit orts- und zeitabhängiger Größen, z.B. Rekombinationsvorgängen in Leistungshalbleitern oder Spulen in SPICE-basierenden Simulatoren zu implementieren und dem Aufwand und den Kosten für die Parameterextraktion. Gegenüber den Wünschen, für die jeweilige Anwendung ein passendes Modell der Leistungselektronikentwickler, was vom Hersteller bereits parametriert ist, aus einer Bauteilbibliothek aufzurufen, bleibt die Realität weit zurück. So misst bisher nur ein Simulatorhersteller physikalische Bauteile zur Extraktion von Parametern.

Die in Tabelle 1 gezeigt Übersicht gibt Aufschluß über Eigenschaften und Anwendungen von Modellen, die das ideale genäherte und genaue Schaltverhalten wiederspiegeln, ergänzt um solche, die das thermische-, fehlerhafte- und alterungsbedingte Verhalten beschreiben.

Modelltyp	Eigenschaften	Anwendungen	Unterstützt von Produkt
Idealer Schalter	Statisches Durchlaßverhalten, ideales Schaltverhalten	Simulation vieler Schaltzyklen, Unternehmung des Systemverhaltens, Festlegung des eingeschwungenen Betriebspunktes	EMTP, PSIM, SABER, ELDO, SIM- PORER
Basisschal- ter	Statisches und dynamiches Bauteilverhalten, kurze Si- mulationszeiten dank ein- facher Modellgleichungen, einfache Parametrierbar- keit durch Anwender	Weiteres Einsatzfeld, wenn genähertes Schalt- verhalten ausreichend	SABER, ELDO, SIMPORER
Exakter Schalter	Genaue Wiedergabe des statischen u. dynamischen Bauteilverhaltens inner- halb der SOA	Bestimmung der Schaltver luste, Entwurf von Entlastungsnetzwerken, Untersuchung der Schaltbelastung innerhalb der SOA bei Vorgabe von wertenparasitärer Schaltungselementen	SABER, ELDO
Thermik	Thermisches Ersatzmodell erlaubt die Bestimmung der Sperrschichttempera- tur bei Lastwechseln	Kühlkörperentwurf, Berechnung des thermischen Stresses, der therm. Stabilität bzw. Instabilität	
Fehlerfall	Betrieb ausserhalb der SOA führt zu einstellba- rem Fehlerverhalten	Analyse von Kurzschlussfall, Unterbrechung thermischer Instabiltät, Bestrahlung	teilw. SABER
Alterung	Alterungseffekte infolge elektrischer-, thermischer Strahlungsbelastung	Zuverlassigkeitsanalysen	

2.2 Durchlaßverhalten der Leistungsdiode

Der Durchlaßstrom wird nur durch Rekombination bestimmt. Von links startet ein Löcherstrom und wird in der (i)-Zone nach Rekombination am anderen Ende zu einem Elektronenstrom:

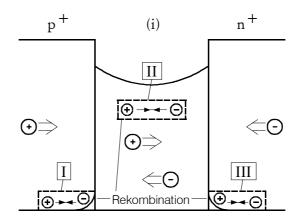


Bild 2.1:

Löcherstrom
$$\rightarrow$$
 Elektronenstrom $i_h \rightarrow i_{el}$ (2.1)

Schematische Einteilung:

Der Gesamtstrom setzt sich aus drei Einzelströmen zusammen.

$$i = \underbrace{i_{rek}(p^+)}_{I} + \underbrace{i_{rek}(i)}_{II} + \underbrace{i_{rek}(n^+)}_{III}$$
(2.2)

Bei hochdotiertem Silizium (Dotierungskonzentration > 10¹⁷ cm⁻³) gilt:

- Die Beweglichkeit der Ladungsträger geht zurück. Die Beweglichkeit der Elektronen fällt von ca. 1500 cm/Vs in einem schwach dotiertem Gebiet auf den Wert von 300 ... 500 cm/Vs im stark dotiertem Emitter ab.
- Der Bandabstand wird verringert in der Größenordnung von z.B. 10 ... 100 meV. Damit beträgt der Bandabstand im hochdotierten Silizium 1,1...l eV (Die Daten für das Bandgap Narrowing sind noch nicht völlig gesichert).

n⁺ - Gebiet:

Die intrinsische Ladungsträgerkonzentration kann mit den Zustandsdichten beschrieben werden:

Allgemein:

$$N_{V} \cdot e^{-\frac{E_{g}}{kT}}$$

$$\text{2.3}$$

$$\text{2.3}$$

$$\text{2.3}$$

$$\text{2.3}$$

+-Zeichen?) =
$$N_c \cdot N_V \cdot e^{-\frac{E_g - \Delta E_g}{kT}}$$

+-Zeichen?) = $n_1^2 \cdot e^{-\frac{\Delta E_g}{kT}}$ (2.4)
?Symbol-Satz? $\Delta E_g \approx 10...1$

Bei einer starken Dotierung muß man mit einer Bandabstandsverminderung von 10 ... 100 meV rechnen. Schon nur bei $\Delta E_g = 30$ meV ergibt sich ein Faktor von 3.

i - Gebiet:

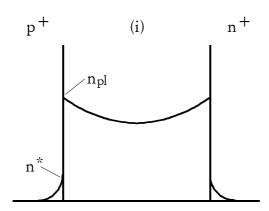


Bild 2.2:

$$p_{pl}(i) \cdot n_{Pl}(i) = n_{pl}^{2}$$

$$= n_{i}^{2} \cdot e^{\frac{U_{i}}{V_{T}}}$$
(2.5)

?Pfeil-oben? [siehe auch Formel (4

p⁺ - Gebiet:

$$p_0 \cdot n^* = \underbrace{n_i^2 \cdot e^{\frac{U_i}{V_T}}}_{n_{pl}^2} \cdot e^{\frac{\Delta E_g}{kT}}$$

$$(2.6)$$

$$\Rightarrow n^* = \frac{n_{pl}^2}{p_0} \cdot e^{\frac{\Delta E_g}{kT}} \tag{2.7}$$

- Die Trägerlebensdauer nimmt durch die erhöhte Dotierung ab. (Genauere Angaben findet man in Standardlehrbüchern)
- Die Trägerlebensdauer wird wegen der hohen Dotierung durch die Auger-Rekombination bestimmt.

n²p - Prozeβ:

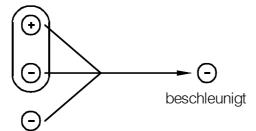


Bild 2.3:

Es rekombinieren also zwei Elektronen mit einem Loch unter Abgabe eines beschleunigten Elektrons. Es gibt auch einen p²n-Prozeß, bei dem zwei Löcher mit einem Elektron rekombinieren unter Abgabe eines beschleunigten Loches.

$$uger = \begin{cases} \frac{1}{10^{-31} \frac{cm^{-6}}{s} \cdot N_D^2} & \text{in } n^{?+-\text{Zeiche}} \\ \frac{1}{10^{-31} \frac{cm^{-6}}{s} \cdot N_A^2} & \text{in } p^{?+-\text{Zeiche}} \end{cases}$$
(2.8)

2.3 Strom- und Ladungsdichten

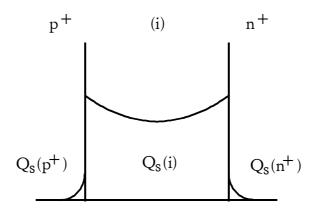


Bild 2.4:

$$\frac{(p^{?+-\text{Zeichen}?}) + j_{rek}(i) + j_{rek}(n^{?+-})}{\frac{(p^{?+-\text{Zeichen}?})}{p^{?+-\text{Zeichen}?}}} + \frac{Q_s(i)}{\tau(i)} + \frac{Q_s(n^{?+-\text{Zeichen}?})}{\tau(n^{?+-\text{Zeichen}?})}$$
(2.9)

$$Q_{s}(p^{?+-\text{Zeichen}?}) = k_{p^{?}}$$

$$Q_{s}(n^{?+-\text{Zeichen}?}) = k_{n^{?}}$$
(2.10)

$$\frac{Q_{s}(i)}{\tau(i)} + Q_{s}^{2}(i) \cdot \left(\frac{k_{p^{2+-\text{Zeichen?}}}}{\tau(p^{2+-\text{Zeichen?}})} + \frac{k_{n^{2+-Z}}}{\tau(n^{2+-Z})}\right)$$
(2.11)

- Bei hohen Stromdichten üerwiegt ^{·Zeichen?}, $p^{?+-}$. Das bedeutet, daß die Ladungsträger durch das gesamte i-Bahngebiet hindurch strömen und erst im jeweils komplementär dotierten Gebiet rekombinieren.

Durchlaßspannung der idealen p-i-n Diode:

$$U_F = U_j + U_m \tag{2.12}$$

 U_m : Ohmsche Spannung im i-Gebiet (Spannung, die am Widerstand des i-Bahngebietes R_m abfällt).

• Bei niedrigen Stromdichten:

$$Q_S(i) \sim j \tag{2.13}$$

$$R_m \sim \frac{1}{j} \tag{2.14}$$

$$\Rightarrow U_m = \text{constant}$$
 (2.15)

D.h. der Bahnwiderstand geht in dem Maße zurück wie der Strom

• bei hohen Stromdichten:

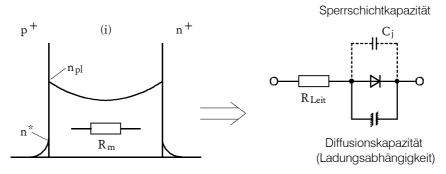


Bild 2.5:

$$Q_S(i) \sim \sqrt{j} \tag{2.16}$$

$$R_m \sim \frac{1}{\sqrt{j}} \tag{2.17}$$

$$\Rightarrow U_m = \sqrt{j} \tag{2.18}$$

Diese Eigenschaft wird also von der Speicherladung bestimmt.

2.4 Durchlaßkennlinie

Damit ergibt sich die Durchlaßkennlinie der Leistungsdiode wie folgt:

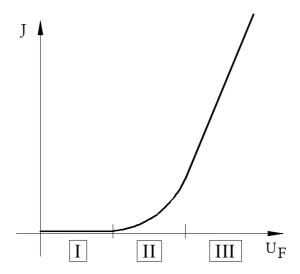


Bild 2.6:

介

Für die einzelnen Bereiche (I III) der Kennlinie ergeben sich dann folgende Zusammenhänge:

I
 Extrem kleine Stromdichte ⇒ Shockleysche-Kennliniengleichung

$$U_{j}$$
Pfeil-Unten? $J = J_{s} \cdot \left(e^{\frac{U}{V}}\right)$

$$\left(V_{T} \cdot \ln \frac{J + J_{s}}{J_{s}}\right)$$
(2.19)

• II Niedrige Stromdichte (typ. 1*A/cm*²

$$U_{F} = U_{j} + \underbrace{U_{m}}_{const.}$$
(einige 0,1V)

• III

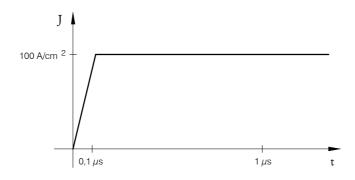
Hohe Stromdichte (Betriebsstromdichte $\approx 100 \text{A/cm}^2$)

$$U_{F} = U_{j} + \underbrace{C \cdot \sqrt{J}}_{m}$$

$$(2.21)$$

2.5 Einschaltverhalten der Leistungsdiode

Übergang vom stromlosen Zustand in den Durchlaßbetrieb



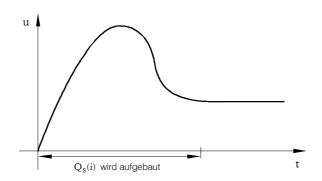


Bild 2.7:

Wenn auf eine Leistungsdiode ein starker Vorwärtsstrom aufgeschaltet wird (hier: bis 100 A/cm² in 0,1 µs), ist das schwach dotierte Zwischengebiet (n⁻ bzw. i) zuerst noch nicht gut leitfähig, weil sich dort nur wenige freie Ladungsträger befinden. Durch diese geringe Leitfähigkeit fällt über der Diode zuerst eine relativ hohe Spannung in Durchlaßrichtung ab. Der Vorwärtsstrom bewirkt dann, daß viele Ladungsträger in das schwach dotierte Gebiet injiziert werden und das Elektron-Loch-Plasma sich aufbaut. Durch die hohe Injektion wird der Durchlaßwiderstand der Leistungsdiode stark verringert und an ihr kann dann nur noch eine geringe Spannung abfallen. Ab ca. 1µs stellt sich dann ein stationärer Wert für die Durchlaßspannung ein. Dieser Wert ist maßgeblich für die Vorwärtskennlinie der Leistungsdiode.

Bei Dioden für Sperrspannungen bis ca. 100 V ist das n - Gebiet auch ohne Plasmaüberschwemmung gut leitfähig, da das Zwischengebiet relativ stark dotiert werden kann.

⇒ Keine Einschaltüberspannung
 ⇒ Relativ geringe Speicherladungseffekte

2.6 Sonderfall der schnellen Diode: Die Schottky-Diode

Die Schottky-Diode wird für Spannungen ≤ 100 V eingesetzt.

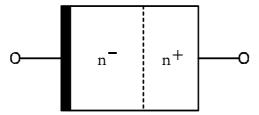


Bild 2.8:

- Sperrverhalten: Sehr hohe Sperrströme, die mit der Sperrspannung sehr stark ansteigen. (Nachteil)
- Keine Minoritätsladungsträger-Injektion. → Keine Speicherladung. (Vorteil)
- Eine Leitfähigkeits-Modulation ist daher nicht möglich. (Nachteil?)
- Typischer Wert der Diodenknickspannung $U_{knick} = 0.3 \dots 0.35V$

Damit ergeben sich folgende charakteristische Kennlinien für die beiden Diodentypen.

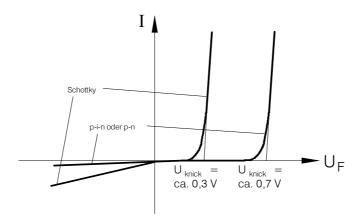


Bild 2.9:

3 Abschaltbare Bauelemente der Leistungselektronik

Gegenwärtig ist bei abschaltbaren Leistungsbauelementen ein bemerkenswerter Aufschwung im Gange. Aufgrund technologischer Fortschritte ist es möglich geworden, feinstrukturierte bipolare- und MOS/Bipolar-Bauelemente großer Chipfläche herzustellen. Es wird versucht, Möglichkeiten und Grenzen dieser Bauelemente aufzuzeigen. Dazu werden nach einer Erläuterung des Funktionsprinzips die Vorgänge beim Schalten analysiert. Besondere Beachtung wird dem Auftreten kritischer Zustände gewidmet, die zu einer Störung der Funktionsfähigkeit führen können, und die für die Festlegung der Grenzen von Strom- und Spannung sowie deren Anstiegsgeschwindigkeiten verantwortlich sind. Abschließend werden die Bauelemente miteinander verglichen.

3.1 Einleitung

Leistungs-Halbleiterbauelemente werden vorwiegend als elektronische Schalter eingesetzt. Vorteilhaft sind Bauelemente, die man *nicht* nur über das Gate ein- sondern auch *ausschalten* kann. Mit ihnen läßt sich der leistungselektronische *Schaltungsaufwand* erheblich *verringern*. Bis etwa 1985 gab es hierfür nur den bipolaren Transistor und den abschaltbaren Thyristor GTO(gate turn off-Tyristor) . Hinzu kam, daß der Transistor nur im unteren Leistungsbereich eingesetzt werden konnte. Inzwischen haben sich die Verhältnisse grundlegend geändert. Zum einen konnte die *Leistungsgrenze* des *bipolaren Transistors* deutlich erhöht werden, zum anderen haben Transistor und GTO durch Feldeffekt-Bauelemente *Konkurrenz* bekommen. Im Spannungsbereich unterhalb 600 V vor allem durch den Leistungs-MOSFET und bei höheren Spannungen durch den *FCTh* (Field Controlled Thyristor) und den *IGBT* (Isolated Gate Bipolar Transistor).

Sowohl der FCTH als auch der IGBT lassen sich sehr schnell ein- und ausschalten. Der *FCTh* verfügt über die höhere Stromtragfähigkeit und den größeren Überlaststrom, der *IGBT* über die leichtere Ansteuerbarkeit und das bessere Kurzschlußverhalten. Beide Bauelemente bestehen aus integrierten Einzelzellen mit Kantenlängen im Mikrometerbereich und benötigen zur *Fertigung* eine *IC-Technologie*.

Andererseits lassen sich durch die *Nutzung der IC-Technologie* auch bei GTO's und bipolaren Transistoren durch feinstrukturierten Zellenaufbau die *Schalteigenschaften verbessern*. Viele Tagungsbeiträge gehen im einzelnen auf die Leistungsfähigkeit der Bauelemente, die Bauformen, die technologische Herstellung, die Einsatzbereich und die Entwicklungstendenzen ein. Im Rahmen des Kapitels beschränkt sich die Betrachtung demgegenüber auf die *grundsätzlichen Vorgänge*. Sie versucht, einen Einblick in die Funktionsprinzipien zu vermitteln und in die Probleme der abschaltbaren Bauelemente einzuführen. Das *Interesse* gilt dabei einerseits Bauelementen, die für den Einsatz am *400 V-Netz* geeignet sind, und die dementsprechend mehr als 1000 V zu sperren vermögen. Andererseits werden Mosfets Cool- FETs ebenfalls betrachtet, weil sie für die einphasige Stromrichterschaltungen nicht mehr wegzudenken sind.

3.1.1 Allgemeine Anforderungen

Halbleiterbauelemente für hohe Sperrspannungen benötigen eine eigens dafür vorgesehene Zone, in die sich die Raumladungszone ausdehnen kann (Bild 3.1). Die Weite muß um so größer und die Dotierungskonzentration N_D um so kleiner sein, je höher die aufzunehmende Sperrspannung ist. Der ohmsche Widerstand dieser Zone ist dem Verhältnis w/N_D proportional und nimmt nach dem Potenzgesetz

$$R = U_B^{2,5} (3.1)$$

mit der Durchbruchspannung U_B zu, wegen $w \approx U_B^{7/6}$ und $N_D \approx U_B^{-4/3}$. Bei einer Steigerung der Sperrfähigkeit von z.B. 400 V auf 1000 V, d.h. um den Faktor 2,5, nimmt R um das Zehnfache zu. Das ist der Grund, weshalb Hochvolt-MOS-Transistoren sehr große On-Widerstände aufweisen und für Anwendungen im Hochstrombereich weniger geeignet sind.

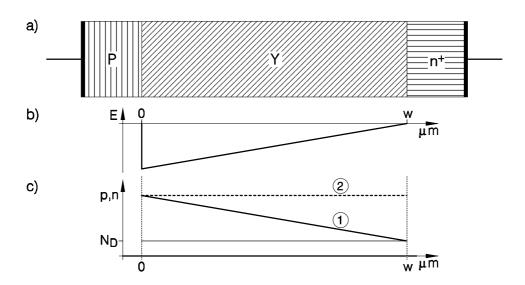


Bild 3.1: pn-Übergang im Sperr- und Flußfall

- a) Schichtenfolge (p... Anode, +... Verarmunszone, n⁺...Kathode
- b) Elektrische Feldstärkeverlauf
- c) p/n ... Löcher-/Elektronenkonzentation

Damit im Flußfall keine übermäßigen elektrischen *Verluste* entstehen, ist es notwendig, den Widerstand der Zone mittels *Injektion* von *Minoritätsträgern* zu verkleinern. Zur wirkungsvollen Anhebung der *Ladungsträgerdichte* (*Leitfähigkeitsmodulation*) muß die Diffusions-

länge N etwa gleich w sein. Daraus folgt, daß die Trägerlebensdauer τ wegen $\tau \approx L^2$ dem Quadrat der Zonenbreit w proportional ist

$$\tau \approx w^2. \tag{3.2}$$

Hochvoltbauelemente erfordern deswegen eine große Trägerlebensdauer.

Beim Einschalten des Stromes dauert es eine gewisse Zeit, bis der Injektionsstrom die Überschußträgermenge zugeführt hat. Wenn die Minoritätsträger auf der einen Seite der N-Zone einströmen und auf der anderen Seite nicht abfließen können, weil sie z.B. durch eine

Potentialbarriere daran gehindert werden ($P^+N^-N^+$ - Diode), dann *stauen sie sich auf* (Kurve 2, **Bild 3.1** c), bis genau so viele durch Rekombination verschwinden, wie zufließen. Folglich gilt $I_F = Q/\tau$, bzw.

$$Q = \tau \cdot I_F, \tag{3.3}$$

wobei I_{Fe} der Flußstrom und Q die Speicherladung sind. Die Speicherladung ist in diesem Fall der Trägerlebensdauer sowie dem Strom proportional. Der *Einschaltvorgang* dauert damit *um so länger*, je *größer* die *Lebensdauer* ist.

Kurze Ein- und Ausschaltvorgänge erfordern somit eine kleine Trägerlebensdauer. das steht im Gegensatz zu den Anforderungen, die sich aus dem Durchlaß- und Sperrverhalten ergeben. Dieser Gegensatz gilt im Prinzip für alle bipolaren Bauelemente, unabhängig von der Zahl der pn-Übergänge. Der unumgängliche Kompromiß bei der Herstellung hochsperrender Bauelemente bietet jedoch bei den unterschiedlichen Typen verschieden großen Spielraum für eine optimale Abstimmung von statischen und dynamischen Eigenschaften.

3.2 Bipolarer Transistor

3.2.1 Statisches Verhalten

Leistungstransistoren haben heute in der Regel eine npvn-Zonenfolge (Bild 3.2). Der Kollektor besteht aus der schwach dotierten n-Zone, abgekürzt υ und der hochdotierten n⁺-Zone. Die υ -Schicht dient zur Aufnahme der Kollektorspannung. Für ihre Weite $w_C^* = w_C - w_B$ gilt näherungsweise die Beziehung

$$\frac{w_C^*}{\mu m} = 10^{-1} \frac{U_{CEO}}{V}$$
 (3.4)

spannungen erzielen (Punkt E₂, Bild 3.4). Erforderlich ist allerdings eine *hinreichende Übersteuerung*.

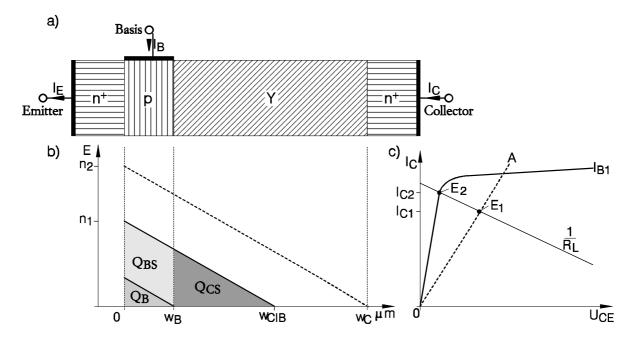


Bild 3.2: Hochvolttransistor a) Aufbau, b) Trägerverteilung und c) Kennlinie

Leider wirkt sich die Basisaufweitung ungünstig auf die Emitter-Stromverstärkung h_{FE} aus. Sie führt zu einem charakteristischen Abfall von h_{FE} bei hohen Kollektorströmen mit I_C^{-1} . Das hat folgende Ursache: Der Kollektorstrom ist dem Gradienten der Elektronendichte n sowie der Emitterfläche A proportional, $I_C \approx A \cdot n_1/w_B \approx A \cdot n_2/w_C$. Bei einer Basisaufweitung bis w_C ist der Randwert n_2 am Emitter erheblich größer als ohne Basisaufweitung, n_1 . Hinzu kommt, daß der Löcherstrom von der Basis zum Emitter proportional zu $n^2(0)$ ist und bei hohen Randwerten den Hauptteil des Basisstromes aufmacht. Näherungsweise gilt daher $I_B \approx n_2^2 \approx (I_c \cdot w_c/A)^2$, woraus man für h_{FE} mit $w_C \approx U_{CBO}^{7/6}$ den Zusammenhang gewinnt

$$h_{FE} \approx A \cdot I_C^{-1} \cdot w_C^{-2} \approx A \cdot I_C^{-1} \cdot U_{CR0}^{-2, 3}$$
 (3.5)

Die Beziehung Gl. (3.5) zeigt neben dem I_C^{-1} -Abfall einen noch stärkeren Abfall mit der Kollektor-Basis-Durchbruchspannung U_{CB0} und bringt ein grundsätzliches Problem des Leistungstransistors zum Ausdruck: Damit die Stromverstärkung nicht zu klein wird, muß die *Fläche* bei einer Erhöhung der Sperrspannung und des Stromes *beträchtlich vergrößert* werden. Aus diesem Grund arbeiten Hochvolttransistoren bei einer geringen Stromdichte. Sie beträgt z.B. in den heutigen 1400 V-Transistoren mit 25 A/ cm^2 und ist damit um fast eine Zehnerpotenz niedriger als im GTO und im FCTh.

3.2.2 Schaltverhalten

3.2.2.1 Einschalten

In einem *ohmschen Lastkreis* durchläuft der Arbeitspunkt beim Einschalten mit einem Basisstrom I_{B1} das Kennlinienfeld entlang der Widerstandsgeraden und verläßt im Schnittpunkt mit der Kurve A, Punkt E_1 , den aktiven Bereich. Zu diesem Zeitpunkt (t_{E1}) hat der Kollektorstrom nahezu seinen Endwert erreicht. Die Zeit (t_{E1}) entspricht damit der *Summe* aus *Verzugszeit* t_d und *Anstiegszeit* t_r und ist andererseits verbunden mit dem Aufbau der *Steuerladung* Q_B . Diese Ladung wird der Basis über den Strom I_{B1} in der Zeit (t_{E1}) zugeführt. *Vernachlässigt* man zur Abschätzung von (t_{E1}) die *Rekombination* der zugeführten Ladungsträger und ihr *Abströmen* in den *Emitter*, so gewinnt man die Beziehung

$$t_{E1} \approx t_d + t_r = Q_B / I_{B1} \tag{3.6}$$

Weiterhin besteht zwischen *Steuerladung* Q_B und Kollektorstrom wegen $Q_B \approx n(0)w_B$ und $I_C \approx n(0)/w_B$ und ein linearer Zusammenhang von der Form

$$Q_B \approx w_B^2 \cdot I_{C1} \approx w_B^2 \cdot I_C \tag{3.7}$$

Um eine kurze Einschaltzeit zu erzielen, bedarf es eines Transistors mit kleiner Steuerladung. Das erfordert nach Gl. (3.7) eine dünne Basiszone. Mit einer dünnen Basiszone ist allerdings ein großer Schichtwiderstand verbunden. Damit der Querwiderstand der Basis nicht zu groß wird und zu einer ungleichmäßigen lateralen Emitterstromverteilung führt, muß dann gleichzeitig auch die Breite der Basis verkleinert werden.

Ein Meilensteinwar in dieser Beziehung der ab 1985 verfügbare 1000 V SIRET-Transistor [3.3.] Er verfügte über eine Basisdicke von 3 μm und eine Emitterbreite von 5 μm und erreicht Einschaltzeiten < 30 ns. Das sind Schaltzeiten, wie sie bisher nur mit MOS-Transistoren erzielt werden konnten.

In der Zeitspanne, die der Arbeitspunkt zum Durchlaufen des Quasi-Sättigungsbereiches von E_1 nach E braucht **Bild 3.3**, dient der Basisstrom zum Aufbau der *Sättigungsladungen* in der Basis, Q_{BS} , und dem Kollektor Q_{CS} . Im Vergleich zur Steuerladung sind die Sättigungsladungen, insbesondere Q_{CS} um ein Vielfaches größer. Es dauert daher entsprechend länger, bis der *Speichervorgang* abgeschlossen ist. Während dieser Zeit sinkt die Kollektorspannung in dem Maße, wie der Widerstand der υ -Zone durch die Überflutung mit Ladungsträgern abnimmt. Der Kollektorstrom steigt daher in diesem 2. Zeitabschnitt, $t > t_{E1}$ nur noch langsam an.

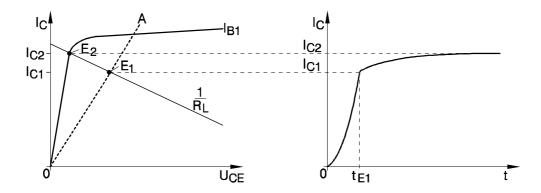


Bild 3.3: Stromverlauf beim Einschalten: Aufbau der Steuerladung $(0 \le t \le t_{E1})$, - der Kollektorladung $t > t_{E1}$

Einen anderen Verlauf nimmt der *Einschaltvorgang*, wenn in einen *Lastkurzschluß* ($R_L = 0$) geschaltet wird. Es fehlt dann nicht einfach nur der 2. Zeitabschnitt im Kollektorstromverlauf, weil der Arbeitspunkt den aktiven Bereich nicht verläßt. Es kann vielmehr zu einer erheblichen Veränderung der *Feldverteilung* im Kollektor kommen.

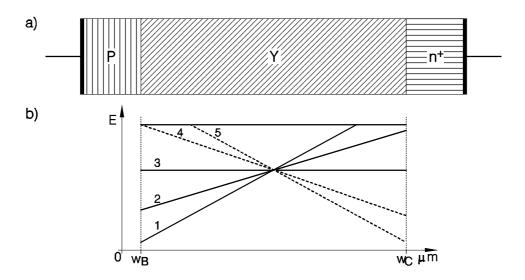


Bild 3.4: Feldstärkeverlauf mit zunehmender Stromstärke

Im stromlosen Zustand möge der Feldstärkeverlauf nach Kurve 1, **Bild 3.4**, vorliegen. Mit Kollektorstrom durchqueren die vom Emitter kommenden Elektronen mit gesättigter Driftgeschwindigkeit v_S die Raumladungszone. Sie verursachen durch ihre Ladung eine negative Raumladungsdichte der Größe $-j_C/(Qv_S)$ und kompensieren einen Teil der positiven Donatorladung. Die Nettoladung bestimmt gemäß der Poissongleichung die Steigung der Feldstärke

$$\frac{dE}{dx} = \frac{q}{\varepsilon_0 \cdot \varepsilon_r} \left(N_D - \frac{j_C}{q \cdot v_s} \right) \tag{3.8}$$

wobei N_D ... Donatorkonzentration [1 / m³]

Mit zunehmendem Kollektorstrom wird der Feldverlauf flacher und wird für

$$j_C = j_{C1} = q \cdot N_D \cdot v_s . \tag{3.9}$$

horizontal (Kurve 3, **Bild 3.4**). Nimmt der Kollektorstrom weiter zu, so kehrt sich die Steigerung um, und die Feldstärke an der pv-Grenze geht schließlich gegen Null. Das tritt bei einem Kollektorstrom $j_C = j_{C2}$ auf (Kurve 4), für den gilt

$$j_{C2} = 2\varepsilon_0 \cdot \varepsilon_r \cdot v_s \cdot \frac{U_{CE}}{v_c^2} + j_{C1}$$
(3.10)

Oberhalb j_{c2} entfernt sich die Raumladungszone von der p-Grenze, begleitet von einer Basisaufweitung und zieht sich mit wachsendem Kollektorstrom immer mehr an der n⁺-Grenze zusammen.

Da die Kollektorspannung für $R_L=0$ gleich der angelegten Spannung ist, wächst die Spitzenfeldstärke aufgrund der Konstanz der Fläche unter der E(x)-Kurve stark an. Kritisch wird die Situation, wenn die Spitzenfeldstärke den Wert E_C erreicht, bei dem $Sto\betaionisation$ einsetzt, **Bild 3.5**. Es werden dann Elektron-Lochpaare generiert. Die Löcher laufen zur p-Basis, steuern den Emitter stärker auf und veranlassen ihn, mehr Elektronen zu injizieren. Diese Elektronen strömen zur Kollektorsperrschicht und generieren ihrerseits neue Löcher durch Stoßionisation, so daß ein regenerativer Prozeß in Gang gesetzt wird **Bild 3.5**. Den Auslöse-Mechanismus bezeichnet man als $Avalanche\ Injektion$. Einmal eingeleitet, kann es zu einem lawinenartigen Anwachsen des Kollektorstromes und zu einer Zerstörung des Transistors innerhalb von Bruchteilen einer Mikrosekunde kommen. Dies wird bei Hochvolttransistoren als Hauptursache für das Auftreten des $Zweiten\ Durchbruchs$ angesehen **Bild 3.6**.

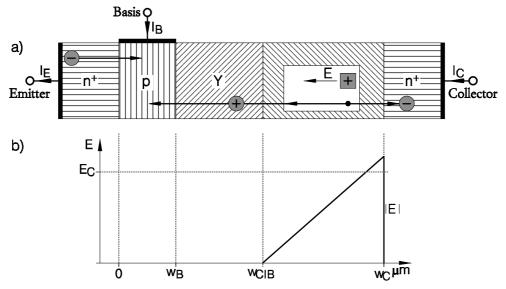


Bild 3.5: Avalanche Injektion: a) Schichtenfolge und Elektron-Loch- Paar Generation b) Feldstärkeverlauf mit E_C = kritische Feldstärke

3.2.2.2 Abschalten

Beim Abschalten des Transistors mit negativem Basisstrom I_{BR} fließt der Kollektorstrom in voller Höhe weiter, solange sich die Klemmenspannung U_{CE} nicht erhöht. Und das ist solange der Fall, wie im ..-Kollektor noch Ladungsträger gespeichert sind. Erst nach *Abbau* der *Sättigungsladung*, am Ende der sog. Speicherzeit t_S , fällt der Kollektorstrom ab. Bei Vernachlässigung der Rekombination entspricht t_S der Zeitspanne, die der Basisstrom braucht, um die Sättigungsladung $Q_{RS} + Q_{CS}$ abzuführen,

$$t_{s} = \frac{Q_{BS} + Q_{CS}}{I_{BR}} \tag{3.11}$$

Mit hinreichend großem Basisstrom sollte sich daher die Speicherzeit beliebig verkürzen lassen. Das stimmt nur bis zu einem gewissen Grad. Denn mit der Höhe des Basisstromes ändert sich der Charakter des Trägerabbaus.

Um dies zu verdeutlichen, sind in **Bild 3.6**a die Trägerprofile für $I_{BR} < I^*$ und $I_{BR} > I^*$ skizziert. Der für die Unterscheidung maßgebende Strom I* hängt vom Verhältnis der Trägerbeweglichkeiten, $b = \mu_n/\mu_p$ ab und ist gegeben durch $I^* = I_C/(b+1)$.

Für $I_{BR} < I^*$ bleibt die Steigung des Trägerprofiles an der $p\upsilon$ -Grenze negativ. Der $p\upsilon$ -Übergang übernimmt Spannung, sobald der Randwert $n(w_Bt)$ der Überschußträger Null wird. Im gleichen Moment geht auch die Speicherladung Q_{CS} gegen Null. Im Falle

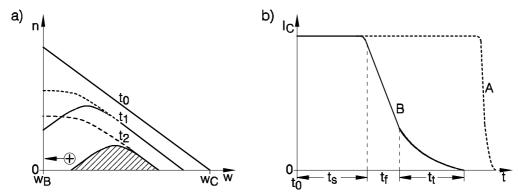


Bild 3.6: Ausschalten des Transistors mit Basisstrom I_{BR} a) Trägerprofile b)Basisstromverläufe

 $I_{BR} > I^*$ wird die Steigung des Trägerprofiles bei $x = w_B$ positiv und der Randwert $n(w_B, t)$ sinkt schneller als die Trägerdichte im Inneren der v-Zone. Der pv-Übergang nimmt auch hier Spannung auf, sobald der Randwert Null wird. *In diesem Fall* sind aber noch *Ladungsträger im* v-*Gebiet gespeichert*. Sie *diffundieren* in die Raumladungszone und liefern somit einen merklichen *Strombeitrag* während der Spannungsaufnahme und auch noch danach. Dabei entsteht dann ein Ausläufer, den man als *Tailstrom* bezeichnet. **Bild 3.6** b zeigt die charakteristischen Unterschiede im Stromverlauf. Beim Abschalten mit *großem Basisstrom* (Kurve B) ist die *Speicherzeit kürzer*, die *Fallzeit* aber *länger* als beim Abschalten mit kleinem Basisstrom und außerdem kann ein Tailstrom auftreten.

Ferner macht sich für $I_{RR} > I^*$ ein anderer Effekt störend bemerkbar. Beim Vorwandern der

Raumladungszone werden Löcher aus dem υ -Gebiet extrahiert und zur p-Basis transportiert. Sie durchlaufen dabei die Raumladungszone mit gesättigter Driftgeschwindigkeit und vergrößern durch ihre Ladung die positive Raumladungsdichte. Das führt zu einem Anstieg der Spitzenfeldstärke an der $p\upsilon$ -Grenze. Zu einer ausgeprägten Feldüberhöhung kommt es dann, wenn die Kollektorspannung schnell ansteigt, während der Kollektorstrom noch seine volle Höhe hat. Solche Verhältnisse stellen sich im Falle einer induktiven Last ein. Kritisch wird es, wenn die Feldstärke so groß wird, daß Stoßionisation einsetzt. Die generierten Löcher strömen zur Basis und erzeugen auf ihrem Weg zum Kontakt am Querwiderstand der Basis einen zusätzlichen Spannungsabfall, durch den der Emitter im Zentrum der Emitterfläche stärker in Flußrichtung gepolt wird.

Das ruft eine *Lawinen-Injektion* hervor, die *lokal begrenzt* ist und *Stromfilamente* verursacht. Die Folge ist das Auftreten thermischer Instabilitäten und die Gefahr der Zerstörung des Transistors.

3.2.2.3 Stromeinschnürung

In konventionellen Transistoren bewirkt der Querwiderstand der Basis beim Abschalten eine Stromverdrängung zur Mitte der Emitterfläche Bild 3.7. Unter dem Emitter kann erst dann ein lateraler Basisstrom fließen, wenn die Emitter-Basis-Grenze ein Potentialgefälle aufweist. Dazu muß zuvor die Speicherladung im Randbereich abgeführt werden. Der Abbau der Speicherladung beginnt daher im Randbereich des Emitters und pflanzt sich ver-

zögert zum Inneren fort. Der Kollektorstrom bleibt dabei konstant und schnürt sich schließlich in einen Kanal von der Breite einer Diffusionslänge ein. Auf diese Weise entsteht vor Beginn des eigentlichen (vertikalen) Abschaltvorganges, wie er zuvor betrachtet worden ist,

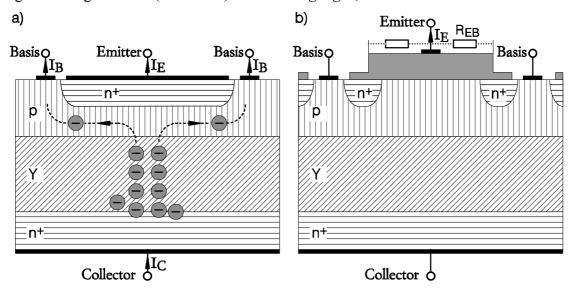


Bild 3.7: a) Stromeinschnürung beim Ausschalten
b) Transistor mit Zellenstruktur und Emitter-Ballastwiderständen

eine hohe Stromdichte mit Werten von 100 - 1000 A/cm². Diese Stromdichte ist von der Größenordnung der kritischen Stromdichte j_{C2} , Gl. (3.10), und kann beim Abschalten gegen eine hohe Kollektorspannung zum Auslösen des Zweiten Durchbruchs führen.

3.2.3 Maßnahmen gegen den Zweiten Durchbruch

Als wirksame Gegenmaßnahme wird in heutigen Transistoren die Emitterfläche in so feine Zellen unterteilt, **Bild 3.7**b, daß ein lateral homogenes Abschalten gewährleistet ist. Zusätzlich wird durch Widerstände in den Emitter-Kontakten die gleichmäßige Stromverteilung auf die einzelnen Zellen erzwungen. Es wird damit erreicht, daß bei einer Begrenzung des Durchlaßstromes auf $j_c \ll j_{c2}$ der auslösende Mechanismus für den Zweiten Durchbruch

nicht mehr die *Feldüberhöhung* an der υn^+ -Grenze ist. Die Feldüberhöhung im $p\upsilon$ -Übergang läßt sich ebenfalls ausschalten, in dem die Stromdichte auf Werte $< j_{C1}$ begrenzt wird.

Das ist bei 1000 V-Transistoren mit $j_{C1} \approx 200~{\rm A/cm}^2$ ohnehin erforderlich wegen des h_{Fe} -Abfalls mit j_C . Die beweglichen Ladungsträger haben in diesem Fall keinen Einfluß mehr auf das Feld. Der Transistor kann damit praktisch gegen die Kollektor-Basis-Durchbruchspannung U_{CB0} abgeschaltet werden. Das bedeutet eine erhebliche Verbesserung des sicheren Arbeitsbereiches. Die Experimente zeigen darüber hinaus, daß bei diesen Transistoren auf die RC-Beschaltung verzichtet werden kann.

3.3 Hochsperrfähige-MOSFETs Technologie

3.3.1 Zusammenfassung

Hochvolt-Transistoren (400 bis 1000 V) erreichten Ende der 80er Jahre mit der bekannten MOS-Struktur eine Entwicklungsgrenze. Verbesserungen des Einschaltwiderstands ließen sich im Prinzip nur durch die Maximierung der in die tradionellen Gehäuse montierbaren Siliziumfläche erzielen. Bei den Hochvolt-MOSFET-Familien (600 bis 1000 V) beispielsweise,,CoolMOS" von Siemens dagegen ist der R_{DS(on)} um den Faktor 5 bis 10 bei gleicher Chipfläche reduziert.

Leistungs-MOSFETs zählen seit nunmehr 20 Jahren zu den bedeutendsten Komponenten in der Leistungselektronik. Mit einem Marktvolumen von 1,4 Mrd. Dollar in 1997 und einem prognostizierten jährlichen Wachstum von 15 % bis ins Jahr 2001 wird die Bedeutung dieser Bauelemente auch in Zukunft weiter zunehmen.

Im Niedervoltbereich (Sperrspannungen $\leq 100\,V$ wurde in den letzten Jahren eine Vielzahl neuer Technologien vorgestellt, die auf dem FZ-Markt zu den Technologien eingeführt, die extrem niedrige Einschaltwiderstände zurealisiern erlaubt (z.B. $R_{DS(\text{on})} < 6m\Omega$, bei $U_{DS} = 30\,\text{V}$), was auch kleinere Gehäuseformen erlaubt.

Bei den Hochvolt-Transistoren (400 bis 1000 V) war Ende der 80er Jahre mit der bekannten MOS-Struktur eine Entwicklungsgrenze erreicht. Verbesserungen des Einschaltwiderstandes konnten - mangels technologischer Verbesserungspotentiale - häufig nur durch Maximierung der in die traditionellen Gehäuse, wie TO-220 oder D-Pak, montierbaren Siliziumfläche erzielt werden.

Kürzlich wurde eine neue Hochvolt-MOSFET-Familie (600 bis 1000 V) unter der Bezeichnung CoolMOS vorgestellt. Dahinter verbirgt sich eine revolutionäre MOS-Technologie, die im Vergleich zu bekannten Technologien eine Reduzierung des $R_{DS(on)}$ um den Faktor 5 bis 10 bei gleicher Chipfläche ermöglicht.

Die Erhöhung der Leistungsdichte mit dem Ziel der Miniaturisierung und der Systemintegration ist eine der wesentlichen Herausforderungen für zukünftige leistungselektronische Systeme. Darüber hinaus werden sich auch die Anforderungen bezüglich eines hohen Systemwirkungsgrades über den gesamten Lastbereich, bezüglich der Regeldynamik auf Störgrößen, der Zuverlässigkeit etc. weiter verschärfen. Wesentliche Impulsgeber für diese Weiterentwicklungwaren bisher und sind auch weiterhin die Leistungshalbleiterbauelemente.

In der Vergangenheit sind Versuche, leistungselektronischer Systeme wie Schaltnetzteile oder Umrichter deutlich kleiner zu bauen, vielfach an den dazu notwendigen Bauelementen gescheitert. Eine zentrale Komponente bilden dabei die Leistungshalbleiterschalter, die für Systeme am 240/400-V-Netz Sperrspannungen von 600 V, 800 V oder 1000 V - je nach Schaltungstopologie - verkraften müssen.

In der zweiten Hälfte der 70er Jahre gelang hier der bisher entscheidendste Schritt in eine neue Bauelemente-Generation: Die Entwicklung der Leistungs-MOSFETs, die rasch zu einer nahezu vollständigen Ablösung der Bipolar-Transistoren in der Leistungselektronik führten. Mit den Leistungs-MOSFETs wurde der Schritt zur direkten Verbindung der

Mikroelektronik und der Leistungselektronik vollzogen - sowohl fertigungstechnisch (MOS-Prozeßtechnik) als auch aus Anwendersicht ("leistungslose Ansteuerung" etc.). Die Weiterentwicklung der Leistungs-MOSFETs wird vom Trend zur Miniaturisierung und Wirkungsgraderhöhung leistungselektronischer Systeme getragen.

Im Vordergrund dieser Entwicklung stehen die Reduktion des Einschaltwiderstandes $R_{DS(on)}$ die Steigerung der Robustheit bezüglich kritischer Schaltzustände, die Avalanche-Festigkeit sowie die Absenkung der benötigten Treiberleistung durch Verringerung der Gate-Ladung. Diese Hochvolt-MOSFET-Familien sollen hier weitere Maßstäbe hinsichtlich Einschaltwiderstand, Schaltfrequenz, Steuerleistung und dynamische Verluste setzen.

3.4 MOS-gesteuerte Hochvolt-Transistoren

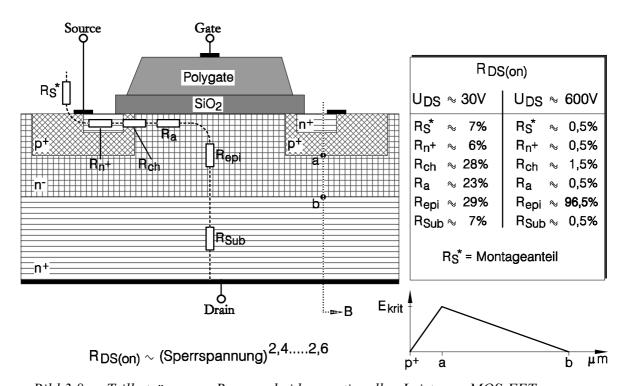


Bild 3.8: Teilbeträge zum $R_{DS(on)}$ bei konventionellen Leistungs-MOS-FETs: Zellenstruktur mit den Teilwiderständen sowie deren Aufteilung bei Hochund Niedervolt-MOSFETs (oben); Feldstärkeverlauf innerhalb der Epitaxieschicht (unten)

Bild 3.8 zeigt die Zelle eines konventionellen Leistungs-MOSFETs mit den wichtigsten Teilbeiträgen zum Einschaltwiderstand $R_{\rm DS(on)}$. Der Einschaltwiderstand wird bei Hochvolt-MOS-Transistoren mit Durchbruchspannungen über 300 V in erster Linie durch die Dotierung und die Dicke des Epitaxie-Gebietes bestimmt und nur geringfügig durch die Zellengeometrie und das Substrat-Gebiet. Daher ist - im Gegensatz zu Niedervolt-MOS-FETs mit Sperrspannungen kleiner 100 V - eine Reduzierung des $R_{\rm DS(on)}$ nur in sehr beschränktem Maße durch die Optimierung der Zellengeometrie möglich. Das Hauptaugenmerk zur Verbesserung der Leistungsfähigkeit eines Hochvolt-MOSFETs muß sich auf eine Reduzierung des Epitaxie- oder Driftzonen-Widerstandes richten. Maßgebend für diesen

Widerstand ist die Dicke und Dotierung der Driftzone - beide Größen legen zugleich aber auch die Sperrfähigkeit des Transistors fest. Um die Sperrspannung zu erhöhen, muß die Dotierung reduziert und zugleich die Schichtdicke vergrößert werden. Damit steigt der Widerstand des Transistors als Funktion seiner Sperrfähigkeit mehr als quadratisch an. Für Anwendungen, die hochsperrende Transistoren erfordern, bedeutet dies einen hohen Chipflächenbedarf und damit hohe Kosten, hohes Volumen, hohe Ansteuerleistung usw.. Aus diesem Grund gab es in der Vergangenheit bereits intensive Bemühungen zur Verbesserung der Durchlaßeigenschaften eines MOSFETs. Der bislang erfolgreichste Ansatz zur Lösung dieses Problems war der "Insulated-Gate Bipolar-Transistor" IGBT (Bild 3.9)

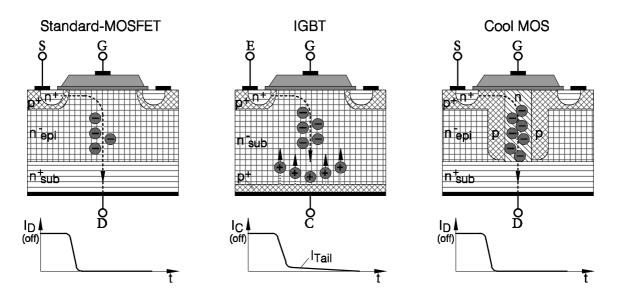


Bild 3.9: Schematischer Querschnitt durch einen konventionellen MOSFET, einen IGBT und den neuen CooLMOS-Hochvolt-MOSFET von Siemens mit vertikalen p-Streifen

IGBT - mehr Ladungsträger aber auch höhere Ausschaltverluste

Beim IGBT wird im eingeschalteten Zustand die Konzentration der für den Stromtransport zur Verfügung stehenden Ladungsträger durch die Injektion zusätzlicher Träger aus der rückseitigen p-Schicht stark erhöht. Da diese Träger sich mit den engegengesetzt geladenen Elektronen aus dem Kanalstrom genau die Waage halten, kann die gesamte Ladungsträger-Konzentration um mehrere Größenordnungen über der Grunddotierung liegen. Somit wird die Leitfähigkeit der Driftzone entscheidend verbessert - man spricht von einer Überschwemmung dieser Zone. Diese effektive Art der Widerstands-Reduzierung wird allerdings auch mit Nachteilen erkauft:

Wird der Transistor abgeschaltet, so müssen die zusätzlich eingebrachten Ladungsträger wieder aus der Driftzone entfernt werden. Dies verursacht den charakteristischen "Tail-Strom" von IGBTs und damit erhöhte Ausschaltverluste. Zudem führt die rückseitige p-Schicht zu einer "Serien-Diode" im Laststromkreis, so daß die für viele Anwendungen vorteilhafte Rückwärts-Leitfähigkeit eines MOSFETs (intrinsische Inversdiode) wegfällt. Des weiteren limitiert die Restspannung $U_{ce.\ sat}$ die erreichbare minimale Verlustleistung.

3.5 Eigenschaften von Leistungstransistoren mit vertikalen p-Streifen (Cool Mos)

3.5.1 Durchlaßverhalten

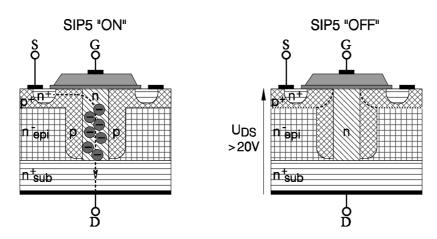


Bild 3.10: Funktionsprinzip eines CoolMOS-Transistors. Eine sich über die gesamte Epi-Schicht erstreckende Raumladungszone ermöglicht die hohe Sperrfähigkeit im ausgeschalteten Zustand

Einen völlig anderen Weg zur Reduzierung des Driftstrecken-Widerstandes beschreitet das "SIP5"-Konzept der Siemens-CoolMOS-Transistoren. Dieses Konzept stützt sich zunächst auf das herkömmliche MOSFET-Prinzip. Im Gegensatz dazu werden jedoch in die Driftzone vertikale p-Streifen eingebaut (**Bild 3.10**). Diese Technik ermöglicht infolge der feinstrukturierten Folge von Schichten entgegengesetzter Dotierungen eine deutliche Erhöhung der Dotierung der Driftzone. Damit wird bereits bei 600-V-Transistoren der spezifische Widerstand gegenüber dem Stand der Technik um den Faktor 5 reduziert.

Mit steigender Drain-Source-Spannung breitet sich die Raumladungszone an der Grenzschicht zwischen den p- und n-Streifen immer weiter aus, was schließlich zu einer völligen Ausräumung der Epi-Schicht führt. Die Sperrspannung wird also nicht nur wie bisher in vertikaler Richtung, sondern auch in horizontaler Richtung aufgebaut.

Zur Erzielung höherer Sperrspannung muß lediglich der Bereich mit den p-Streifen verlängert werden; eine Absenkung der Dotierung wie bei herkömmlichen Transistoren ist nicht mehr erforderlich.

Damit ergibt sich der im **Bild 3.11** dargestellte lineare Zusammenhang zwischen dem spezifischen Widerstand und der maximalen Sperrfähigkeit des Transistors. Entsprechend wachsen die Vorteile der neuen Technologie mit der Sperrspannung - bei 1000-V-MOSFETs erreicht die SIP5-Technologie Verbesserungen von mehr als einer Zenerpotenz.

Das Schaltverhalten dieser Transistoren entspricht dem konventioneller MOSFETs, im Gegensatz zu IGBTs tritt kein Tailstrom auf. Vielmehr reduziert sich aufgrund der nun möglichen Verringerung der Chipfläche auch die Gate-Ladung und damit die erforderliche Ansteuerleistung des Transistors.

Mit o.g. Technologie wird nicht nur eine Verbesserung gegenüber den bisherigen Technolo-

gien erreicht, sogar der bisher als physikalisches Limit für Silizium-MOSFETs angesehe

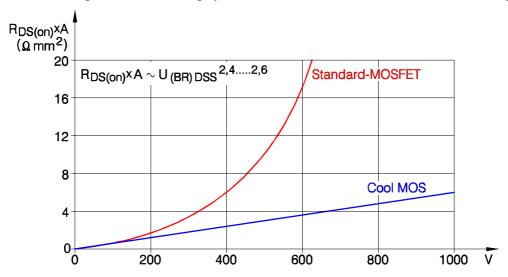


Bild 3.11: Flächenspezifischer $R_{DS(0n)}$ in Abhängigkeit von der Sperrspannung bei konventionellen MOSFETs und den neuen Cool-MOS-Transistoren

nen flächenspezifischen Widerstand (s. Bild 3.12).

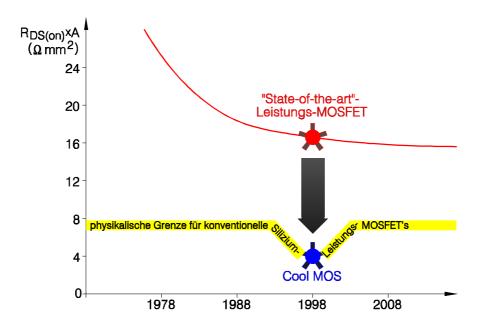


Bild 3.12: Entwicklung des flächenspezifischen Widerstandes bei 600 V Leistungs-MOSFETs.

Einige Schlagwerte für die Nutzung dieser MOSFET-Technologie sind:

- niedrige Komponentenkosten,
- geringerer Montageaufwand,
- drastische System-Miniaturisierung

- höhere Schaltfrequenzen,
- weniger parasitäre Netzwerkkomponenten durch kompakteren Aufbau,
- geringer Ansteueraufwand und niedrigere Verluste.

3.5.2 Reduzierte Kapazitäten, optimiertes Schaltverhalten

Durch das neue Zellendesign mit den charakteristischen p-Säulen wurden auch die FET-Kapazitäten neu definiert. Als Resultat der enormen Chipflächen-Reduktion weisen Cool-MOS-Transistoren eine sehr niedrige Eingangskapazität verglichen mit $R_{DS(\ on)}$ gleichen Transistoren in konventioneller Technologie auf. Damit wird auch die zum Laden der spannungsabhängigen Eingangskapazität erforderliche Gateladung sehr klein. Die Gateladung Q_G wiederum ist ein Maß für die bei einer bestimmten Schaltfrequenz $f_{\rm sw}$ erforderliche Ansteuerleistung P_G :

$$P_G = Q_G \cdot U_{GS} \cdot f_{sw} \tag{3.12}$$

Da in vielen Anwendungen die Leistungs-MOSFETs ohne diskrete Treiberstufe direkt aus Ansteuer-ICs (z.B. PWM-ICs) betrieben werden sollen, schlägt sich die erforderliche Treiberleistung unmittelbar in den IC-Kosten nieder. Umgekehrt steigt bei gegebenem Ansteuer-IC die Schaltfrequenz mit kleiner werdender Gateladung des Transistors.

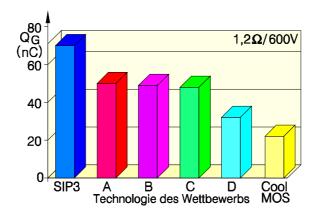


Bild 3.13: Vergleich der Gateladung von Mitbewerber-Technologien mit der des CoolMOS.

Bild 3.13 zeigt einen auf ein fiktives $1,2\Omega$ -Bauelement skalierten Gateladungs-Vergleich der wichtigsten auf dem Markt erhältlichen Hochvolt-MOSFET-Technologien. Deutlich ist die drastische Verringerung der Gateladung bei der neuen CoolMOS-SIP5-Technologie zu erkennen. Damit sind diese Transistoren mit der niedrigsten Steuerleistung, der billigsten Ansteuerschaltung und den höchsten Schaltfrequenzen zu betreiben.

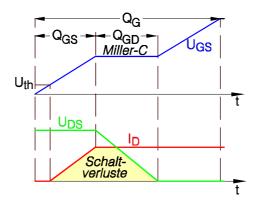


Bild 3.14: Zeitlicher Kurvenverlauf der Gate-Source-Spannung, Drain-Source Spannung und des Drainstroms während des Einschaltvorganges

Im **Bild 3.14** sind die idealisierten Schaltkurven beim Einschalten eines MOSFETs dargestellt. Die Schaltverluste entstehen im wesentlichen während der Überlappungsphase von Strom und Spannung beim Schaltvorgang - beim Einschalten unter Spannung aber auch durch das Entladen der MOSFET-eigenen Ausgangskapazität. Der zeitliche Verlauf des Abfalls bzw. Anstiegs der Drain-Source-Spannung während des Schaltvorgangs - und damit die Schaltverluste - werden vom Umladevorgang der Gate-Drain-Rückkopplungskapazität ("Miller"-Kapazität) bestimmt. Je niedriger die Gateladung und dabei besonders Q_{GD} . desto geringer sind die Schaltverluste.

Die Ausgangskapazität wird im wesentlichen durch die Drain-Source-Kapazität bestimmt; diese hängt von der Mantelfläche der p-Inseln ab. Da die Mantelfläche im Vergleich zu den bei konventionellen Leistungs-MOSFET dominierenden p+-Inseln groß ist, wird die Ausgangskapazität bei kleinen U_{DS} -Spannungswerten sehr groß (s. **Bild 3.15**).

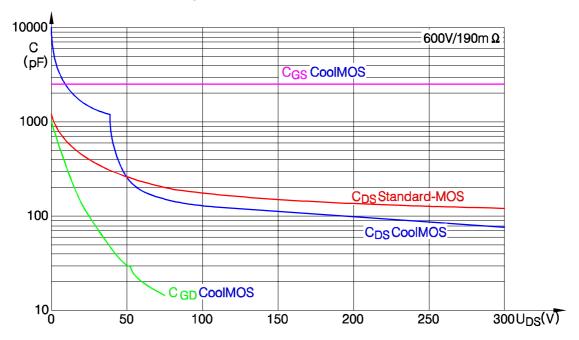


Bild 3.15: CoolMOS reduziert die MOSFET-Kapazitäten im Vergleich zu Standard-MOSFETs.

Dies wirkt bei harten Ausschaltvorgängen schaltentlastend. Von großer Bedeutung für den Einsatz bei hohen Schaltfrequenzen ist nun aber, daß die in der Ausgangskapazität gespeicherte Energie $E_{\rm DS}$ bei Hochvolt-Anwendungen $(U_{D\ddot{S}max}>200\,V)$ niedriger liegt als im Fall $R_{\rm DS(on)}$ -gleicher Transistoren in Standarf-MOSFET-Technologie:

$$E_{DS} = \int_{0}^{U_{D\dot{S}.max}} C_{DS}(U) \cdot U \cdot dU \tag{3.13}$$

Diese Energie, die bei jedem Einschaltvorgang im Transistor in Wärme umgesetzt wird, steigt mit der Chipfläche an und begrenzt damit die minimal errreichbare Verlustleistung (**Bild 3.16**). Durch das optimierte Produkt aus $R_{DS(on)}$ und E_{DS} sowie durch seine niedrigen Eingangskapazitäten ist der CoolMOS sowohl bei niedrigen als auch bei hohen Schaltfrequenzen dem herkömmlichen Leistungs-MOS-Transistor überlegen.

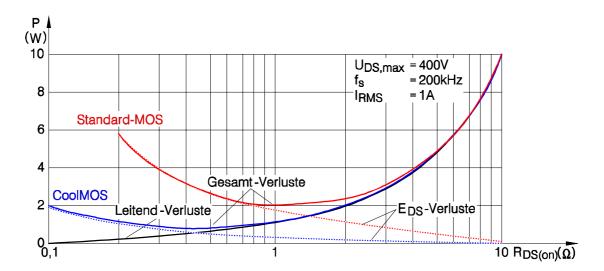


Bild 3.16: Geringere Gesamtverluste durch verbessertes Produkt von $R_{DS(on)}$ und E_{DS}

Das Ausgangskennlinienfeld eines CoolMOS entspricht dem eines Standard-MOSFETs mit dem charakteristischen linearen Verlauf bei niedrigen U_{DS} -Werten - ohne die für IGBT und Bipolartransistoren typische Dioden-Anlaufschwelle. Das Termperaturverhalten $R_{DS(on)}$ entspricht dem von Standard-MOSFETs.

Aufgrund eines inneren Streifenaufbaus (Bild 4.3) weist der CoolMOS-Transistor bei der Kommutierung der Inversdiode eine im Vergleich zu konventionellen MOSFETs höhere Rückstromspitze auf, die wie bei allen Leistungs-MOSFETs relative scharf abreißt. Die entstehende Verlustenergie wird nahezu ausschließlich im einschaltenden Transistor dissipiert, wobei - aufgrund seiner sehr kleinen Reserve-recovery-Ladung Q_{rr} - der CoolMOS insgesamt eine Reduktion der dynamischen Verluste erlaubt.

Zur Verbesserung des Störabstandes bei Brückenanwendungen wurde die Gate-Source-Einsatz-Spannung auf typisch 4,5 V (Fenster 3,5 bis 5,5 V bei 25°C) angehoben. Aufgrund

ihrer hohen Steilheit erreichen die CoolMOS-Transistoren trotzdem bereits bei 10 V Gatespannung ihren nominalen R_{DS(on)}.

3.5.3 Robustheit nahe an physikalischer Grenze

Robustheit umfaßt im wesentlichen die Kriterien Avalanche-, dU/dt- und Kurzschluß-Festigkeit, aber auch die Qualität des Gate-Oxids. Avalanche-feste Transistoren reduzieren den zur Beherrschung von Überspannungen erforderlichen Sperrspannungs-Sicherheitsabstand, wodurch sich in vielen Anwendungen vergleichsweise niedersperrende Transistoren einsetzen lassen, die bei gleichem R_{DS(on)} weniger Chipfläche beanspruchen und damit kostengünstiger sind. Bei den konventionellen Hochvolt-MOSFETs spielt dies eine entscheidende Rolle, weil der R_{DS(on)} dieser Transistoren überproportional mit der Durchbruchspannung ansteigt. So liegt bei konventioneller Technologie der Widerstand eines 800-V-Transistors um den Faktor 2 über dem eines flächengleichen 600-V-Transistors, während er in der neuen CoolMOS-Technologie infolge des linearen Zusammenhangs nur um 30 % ansteigt. Dies ist ein gravierender Vorteil in der Anwendung höhersperrender Leistungs-MOSFETs. Damit ist die Frage zu klären, ob nicht ein höhersperrender Leistungs-MOSFET, der nicht im Avalanche-Bereich betrieben wird, bezüglich der Gesamt-Verlustleistungs-Bilanz Vorteile hat. Es darf nicht vergessen werden, daß die Verlustleistung durch die im Avalanche-Betrieb zusätzlich im Transistor umgesetzte Energie bei hohen Schaltfrequenzen rasch ansteigen kann.

Beim CoolMOS wurden die Erkenntnisse aus der Avalanche-festen S-FET-Technologie (1) angewandt, so daß dU/dt-Festigkeit spezifiziert werden kann. Die im Transistor umsetzbare Energie hängt nur noch vom Siliziumvolumen und nicht mehr von parasitären Einflußparametern ab, da ein Einschalten des parasitären Bipolartransistors unter allen Betriebszuständen vermieden wird.

Generell gilt, daß die Gesamtverluste - inklusive der Avalanche-Verluste - in einem Rahmen bleiben müssen, bei dem die maximal zulässige "Junction"-Temperatur des Transistors nicht überschritten wird. Vergleicht man die absoluten Avalanche-Energiewerte, so liegen diese - infolge des drastischen Chipflächen-"Shrinks" - bei CoolMOS-Transistoren teilweise niederiger als bei $R_{DS(on)}$ -gleichen Hochvolt-MOSFETs in Standard-Technologie.

Bei Kurzschlußtests an einem Zwischenkreis mit sehr niedriger Impedanz und 350 V Zwischenkreisspannung begrenzt der CoolMOS den Kurzschlußstrom nach dem Einschaltenentsprechend seiner Ausgangskennlinie. Die am Transistor anstehende volle Zwischenkreisspannung und der Kurzschlußstrom führen dabei zu einer hohen Verlustleistung im Chip. Über eine schnelle Kurzschlußerkennung (z.B. U_{DS} -Überwachung) ist jedoch eine gefahrlose Abschaltung des CoolMOS unddamit die Beherrschung des Kurzschlusses möglich.

3.5.4 Einfacher Aufbau von Netzteilen

Mit CoolMOS-Transistoren wird es möglich, Netzteile mit bis zu 5 kW Ausgangsleistung unter Verwendung von nur vier Schaltern im TO-220-Gehäuse zu realisieren, wofür bislang Vollbrücken mit Schalter im TO-264-Gehäuse bzw. Module erforderlich waren. Bis über 2 kW Ausgangsleistung ist nun sogar der Aufbau des gesamten Systems in SMD-Technik

möglich!

Anwendungsfelder in diesem Leistungsbereich sind Schaltnetzteile für Workstations (Server), unterbrechungsfreie Stromversorgungen (USV), Hochspannungswandler für die Mikrowellen- und Medizintechnik, Induktionsherde, Schweißgeräte usw. Generell gilt, daß CoolMOS-Transistoren konventionelle Power-MOSFETs in allen Anwendungen ersetzen können - in den meisten Fällen sogar ohne jede Schaltungsanpassung.

Die Bilder Bild 3.13 und Bild 3.15 zeigen typische Anwendungsfelder für CoolMOS-Transistoren. Dazu zählen neben den klassischen Hoch-/Tief-Setzstellern (vgl. PFC-Leistungsfaktorkorrektur) auch die in nahezu allen Schaltnetzteilen bis 250 W eingesetzten Flußbzw. Sperrwandler sowie im ZVS-Modus (zero-voltage-switching) arbeitende Brückenschaltungen.

Bei Schaltfrequenzen über 100 kHz bieten CoolMOS Transistoren verglichen mit den schnellsten derzeit verfügbaren IGBTs nicht nur eine überlegene Stromtragfähigkeit (d.h. kleineste erforderliche Chipfläche bei gegebenem Strom, sondern auch den Vorteil einer intrinsischen Inversdiode. Besteht in einer Schaltung die Gefahr von parasitären Oszillationen mit ins Negative gehender Drain-Source-Spannung, so werden diese Unterschwinger durch die definierte Inversdiode geklemmt.

Ein für die Schaltungs-Auslegung interessanter Aspekt ergibt sich aus der neuen Abhängigkeit des $R_{DS(on)}$ von der Sperrspannung: Bei allen Wandlertypen gilt, daß sich die übertragbare Leistung proportional zum Schalterstrom I und der Betriebsspannung $U_{sw.eff}$ erhöht.

$$P_{OUT} \propto U \cdot I_{sw, eff} \tag{3.14}$$

Mit der Betriebsspannung steigt aber auch die erforderliche Sperrspannung des Schalters, und damit $R_{DS(on)}$ bei gleichbleibender Chipfläche gemäß:

$$R_{DS(on)} \propto (U_{Br})^n$$
 $n = \begin{cases} \frac{2.4 \text{ bis } 2.6}{1} \end{cases}$ Standard-MOS /CoolMOS (3.15)

Daraus folgt für die Leitendverluste, die im Schalter bei der Übertragung einer bestimmten Leisung ausfallen:

$$P_{Stat} \propto I_{SW, eff^2} \cdot R_{DS(on)} \propto p_{out}^2 \cdot U_{Br}^{n-2}$$
(3.16)

Während die Verluste beim Einsatz konventioneller MOSFETs mit der Betriebsspannung ansteigen, sinken die Verluste bei Verwendung von CoolMOS-Transistoren proportional zu 1/U. Damit steigt bei gegebener Verlustleistung und Chipfläche die übertragbare Leistung beim Übergang auf eine höhere Betriebsspannung und einen entsprechenden spannungsfesteren CoolMOS an. Für Netzteile mit wählbarer Zwischenkreisspannung - z.B. durch eine vorgeschaltete PFC - ergeben sich daher neue Optimierungskriterien.

Bei sehr niedrigen Verlustleistungsdichten (typisch < 0,25 W/mm., dies entspricht etwa 4 W Verlustleistung bei einem Bauelement mit maximaler Chipfläche im TO-220) übertreffen die CoolMOS-Transistoren sogar in statischen Anwendungen den IGBT bezüglich des möglichen Stroms pro Chipfläche. Wegen der fehlenden Diodenschwelle in der Durchlaßkennlinie läßt sich - im Gegensatz zum IGBT - die Verlustleistung durch Erhöhung der Chipfläche nahezu beliebig reduzieren (silicon-instead-of heatsink). Für Applikationen, die

auf geringste Gesamtverlustleistung hin optimiert sein müssen, sind CoolMOS-Transistoren auch bei "Gleichstrom"-Anwendungen erste Wahl.

3.6 IGBT

3.6.1 Aufbau und Wirkungsweise

Der IGBT (Isolated Gate Bipolar Transistor) ist eine Kombination aus deinem MOS- und einem Bipolar-Transistor. **Bild 3.17** zeigt seine Grundstruktur. Sie unterscheidet sich von der eines Leistungs-MOSFETs nur durch p^+ - Zone am Drainkontakt. Im Leistungs-MOSFET befindet sich dort eine n^+ - Zone. Bei kleinem Bahnwiderstand R_n wirkt sich die p^+ - Zone ungünstig auf die Drain-Source-Spannung U_D aus. U_D ist um die Flußspannung des p^+ n-Übergangs von etwa 0,8 V größer als im MOSFET. Dies trifft jedoch nur bei Bauelementen für niedrige Spannungen zu. Bei Bauelementen für Spannungen > 400 V ist die Drainspannung des IGBTs wesentlich kleiner als die eines flächengleichen Leistungs-MOSFETs. Die Verbesserung wird durch die Emitterwirkung des p^+ n-Übergangs erreicht. Im leitenden Zustand fließen die Elektronen vom Sourcebereich über den vom Gate influenzierten Inversionskanal zur ..-Zone und und weiter zur n^- - Drainzone. Sie steuern den ..-Emitter in den Durchlaßzustand und rufen eine Löcherinjektion in die ..k-Basiszone hervor. Dadurch nehmen die Löcherdichte und in gleichem Maße die Elektronendichte zu und vermindern den Widerstand R_n .

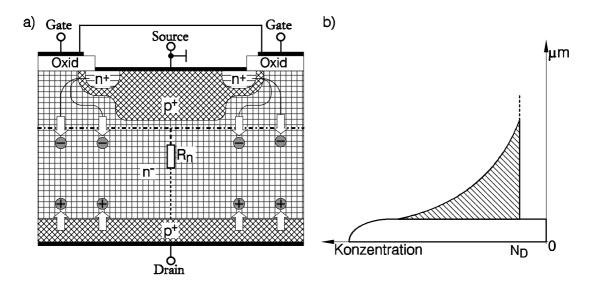


Bild 3.17: IGBT. Grundstruktur und Trägerverteilung

Einzelheiten zur Strom- und Trägerverteilung veranschaulicht **Bild 3.17**. Es stützt sich auf numerische Berechnungen von Nakagawa u.a.. Die Elektronen strömen nahezu gleichmäßig verteilt aus der Akkumulationsschicht unter dem Gate in die n⁻-Basiszone und breiten

sich nach relativ kurzer Entfernung von der Oberfläche auf den gesamten Querschnitt aus. Die Löcher kommen gleichmäßig verteilt vom p⁺-Emitter und biegen erst kurz vor der Oberfläche zur p⁺-Wanne ab. Im größten Teil der n-Basis ist die *Löcher-* und *Elektronen-stromdichte* somit *konstant*. Die Trägerdichte ist in der gesamten n-Basis stark gegenüber der Dotierungskonzentration angehoben $n \approx p \gg N_D$ und fällt von der Drain- zur Sourceseite ab. Ein Minimum tritt in der Trägerverteilung dann auf, wenn in Höhe der p⁺-Wanne der Anteil der Elektronenstromdichte an der Gesamtstromdichte mehr als $\mu n/(\mu_n + \mu D)$ beträgt (73%)

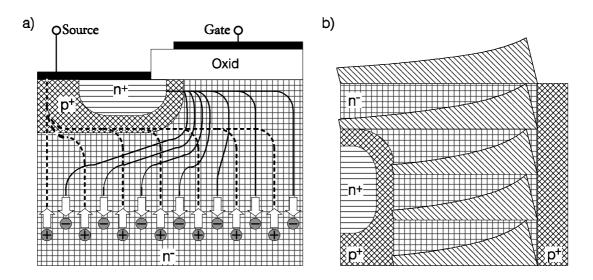


Bild 3.18: a) Strom- und b)Trägerverteilung im Ein-Zustand des IGBTs.

Ohne Minimum sind ingesamt mehr Ladungsträger gespeichert. Deshalb ist dieser Fall günstiger für die Durchlaßkennlinie. Er ist an die Bedingung $j_p > 0$, 27jp geknüpft und bedeutet für die Stromverstärkung der pnp-Transistorstruktur: $\approx pnp > 0$, 27. Der Verbesserung der Durchlaßeigenschaften stehen andererseits nachteilige Auswirkungen der gespeicherten Minoritätsträger auf die Schalteigenschaften und den sicheren Arbeitsbereich gegenüber.

3.6.2 Einschalten

In **Bild 3.19** ist die Grundstruktur des IGBTs dargestellt mit einer Aufgliederung in eine funktionale Ersatzschaltung. Der Einschaltvorgang soll in einem Stromkreis mit der ohmschen Last R und der Batteriespannung U_o betrachtet werden. Im Zeitbereich t < 0 sei das Gate mit dem Sourcekontakt kurzgeschlossen. Der MOS-Transistor ist dann offen. Der obere ...-Übergang wird in Sperrichtung beansprucht und blockiert den Strom, wobei sich die Raumladungszone in die n-Zone ausdehnt.

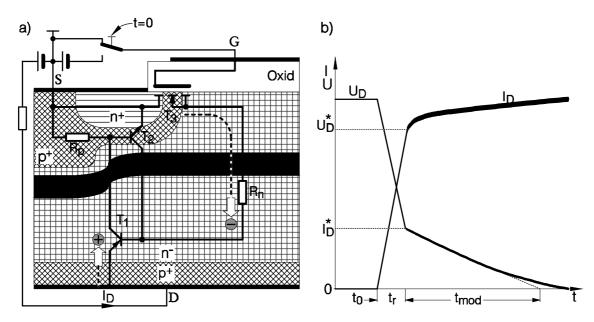


Bild 3.19: Einschalten des IGBTs.

Zum Einschalten (t=0) wird das Gate an eine positive Spannung gelegt, die größer als die Schwellspannung ist. Im MOS-Transistor wird ein Inversionskanal influenziert, über den Elektronen von der ...-Sourcezone in die Raumladungszone strömen. Von dort führt sie das elektrische Feld der n⁺- Zone zu. Der MOS-Transistor schaltet so innerhalb weniger Nanosekunden den Strom auf die Reihenschaltung aus Bahnwiderstand R_n , p⁺-Emitter und Lastwiderstand. Die Spannung am Emitter ($\leq 0, 8$ V) ist im ersten Moment klein gegenüber dem Spannungsabfall an R_n , so daß der Drainstrom I_D nahezu sprunghaft auf den Wert

 $I_D^* = U_0/(R+R_n)$ ansteigt und die Drainspannung auf die Spannung. $U_D^* = I_D * R_n$ abfällt. Auf diesen Werten würden Strom und Spannung im Falle eines Leistungs-MOS-FETs verharren. Der Einschaltvorgang wäre damit abgeschlossen.

Durch die Löcherinjektion des p⁺-Emitters nimmt nun a) der Bahnwiderstand ab und b) fließen zusätzlich Löcher über den pnp-Transistor T_1 zum Source-Kontakt. Der Drainstrom steigt deshalb weiter an. Der zeitliche Verlauf entspricht dabei weitgehend dem des Kollektorstromes von $T_1 j_c \approx [1 - exp(-t/\tau)]$ Daraus geht hervor, daß sich der *Einschaltvorgang* um eine Zeit t_{mod} von der Größenordnung der Trägerlebensdauer in der n-Basis, τ verlängert. Gleichzeitig sinkt die Verlustleistung auf ein niedrigeres Niveau.

3.6.3 "Latch up"-Problem

Der Kollektorstrom erzeugt am lateralen Widerstand R_p der p-Zone einen Spannungsabfall. Sobald dieser Spannungsabfall größer als etwa 0,7 V wird, setzt eine starke Elektroneninjektion von der ..k-Sourcezone in die p-Zone ein. Der npn-Transistor T_2 führt der n-Zone zusätzliche Elektronen zu. Es kommt zu einer Rückkopplung zwischen dem pnp-Transistor

und dem npn-Transistor, die eine parasitäre Thyristorstruktur bilden. Für den Fall, daß der Thyristor einrastet oder "latched", wird der Anodenstrom unabhängig vom Strom über den MOS-Transistor. Der IGBT läßt sich dann nicht mehr über das Gate ausschalten und kann durch Überstrom zerstört werden. Um das "Einrasten" zu vermeiden, bietet sich an, den lateralen Widerstand R_p möglichst klein zu machen. Zum einen dadurch, daß man die

Dotierung der p⁺-Wanne groß wählt und daß man ihren Rand bis nahe an den Rand der flachen p-Zone oder gar darüber hinaus führt und zum anderen dadurch, daß man die Breite der n⁺-Sourcezone verringert.

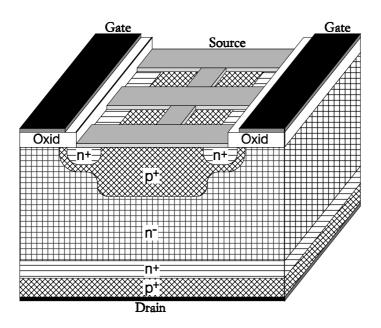


Bild 3.20: IGBT mit erhöhtem Einraststrom

Weitere Gegenmaßnahmen veranschaulicht Bild 3.20:

- 1. Durch den Übergang von einer kreisförmigen oder quadratischen Source-Struktur auf eine streifenförmige Struktur kann man den Löcherstrom auf eine größere Sourcelänge verteilen und damit die Löcherstromdichte in der p-Basis verkleinern.
- 2. Durch Unterbrechen der Sourcestreifen kann man Nebenwege schaffen und einen Teil des Löcherstromes direkt zum Sourcekontakt abführen.
- 3. Durch Einfügen einer hochdotierten n⁺-Pufferzone vor der p⁺-Emitterzone kann man den Emitterwirkungsgrad reduzieren und somit die Zündung des parasitären Thyristors erschweren.

Wichtig ist nicht zuletzt eine geeignete Reduzierung der Trägerlebensdauer. Mit diesen Maßnahmen ist es mittlerweile möglich geworden, IGBTs herzustellen, die im normalen Betriebsstrombereich nicht mehr einrasten.

3.7 Abschalten

Der IGBT möge sich in einem Stromkreis mit induktiver Last und Freilaufdiode befinden,

Bild 3.21. Zum Abschalten genügt es, das Gate mit Source kurzzuschalten. Dadurch wird die Gatekapazität entladen und die Inversionsschicht des MOSFETs abgebaut. Sobald die Gatespannung unter die Schwellspannung sinkt, verschwindet der Kanal, und die Elektronenzufuhr zur n $\bar{}$ -Zone wird unterbrochen. Von diesem Moment an fließen der n $\bar{}$ -Zone weniger Elektronen zu, als zur Führung des Drainstromes nötig sind. Die fehlenden Elektronen werden vom sourceseitigen Rand der ..-Basis abgesaugt, wodurch sich eine Raumladungszone aufbaut und der IGBT Spannung übernimmt. Der Drainstrom bleibt praktisch konstant, bis die Drainspannung auf die Batteriespannung U_o angestiegen ist und auf diesem Wert festgehalten wird. Dann erst fällt der Strom um den Wert des Extraktionsstromes in einem schnellen Ausgleichsvorgang ab. Anschließend entsteht durch die restlichen gespeicherten Ladungsträger ein exponentiell abklingender Tailstrom.

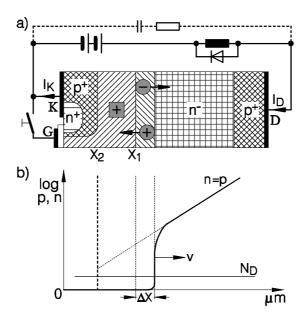


Bild 3.21: Ausschalten des IGBTs.

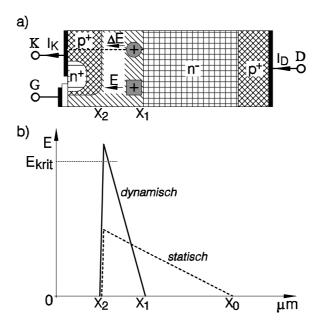


Bild 3.22: Dynamischer Avalanche im IGBT

Diese knapp skizzierte Beschreibung zeigt, daß es sich vom Zeitpunkt der Spannungsaufnahme an um den gleichen Vorgang handelt, wie er analog im GTO und im FCTh abläuft. Im Strom- und Spannungsverlauf zeigen sich daher wieder die drei bekannten charakteristischen Abschnitte. Eine Konsequenz der Übereinstimmung ist weiterhin, daß beim Abschalten eines großen Stromes gegen eine hohe Spannung der dynamischen Avalanche auftritt, **Bild 3.22**, und den sicheren Arbeitsbereich begrenzt.

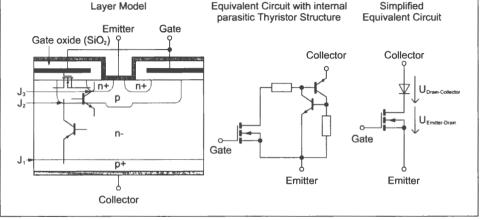


Fig. 1.29 Layer sequence and equivalent circuit diagrams of an IGBT (not to scale)

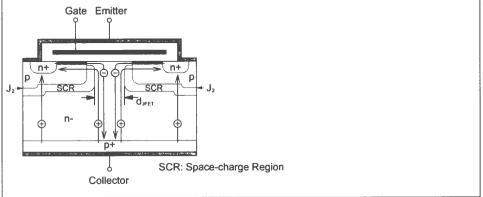


Fig. 1.31 JFET effect between two cells of an IGBT with a planar gate structure (not to scale)

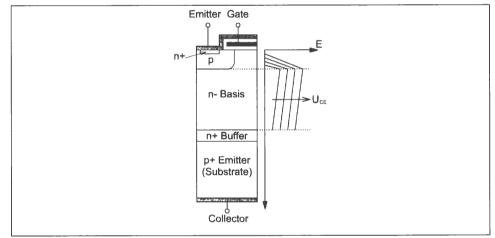


Fig. 1.38 Layer sequence and electrical field distribution of a PT IGBT (not to scale)

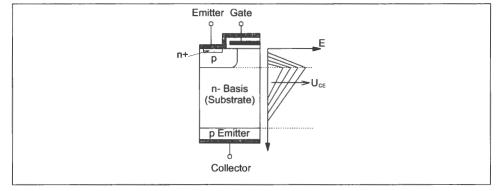


Fig. 1.40 Layer sequence and electrical field distribution of an NPT IGBT (not to scale)

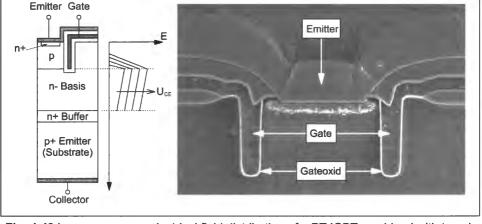


Fig. 1.42 Layer sequence, electrical field distribution of a PT IGBT combined with trench gate (not to scale) and image of the gate structure

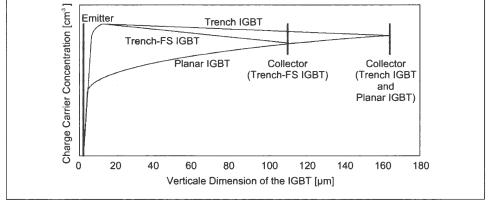


Fig. 1.43 Comparison of charge carrier concentrations of Trench and Planar IGBTs

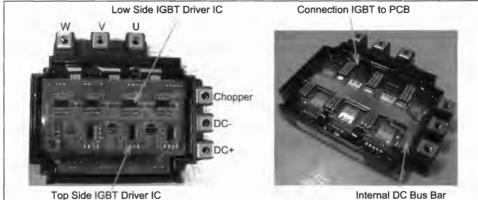


Fig. 2.35 Sample of a Mitsubishi 150A/1.2kV IPM

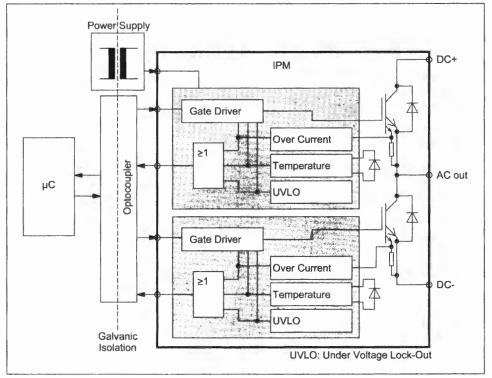


Fig. 2.36 Functional design of a conventional IPM

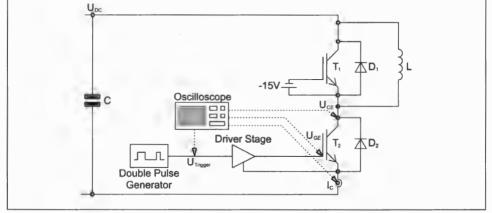


Fig. 3.1 Test setup to characterise IGBT T₂

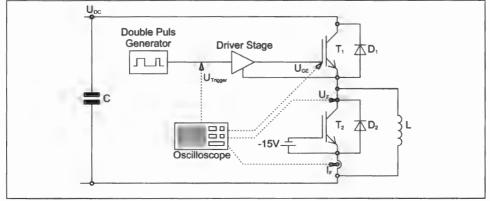


Fig. 3.2 Test setup to characterise the freewheeling diode D₂

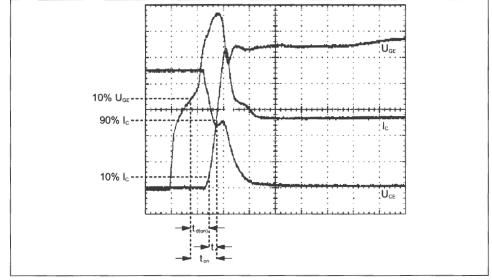


Fig. 3.3 Turn-on times

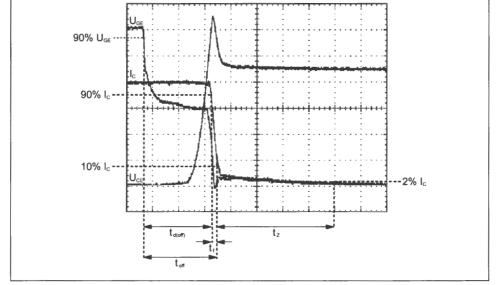


Fig. 3.4 Turn-off times

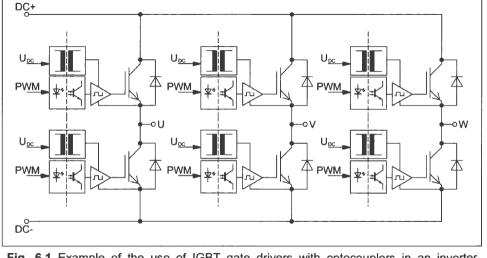


Fig. 6.1 Example of the use of IGBT gate drivers with optocouplers in an inverter system (each IGBT driver has its own power supply)

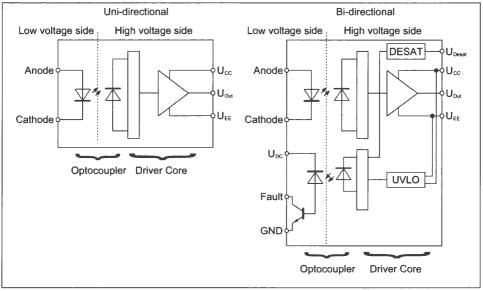


Fig. 6.8 Concept of an IGBT driver with integrated optocoupler

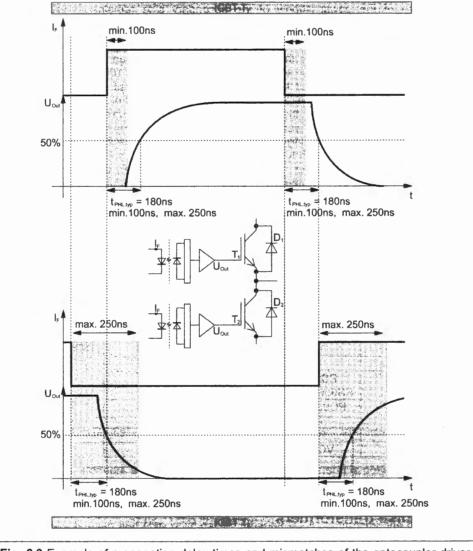


Fig. 6.9 Example of propagation delay times and mismatches of the optocoupler driver IC ACPL-330

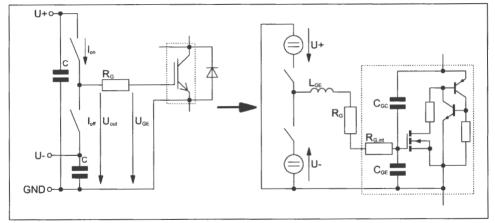


Fig. 6.16 Basic circuit of a voltage source drive

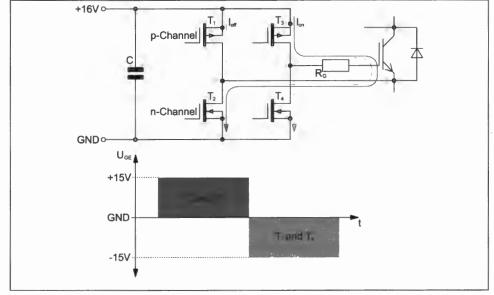


Fig. 6.17 IGBT gate drive with H-bridge circuit

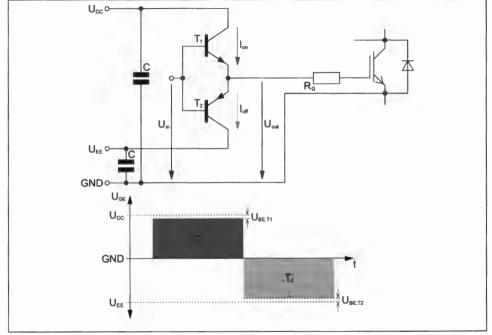


Fig. 6.18 IGBT gate drive with complementary emitter follower

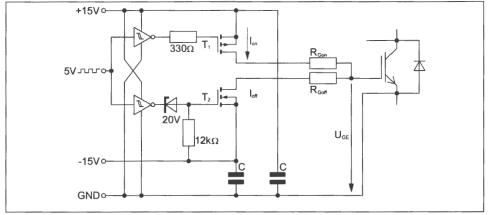


Fig. 6.20 Example of a MOSFET push-pull gate drive

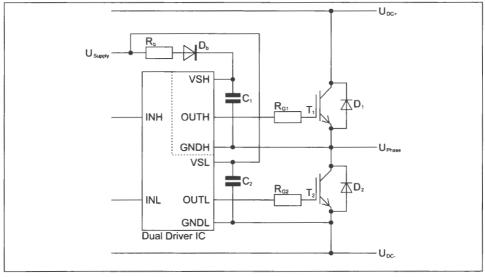


Fig. 6.28 Bootstrap circuit

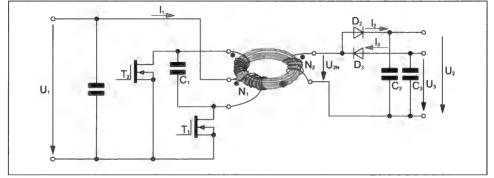


Fig. 6.32 Push-pull converter with toroidal core

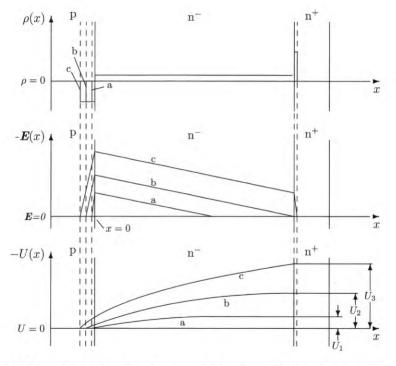


Abb. 2.16: pin-Diode im Sperrzustand (drei verschiedene Spannungen)

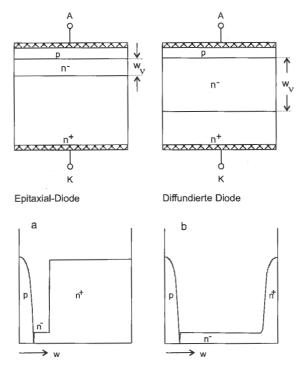


Abb. 2.23: Aufbau von pin-Leistungsdioden: a) Epitaxialdiode, b) diffundierte Diode

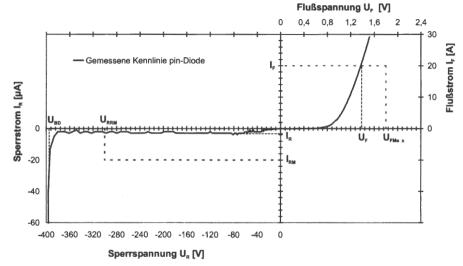


Abb. 2.24: Kennlinie einer schnellen pin-Diode sowie einige Definitionen

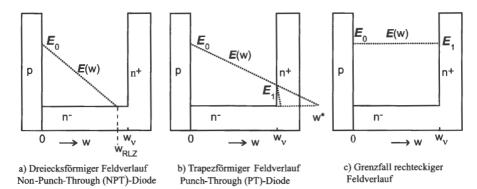


Abb. 2.25: Dimensionierung der Diode für dreiecksförmigen (a), trapezförmigen (b) und den Grenzfall des rechteckigen Feldverlaufs (c). Dargestellt ist jeweils der Betrag der elektrischen Feldstärke **E**

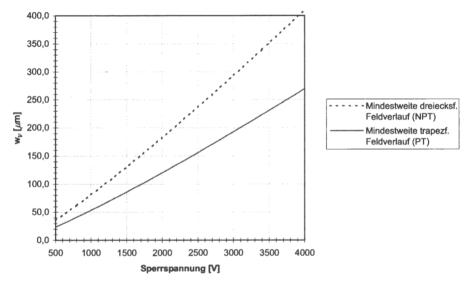
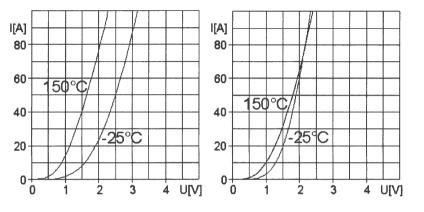


Abb. 2.29: Mindestweite der Basis für die Dimensionierung der Diode mit dreiecksförmigem Feldverlauf (NPT) und mit trapezförmigem Feldverlauf (PT)



a) platin-diffundierte Diode

b) Diode mit strahlungsinduzierten Rekombinationszentren (CAL-Diode), aktive Fläche 0,32 cm²

Abb. 2.33: Durchlaßkennlinien von schnellen 1200 V Dioden

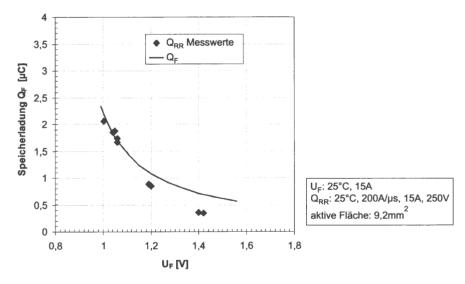


Abb. 2.34: Relation von gespeicherter Ladung Q_F zur Durchlaßspannung U_F für eine 600 V Diode

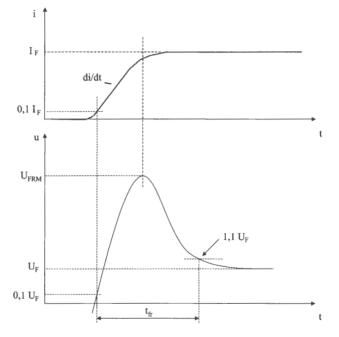


Abb.2.38: Kenngrößen des Einschaltverhaltens von Leistungsdioden (t_{fr} = Einschaltzeit)

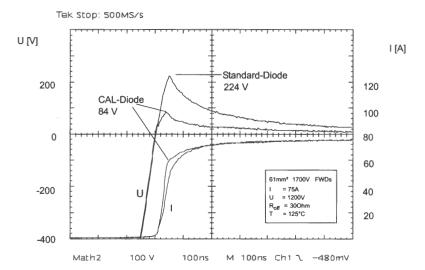


Abb. 2.39: Einschaltverhalten zweier Dioden mit unterschiedlicher Weite w_{ν} der niedrig dotierten Zone

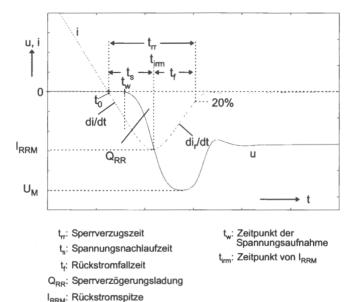


Abb. 2.42: Strom- und Spannungsverlauf einer Soft-Recovery-Diode beim Reverse-Recovery-Prozeß in einer Schaltung nach Abb. 2.33 sowie Definition der Kenngrößen des Schaltverhaltens

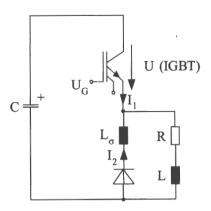


Abb. 2.44: Anwendungsnahe Doppelpuls-Schaltung zur Messung des Reverse-Recovery-Verhaltens

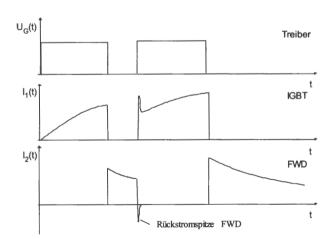


Abb.2.45: Signalverlauf im Treiber, Stromverläufe in IGBT und Freilaufdiode (FWD) in der Schaltung nach Abb. 2.44

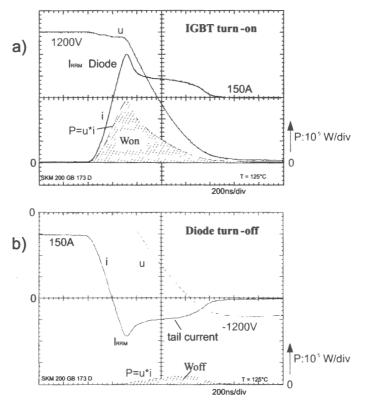


Abb. 2.46: Strom, Spanning und Verlustleistung beim Einschalten des IGBT (a) und beim Ausschalten der Diode (b) bei der Messung des Recovery-Verhaltens in einer Doppelpuls-Schaltung nach Abb. 2.44

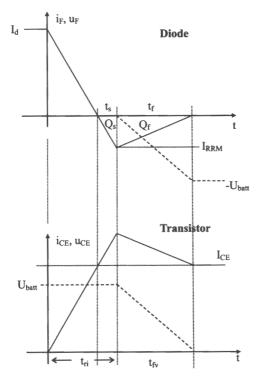
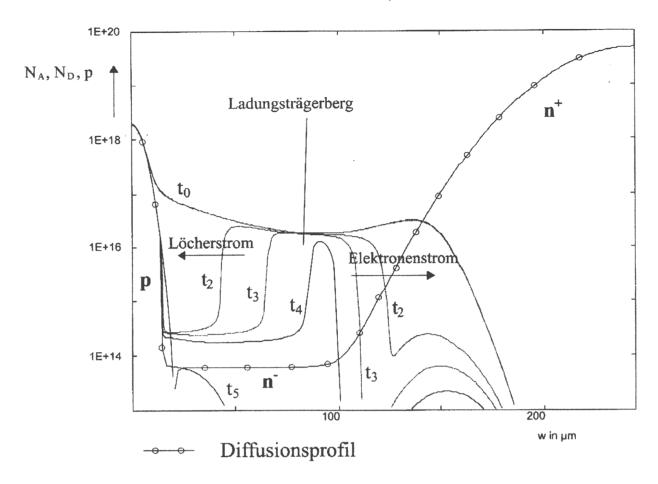
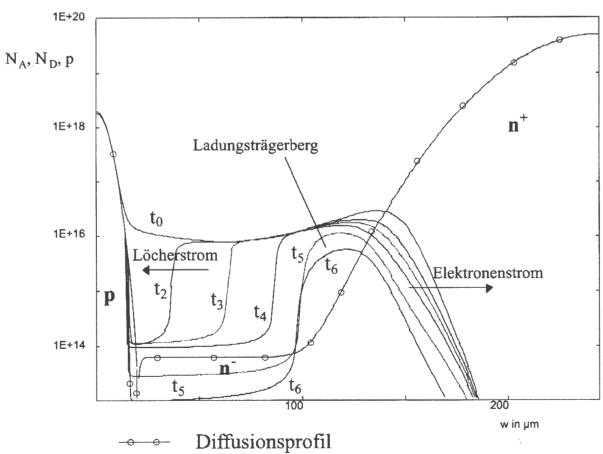
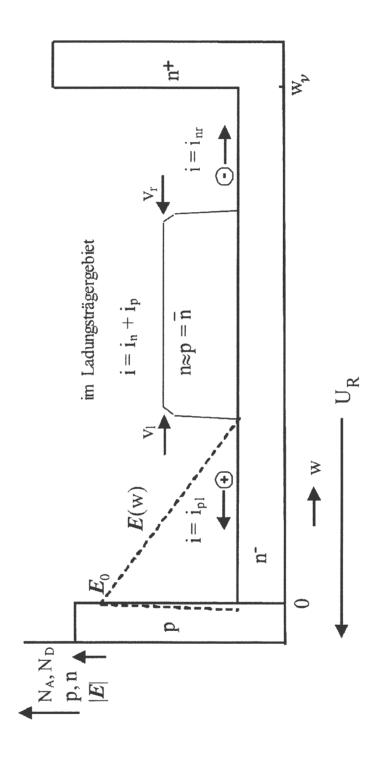
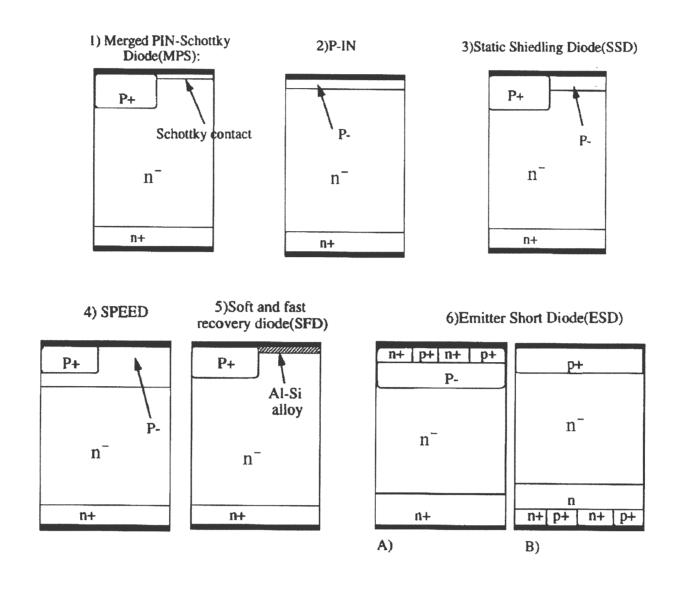


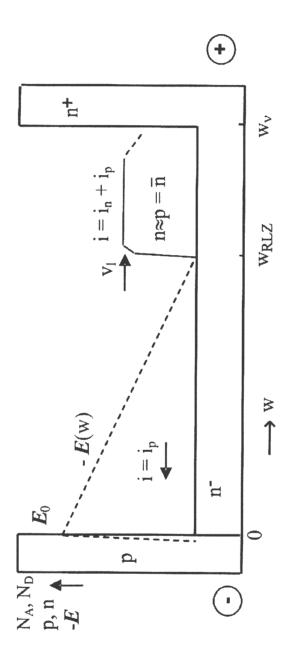
Abb. 2.48: Vereinfachte Verläufe von Strom und Spannung in Diode und Transistor in der Schaltung nach Abb. 2.44

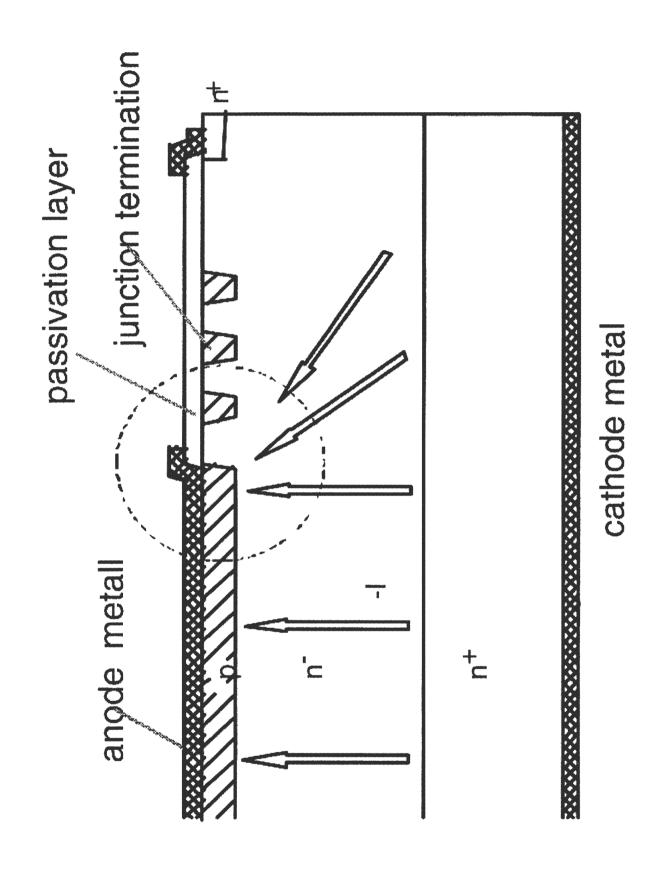














Vorlesung "Bauelemente der Leistungselektronik" Kap. 4 "Entlastungsnetzwerke"

- > Motivation
- > Klassifikation der Entlastungsnetzwerke
- > Funktionsweise von Entlastungsnetzwerken
- > Auslegungsbeispiele

Quellen:

- [1] Philip C. Todd: "Snubber Circuits: Theory, Design and Application." Unitrode Application Note, 1993
- [2] Rudy Severns: "Design of snubbers for power circuits"
- [3] Muhammad H. Rashid: "Power electronics: Circuits, devices, and application." Second edition, New Jersey, 1993
- [4] Chuanwen Ji, K. Mark Smith, and Keyue M. Smedley: "Cross Regulation In Flyback Converters: Solutions", IECON '99
- [5] Schröder, D. "Leistungselektronische Schaltungen, 2. Auflage, Springer Verlag, Kap. 8.8, S. 673-697





Zweck von Beschaltungen:

Reduktion der

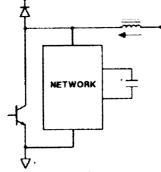
- a)Abschaltverluste durch du/dt Minimierung am HL-Ventil,
- b) Einschaltverluste durch di/dt Minimierung und zur Vermeidung von lokalen Erhitzungen infolge inhomogener Stromaufteilung im HL
- c) Überspannungen am HL-Ventil und der u-i-Kennlinie entsprechend SOA
- d) EMI durch Dämpfung von hf-Oszillationen

Wichtige Einfluß- und Bewertungsgrößen sind:

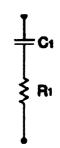
- Schaltverhalten der HL-Ventilbauelemente
- Schaltfrequenz und sonst. Betriebsgrößen
- Leistungsbereich der Stromrichter
- Stellbereich, denn jede Beschaltung begrenzt ihn durch entsprechende Entladungen, Umschwingen
- Schaltungsaufwand
- Beanspruchung der Bauteile



Klassifikation der Entlastungsnetzwerke



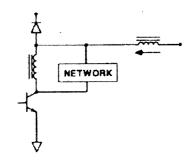
und Eigenschaften



Spannungsentlastung via Kondensator zur du/dt-Minimierung



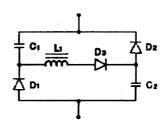
Stromentlastung mit Spule zur di/dt-Minimierung



verlustbehaftet (einfach, preiswert),



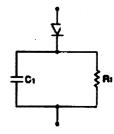
verlustarm (aufwendiger)



nicht polarisiert



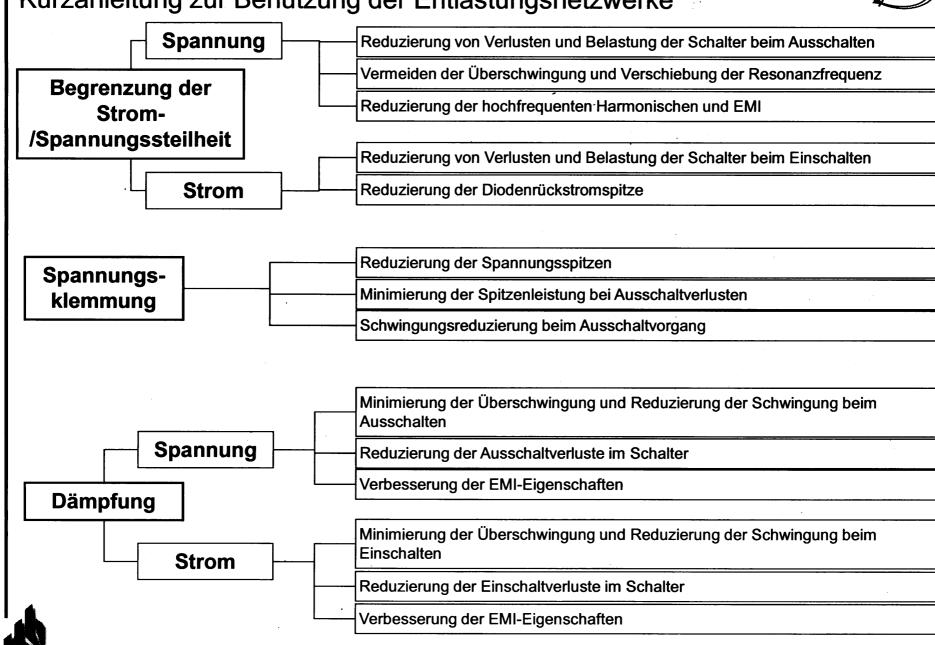
polarisiert



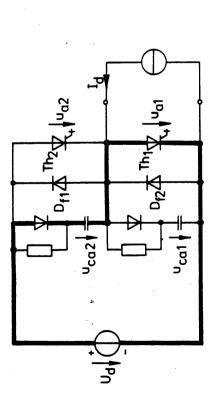




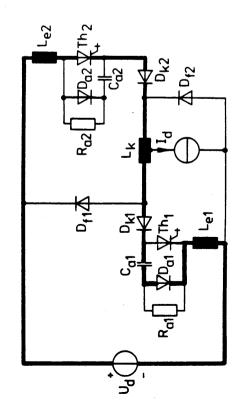
Kurzanleitung zur Benutzung der Entlastungsnetzwerke



Universität Paderborn



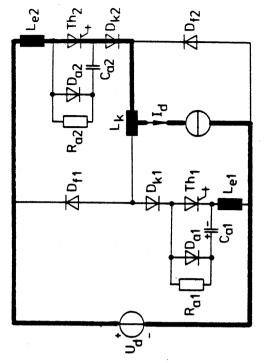
Konventionelle Beschaltung einer Wechselrichterphase mit einzelnen RCD-Gliedern



Reschaltungsverluste:

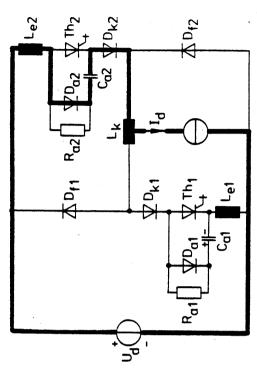
$$P_R = f_p \cdot (\frac{1}{2} c_a \cdot u_d^2 + \frac{1}{2} L_e \cdot I_d^2 + u_d \cdot I_d \cdot \sqrt{L_e \cdot C_a})$$

Konventionelle Beschaltung einer Wechselrichterphase mit einzelnen RCD-Gliedern und Querdrossel (\mathbf{I}_k)



1. Eingeschaltet

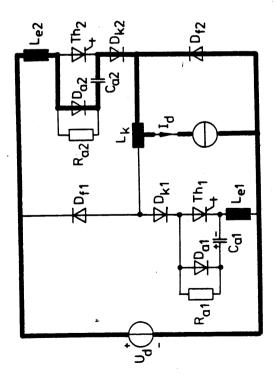
, t



2. Abschalten

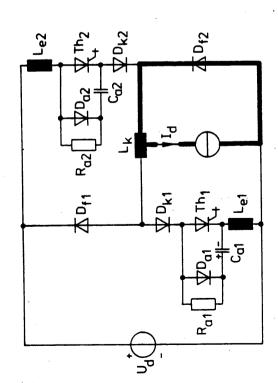
1 × t < t,

Folge der Schaltzustände



3. Zwischenkommutierung

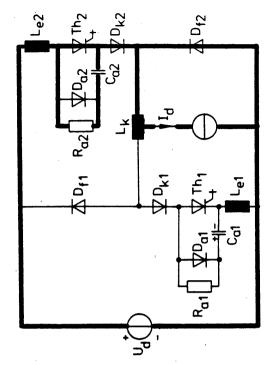
t₂ < t < t₃



4. Abgeschaltet $t_3 \le t < t_4$

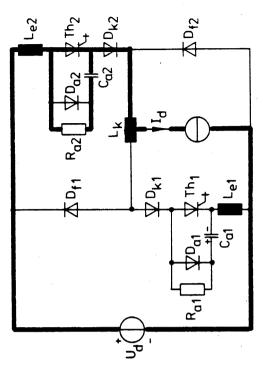
Folge der Schaltzustände

(Fortsetzung)



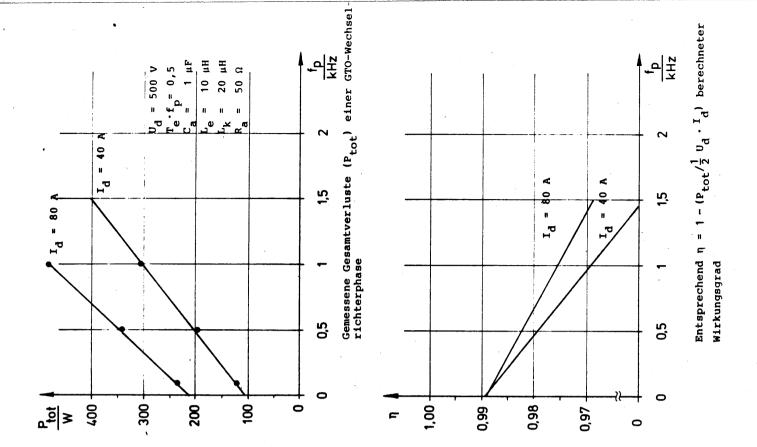
5. Einschalten

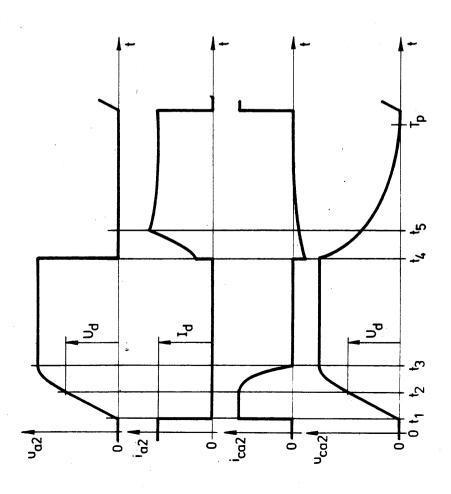
t4 < t < t5



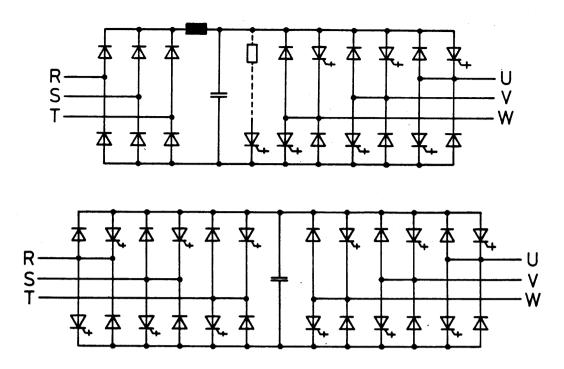
6. Beschaltungskondensator entladen

Folge der Schaltzustände (Fortsetzung)





Zeitlicher Verlauf der Systemgrößen



GTO-Pulsumrichter zur Kupplung von Drehstromnetzen oder -lasten für eine Energieflußrichtung (a) und beide Energieflußrichtungen (b)

 $= f_{D} \left(\frac{1}{2} C_{a} (U_{d} + U_{z})^{2} + C_{a} U_{z} (U_{d} + U_{z})\right)$

+ $\frac{1}{2}$ L_eI_d² cos² (arcsin I_d $\frac{U_z}{\sqrt{c_a/t_e}}$))

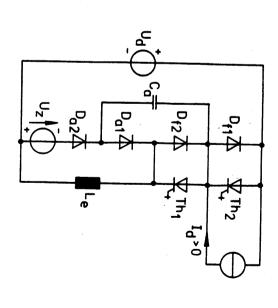
Beschaltungsverluste:

Für $U_z << U_d$ und $U_z << I_d \cdot \sqrt{L_e/C_a}$ gilt:

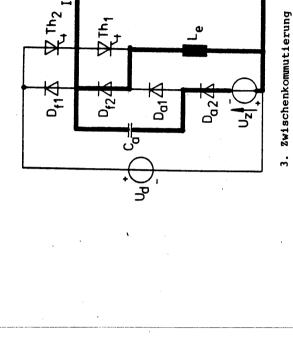
 $P_z \approx f_D(\frac{1}{2}C_aU_d^2 + \frac{1}{2}L_eI_d^2)$

Beanspruchung des GTO-Thyristors:

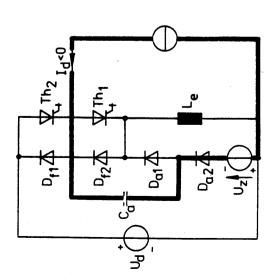
 $du_a/dt = I_d/C_a$; $di_A/dt 0 u_d/I_e$



Neue LCD-Beschaltung für GTO -Wechselrichter

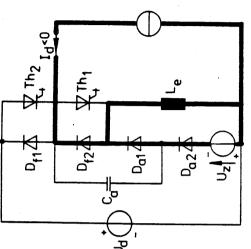


1. Eingeschaltet



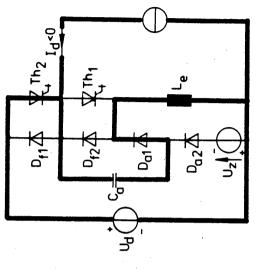
2. Abschalten

Folge der Schaltzustände (i_d < 0)



4. Drossel magnetisieren

Folge der Schaltzustände ($I_{\mathbf{d}} < 0$) (Fortsetzung)



7. Beschaltungskondensator umladen

t₆ < t < t₇

t4 < t < t5

8. Drosselstrom abbauen Folge der Schaltzustände $(I_{\mathbf{d}} < 0)$

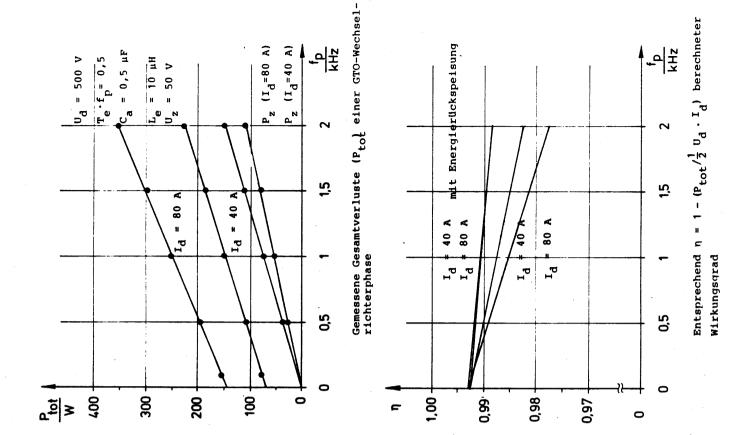
5. Abgeschaltet

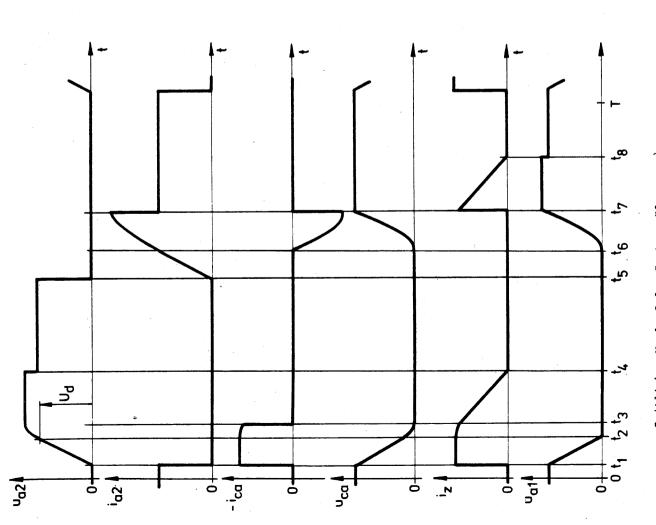
6. Einschalten

Folge der Schaltzustände $(I_d < 0)$

(Fortsetzung)

(Fortsetzung)



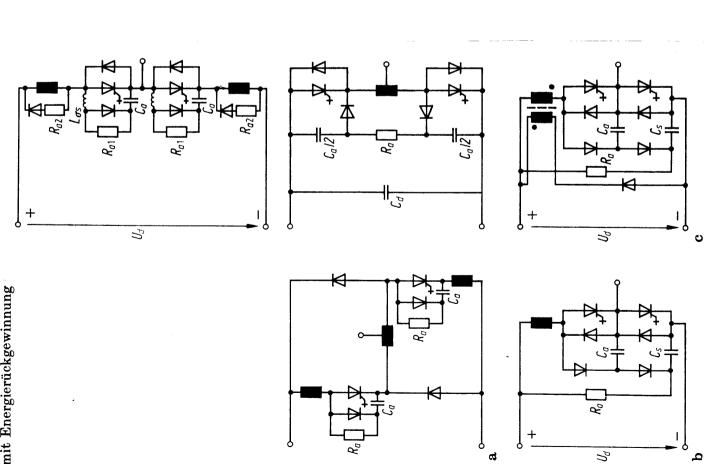


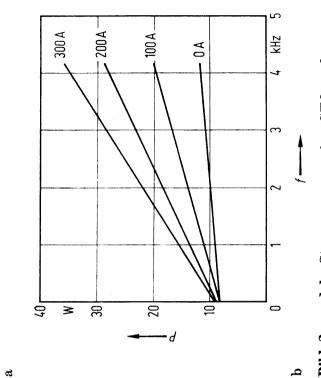
Zeitlicher Verlauf der Systemgrößen $(\mathbf{I}_{\mathbf{d}} < \mathbf{0})$

Bild 1a—c. Beschaltung für GTOs. a konventionelle Beschaltungen für GTO-Wechselrichter, b verlustarme Beschaltung (ein Beschaltungskondensator pro Phase, ein Speicherkondensator pro Phase), c verlustarme Beschaltung mit Energierückgewinnung

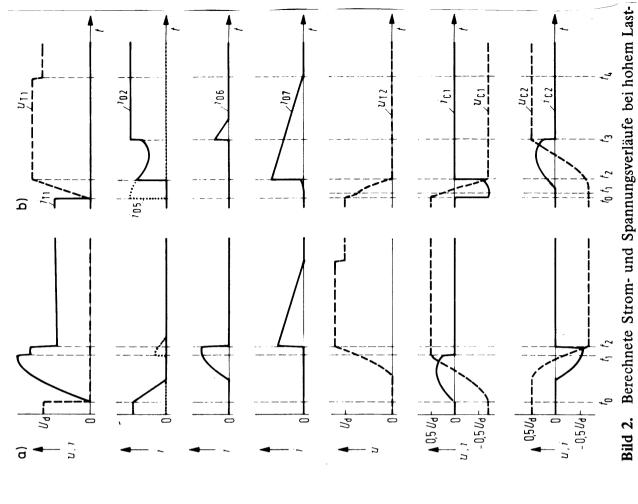
æ

 $abla D_3$





 \boldsymbol{Bild} $\boldsymbol{2a}$ und $\boldsymbol{b.}$ Steuergenerator für GTO und gemessener Leistungsbedarf



 η_{U1}

03 ₳

٤٦

₹1

۳۱

本点

本5

7

4

₽

77

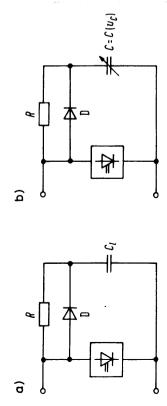
十(1

Bild 1. Halbbrücke eines GTO-Wechselrichters mit verlustloser Entlastung (C_Z Zwischenkreis-Kondensator; D_1 bis D_8 Dioden; T_1 und T_2 Abschaltthyristoren (GTO); Tr Übertrager mit Ferritkern)

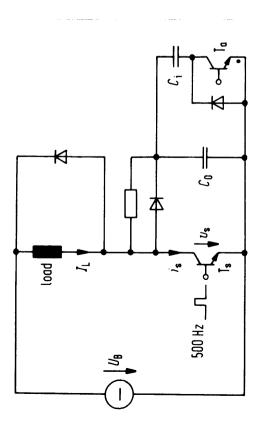
strom

a) Einschaltvorgang

b) Ausschaltvorgang



- Different snubbers a) Conventional linear capacitive RCD-snubber b) Principle of proposed low loss non-linear snubber $C(u_2) \ll C(u_1)$ for $u_2 > u_1$



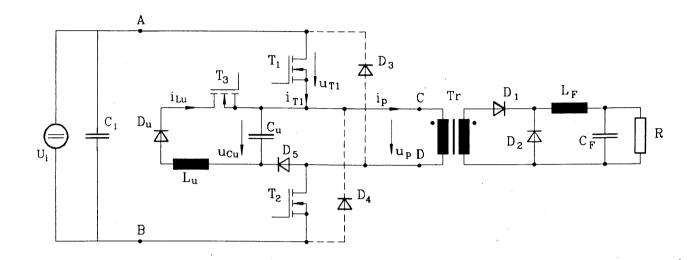
Experimental set-up to illustrate the idea of a switched nonlinear snubber capacitance ($U_{\rm B}=200~{\rm V};I_{\rm L}=30~{\rm A})$

parameter	symbol	unit	snubber configuration	ation	
			linear	saturable	
turn-off loss in T _s	W _S	mJ	0,435 0,48	0,48	
in capacitor energy loss in capacitor total energy	$W_C W_C W_C$ $W_C (loss)$ $W_{ m tot}$	E E E	20 0 20,4	3,0 0,1 3,6	

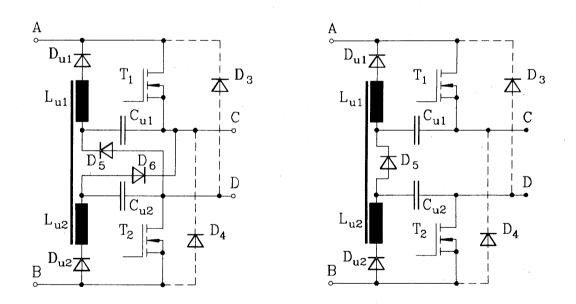
Summary of results regarding the saturable non-linear snubber

											\simeq
											200 % 009
											S 007
								20//			A
				. server recent				//s			$\frac{1}{200}$ 300 300
							mark!	75			
***************************************											100
00 % 8	S 8	8 6	5 8			.	£ 6	07	2	_	
				- (٠.٠						

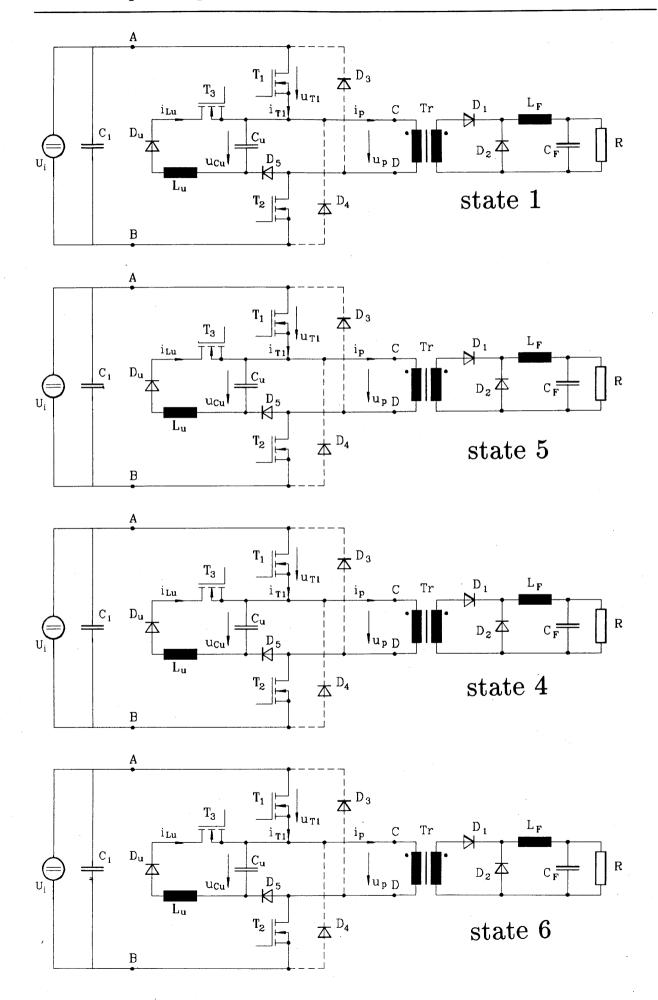
Related capacitance-voltage characteristics for different dielectric materials (D1, D2, D3, D4), at 25 $^{\circ}\mathrm{C}$

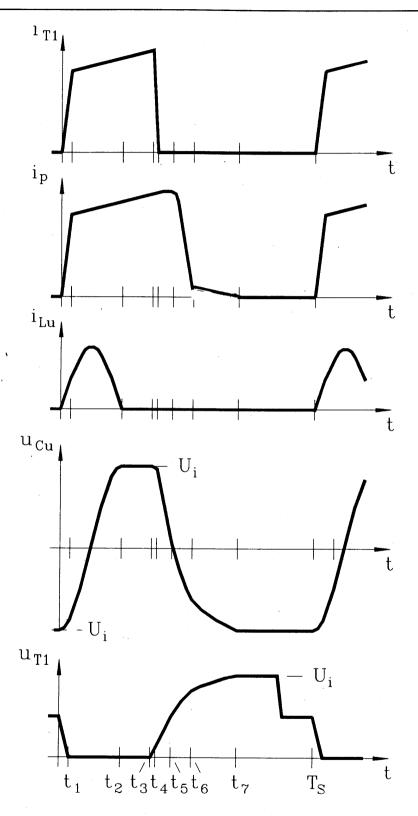


The Two-Transistor-Forward Converter incl. snubber variant 1



Snubber variants 2 and 3, applicable to the 2T-FC





Principle current and voltage waveforms with snubber 1

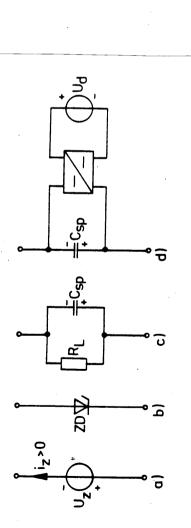


Bild 5.7: Mögliche Realisierungen der Zusatzspannungsguelle (U $_{\rm z}$)

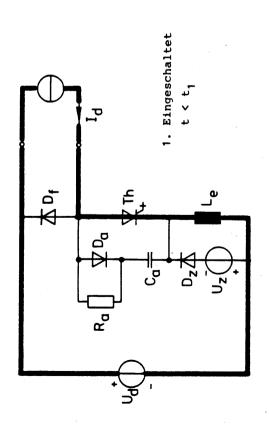
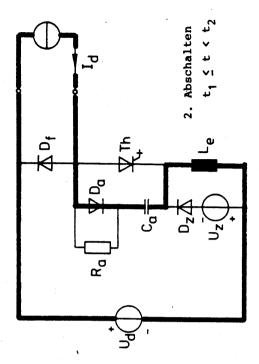


Bild 5.8: Folge der Schaltzustände zu Bild 5.6 und 5.9



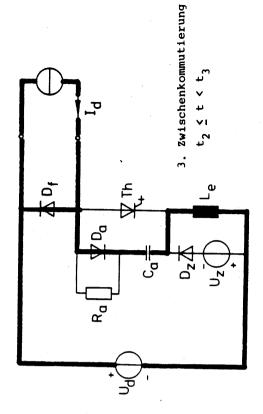
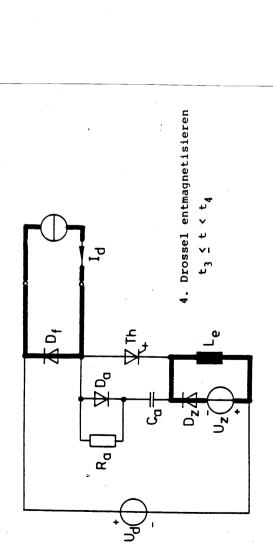


Bild 5.8: Folge der Schaltzustände zu Bild 5.6 und 5.9 (Fortsetzung)



Abgeschaltet (Endzustand von 5.)

0 1

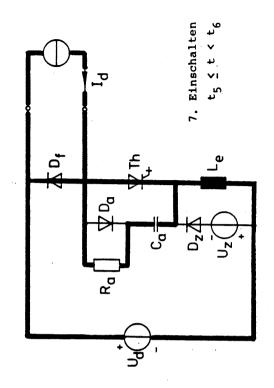


Bild 5.8: Folge der Schaltzustände zu Bild 5.6 und 5.9 (Fortsetzung)



5. Beschaltungskondensator rückladen

7 O.

۵

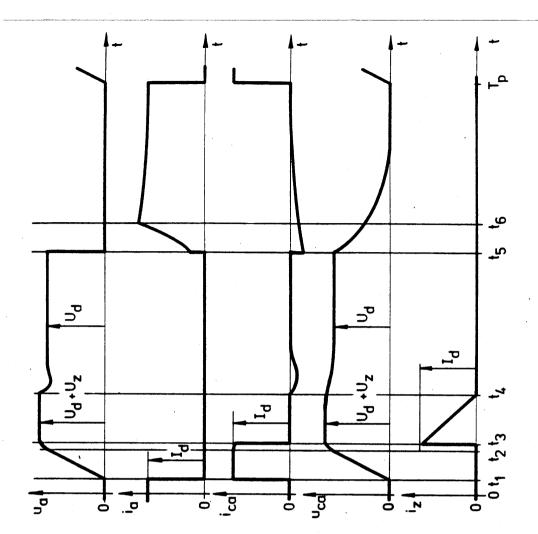
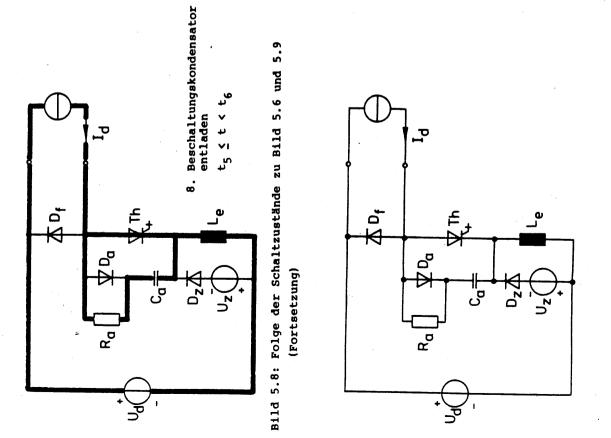
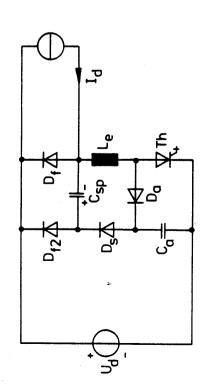


Bild 5.9: Zeitlicher Verlauf der Systemgrößen zu Bild 5.6 und Bild 5.8





Beanspruchung des GTO-Thyristors:

$$du_A/dt = I_d/C_a$$
; $di_A/dt = U_d/L_e$

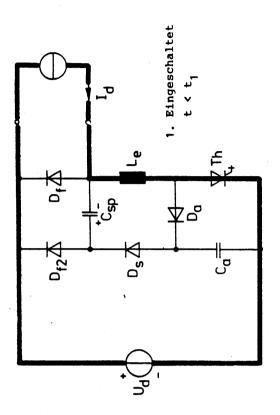
$$U_{DRM} = U_{d} ; U_{RRM} = 0$$

$$I_{TRM} = I_{dmax} \cdot (1 + \sqrt{c_{sp}/(c_{sp} + c_a)})$$

Spitzensperrspannung der Freilaufdiode (D_{f}):

$$U_{RRM} = U_d \cdot (1 + \sqrt{C_d/C_g})$$

Bild 5.12: Gleichstromsteller mit neuer LCD-Beschaltung



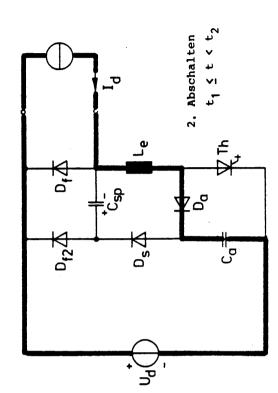
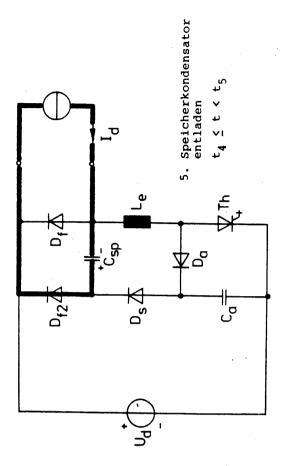
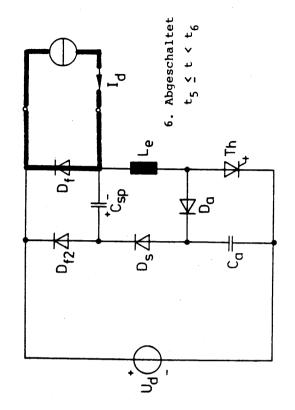


Bild 5.13: Folge der Schaltzustände zu Bild 5.12 und 5.14





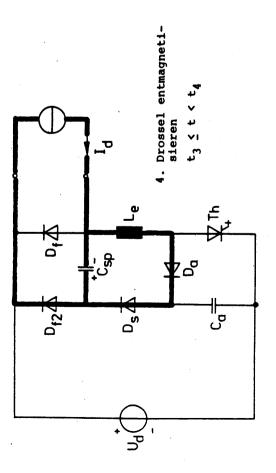


Bild 5.13: Folge der Schaltzustände zu Bild 5.12 und 5.14 (Fortsetzung)

Bild 5.13: Folge der Schaltzustände zu Bild 5.12 und 5.14 (Fortsetzung)

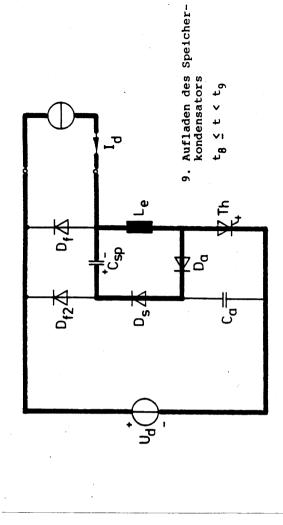
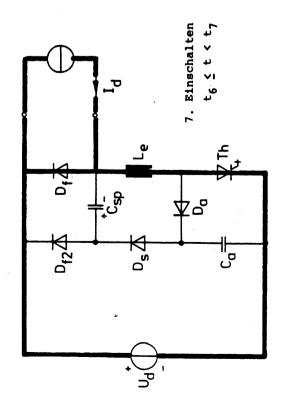


Bild 5.13: Folge der Schaltzustände zu Bild 5.12 und 5.14 (Fortsetzung)



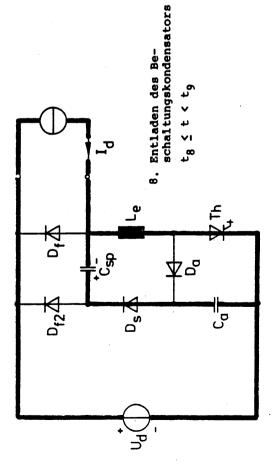


Bild 5.13: Folge der Schaltzustände zu Bild 5.12 und 5.14 (Fortsetzung)

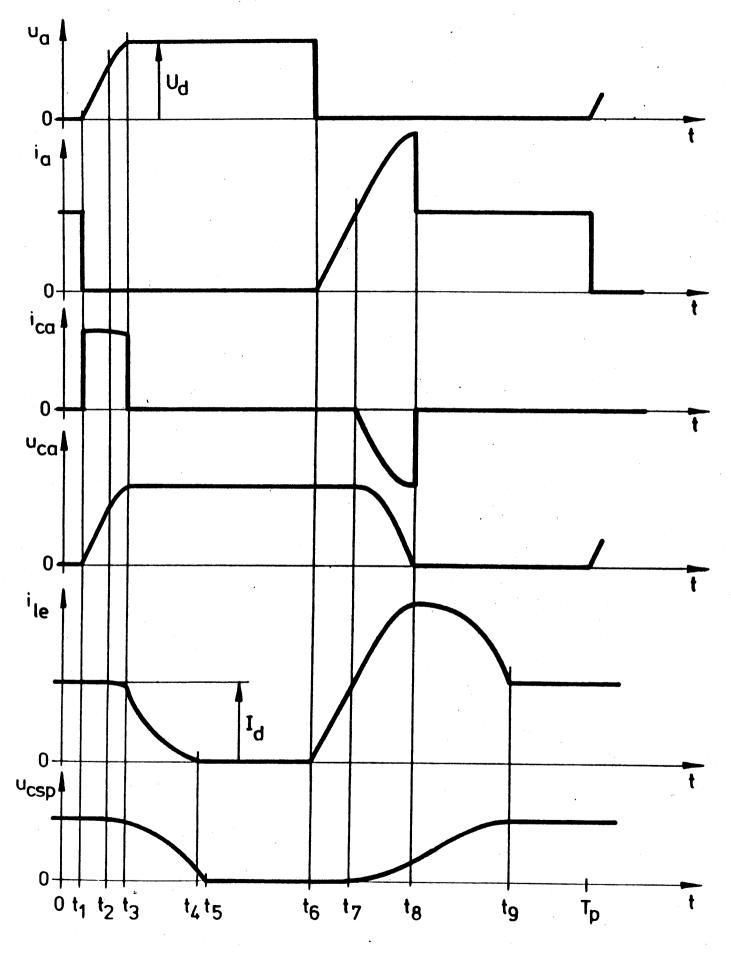
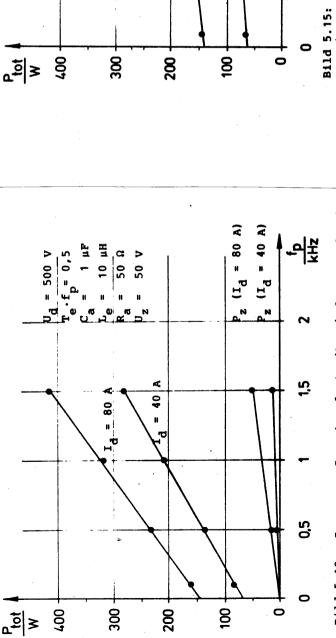


Bild 5.14: Zeitlicher Verlauf der Systemgrößen zu Bild 5.12 und Bild 5.13



Ħ

0,5 µF 2,2 µF

 $n_d = 500 \text{ V}$

Gemessene Gesamtverluste (Ptot) des GTO-Gleichstromstellers nach Bild 5.6 Bild 5.10:

0,5 1 1,5 2 kHz
Gemessene Gesamtverluste (P_{tot}) des GTO-Gleichstromsteller ----

stromstellers nach Bild 5,12

 $I_d = 40$

= 80

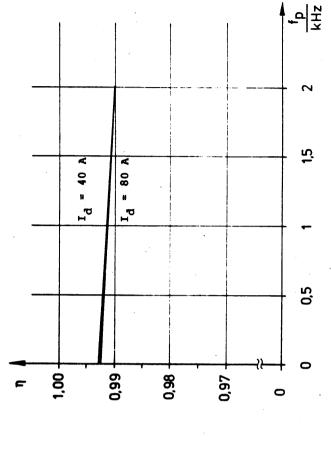


Bild 5.16: Entsprechend $\eta=1-(P_{tot}/\frac{1}{2}U_d\cdot I_d)$ berechneter Wirkungsgrad zu Bild 5.15

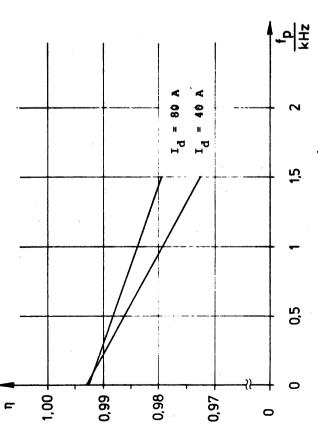


Bild 5.11: Entsprechend $n=1-(P_{tot}/\frac{1}{2}U_d\cdot I_d)$ berechneter Wirkungsgrad zu Bild 5.10

Steuerleistungsbedarf von abschaltbaren Leistungshalbleitern

	610		BIP TR.	T.B.	191	1681	MOSFET	LE LE	SII	
typ. Werte	1200 V, 600 A	0 A	800 V, 100 A	100 A	600 V, 25 A	25 A	500V,	500V, 200 A	600V, 20 A	20 A
Leistung $ heta_{SR}$	180 kW		40 kW	W>	M Y L	W.	5 kW	M:	6 kW	M.
Steuerimpulsform		<u>الم</u>	50		5,	r+	6,	H	5,	
Leistungsbedarf für Steuergenerator	M/18d 20	Z KHZ	M/15d	5 KHZ	W/ ₁₂ q	20 KHZ	M/15d 0.	50 kHz	M/15 d	200 KHZ
des. Steuerleistunn	20 Hz	1 kHz	1kHz	3 kHz	5 kHz	20 kHz	20 kHz	50 kHz	50 kHz	200 kHz
$P_{st}[W]$	09	90	39	52	1,6	1,8	2,7	3,9	12	87
spez. Pst I Psp	0,03%	0,5 %	0,1%	0,13%	%70′0	0,03%	% 50′0	%80′0	0,2%	%8′0

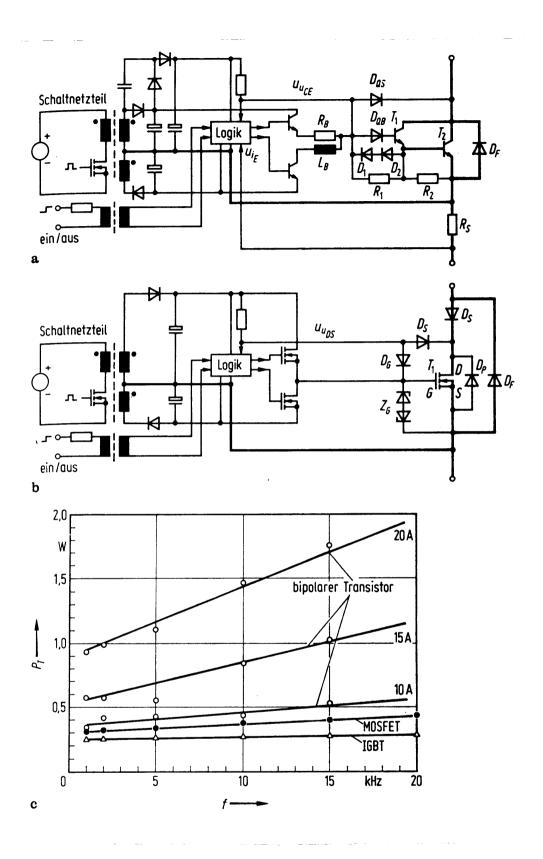
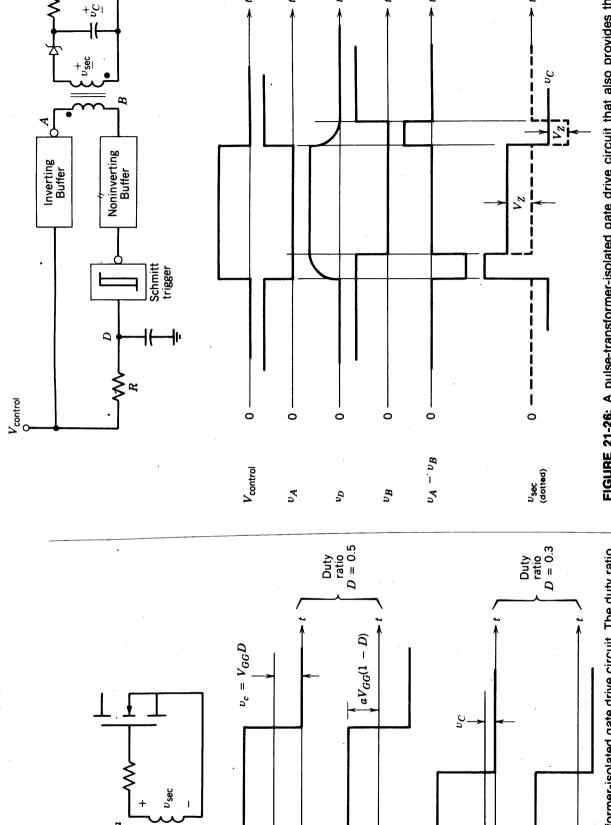


Bild 3a-c. Typische Steuergeneratoren für bipolare und feldgesteuerte Transistoren und Leistungsbedarf



Buffer output ____ voltage

0

Buffer IC

 V_{GG}

Buffer output_ voltage

6

Usec -

0

MOSFET gate to turn it off. FIGURE 21-25: Simple transformer-isolated gate drive circuit. The duty ratio is limited to about 50% or less. Higher duty ratios result in larger voltages across the capacitor, which means that a fixed buffer output voltage produces a smaller secondary voltage V_{sec} to drive the gate.

pulse out of the transformer secondary in order that a negative pulse get to the voltages. The zener diode breakdown voltage must be less than the negative FIGURE 21-26: A pulse-transformer-isolated gate drive circuit that also provides the dc bias

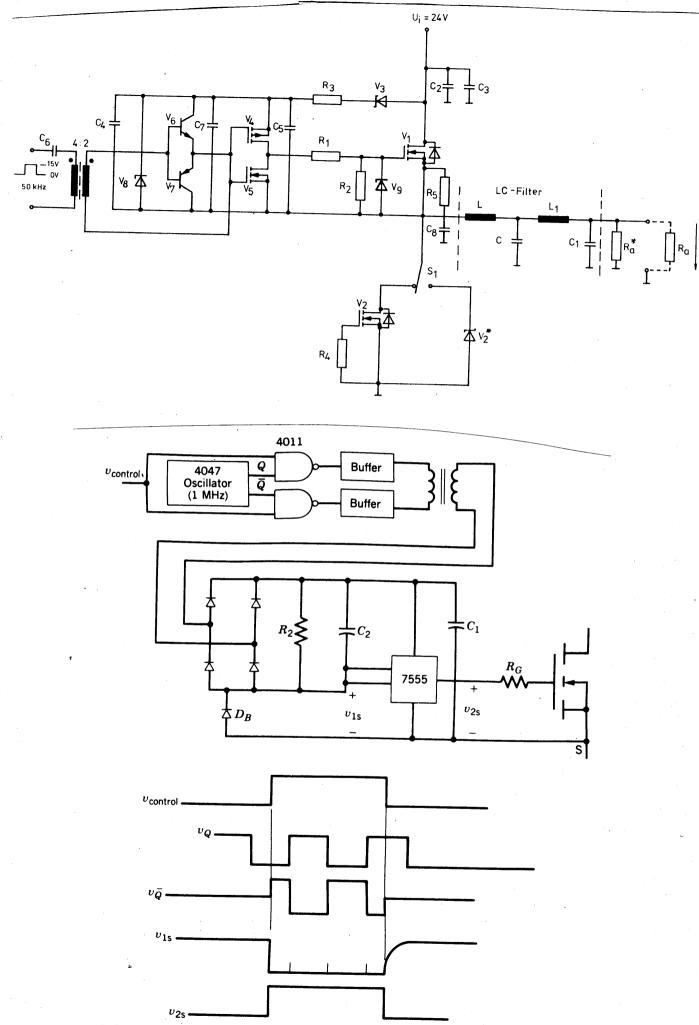
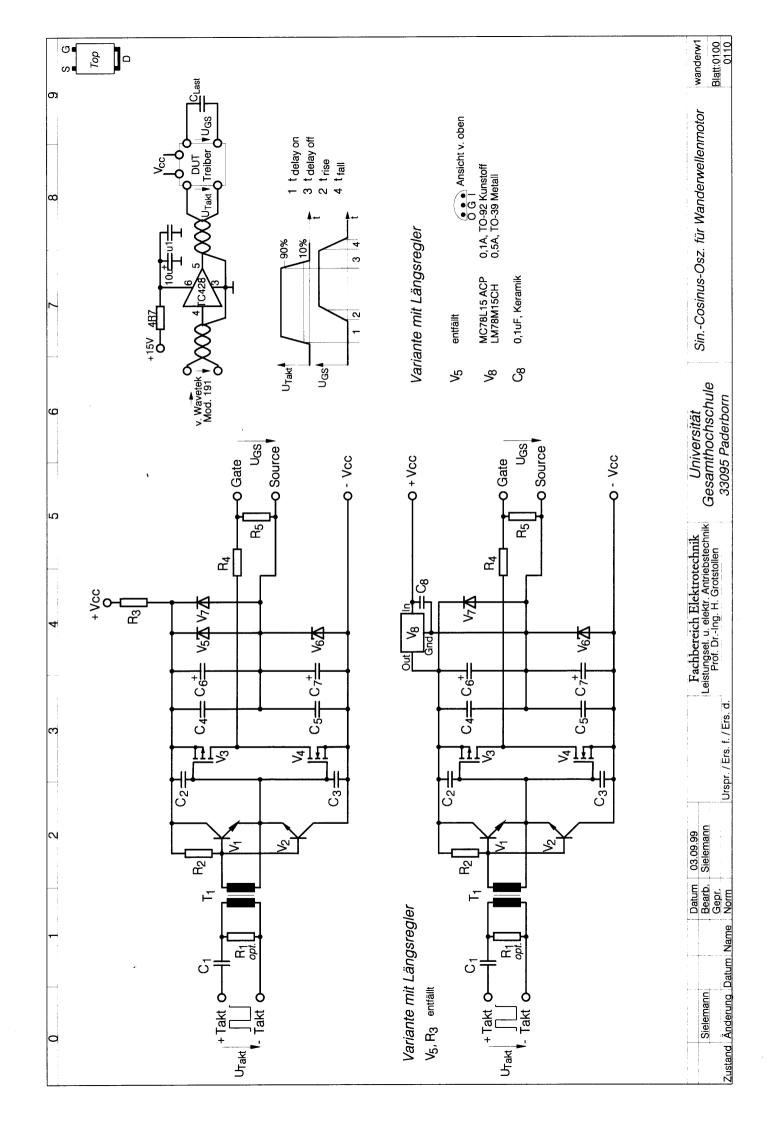


FIGURE 21-27: Transformer-isolated gate drive circuit using a high-frequency modulated carrier so that the MOSFET can be held on for long periods. No auxiliary dc power supplies are needed since both the control signal and bias power come through the transformer.



Datenblatt

Intelligenter Halbbrücken-Treiber

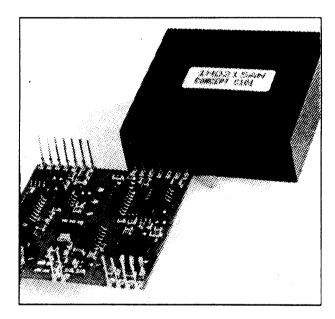
für IGBT und Power-MOSFET

Beschreibung

Die intelligenten Halbbrücken-Treiber der IHD-Typenreihe sind speziell für die sichere Ansteuerung und den perfekten Schutz eines IGBT- oder Power-MOSFET-Paares entwickelt worden.

Alle intelligenten Treiber der IHD-Typenreihe sind zueinander anschlußkompatibel und unterscheiden sich nur in der Treiberleistung und in der Bauhöhe.

Zwischen den Steuereingängen der beiden Kanäle besteht keinerlei logische Verknüpfung oder gegenseitige Verriege-



lung. Die Ansteuerbausteine sind somit sehr universell und können sowohl für Halbbrücken-, Asymmetrische Halbbrücken- und Mittelpunkt-Schaltungen als auch für alle weiteren PWM-Wandler und Resonanz-Topologien verwendet werden.

Besondere Merkmale

- ▲ Geeignet für IGBT's und Power-MOSFET's
- ▲ Schützt die Leistungstransistoren
- ▲ Positive und negative Gatespannungen
- ▲ Hoher Ansteuerstrom von +/- 1,5A bis +/- 8A
- ▲ Galvanische Trennung 4000Vac
- ▲ Zustandsrückmeldung galvanisch getrennt
- ▲ Speisungs- und Selbstüberwachung
- ▲ Taktfrequenz DC bis MHz
- ▲ Taktverhältnis: 0...100%
- ▲ Extrem störsicher, garantiert min 50'000V/μs
- Verkürzt die Entwicklungszeit

- Wechselrichter
- ▲ Motor-Antriebssysteme
- ▲ Umrichter
- ▲ Getaktete Netzgeräte
- ▲ DC/DC-Wandler
- ▲ HF-Generatoren und -Wandler

Anwendungen

IHD 215/280/680

CONCEPT

Blockschaltbild

Datenblatt

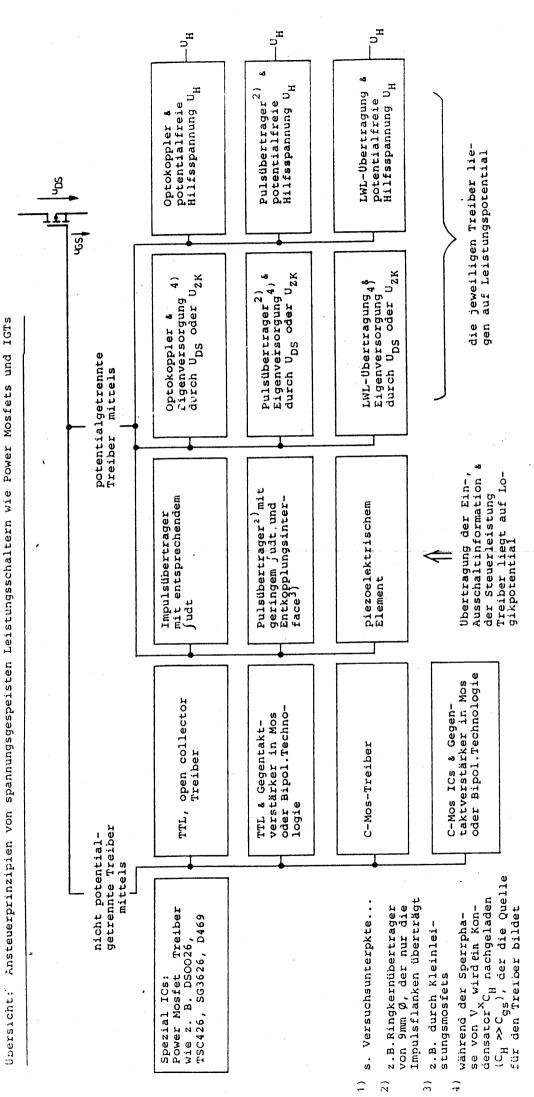
Absolute Grenzdaten	ue		
Parameter	Testbedingung	min max Ein	ᇤ
Speisespannung V_{cc}	Pin 10 gegen Pin 9	-0,5 16	>
Ausgangs-Spitzenstrom Iout	IHD 215xx Pin 25 und 36	-1,5 +1,5	
	IHD 280xx Pin 25 und 36	8+ 8-	
٠	IHD 680xx Pin 25 und 36	φ+ φ-	`
Prüfspannung (50Hz/1min)	INxx gegen SOxx	20	>
	INxx gegen GND und Vcc	4000	>
	INxx gegen Leistungsseite	4000	>
	GND/Vcc gegen Leistungsseite	4000	>
Betriebstemperatur	IHDxxxAN	0 +70	•
	IHDxxxAI	-40 +85	•
Lagertemperatur	alle Typen	-45 +90	•

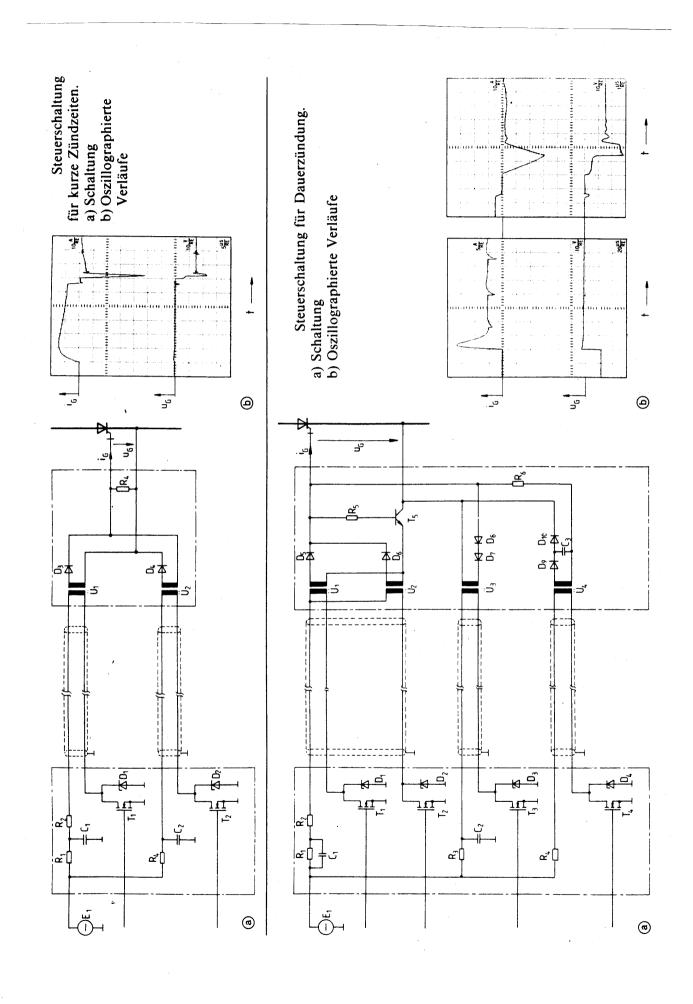
Anschlußbelegung

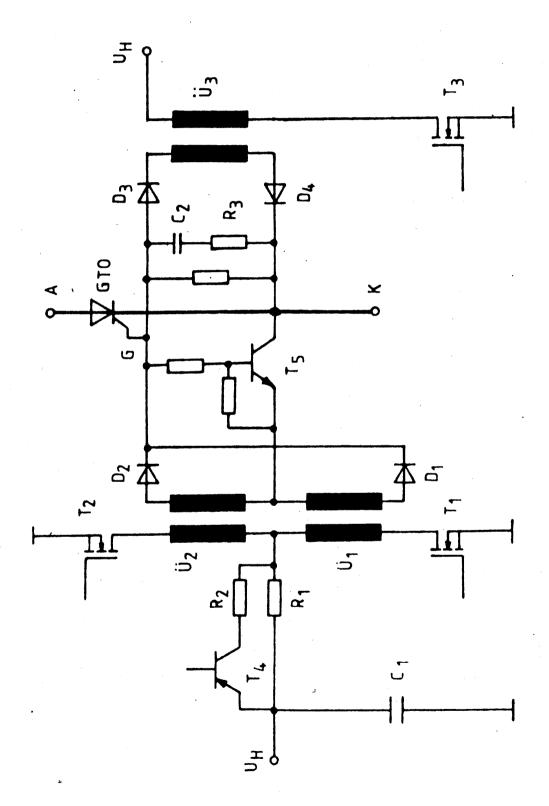
Pin Bez. Funktion	G1 Gate-Ansteverung (K1)	34 Cs1 Ext. Stijtz-Kondensotor (K1)	E1 Emitter / Source (K1)	REF1 Externe Referenz (K1)	Cb1 Beschaltung Blockierzeit (K1)	ME1 Messuna Kollektor/Drain (K1)	frei	frei		frei	G2 Gate-Ansteverung (K2)	COM2 Virtueller Nullpunkt (K2)	Cs2 Ext. Stütz-Kondensotor (K2)	E2 Fmitter / Source (K2)	REF2 Externe Referenz (K2)	Cb2 Bescholtung Blockierzeit (K2)	ME2 Messung Kollektor/Drain (K2)
P.	36	3 %	33	32	3	ဓ္က	5	28	27	56	25	24		22		20	
Funktion	+ Status Ausgang + (K1) Status Ausgang + (K1)			frei	frei	frei		Maße Versorgungsspannung		frei	frei	frei	frei		Status Ausgang - (K2)		Eingang nicht invertierend (K2)
Bez.	\$0. 50.	Ż	<u>±</u>					S S S	ა გ					SO2 +	SO2 -	Ż	N2+
ë	- 2	က	4	2	•	_	ω	٥	2	Ξ	12	2	7	15	9	1	18

Legende: (K1) = Kanal 1; (K2) = Kanal 2 Pins mit der Bezeichnung "frei" sind nicht bestückt

MEZ 19 MEFZ 21 Cs 1 34 33 0 GZ 25 ch2 20 Cs 2 23 EZ 22 COMI 35 ME1 30 REFT 32 <u>al</u> 36 GE → 31 ON STATE THRESHOLD ON STATE
THRESHOLD RECTIFIER RECTIFIER & FILTER & FILTER CONTROL LOGIC CONTROL LOGIC TIMING CONTROL TIMING PULS RECEIVER PULS RECEIVER UOLTAGE CONTROL UOLTAGE CONTROL <u>1£1</u> CONCEPT IHD 215/280/680 Ш Ш CONTROLLER INPUT NETWORK NETWORK INPUT PET 17 (182 10 000 i 15 Soz 16 (502. 18 (INZ თ heit 4448888000







Impulstransformator-Ansteuerschaltung.

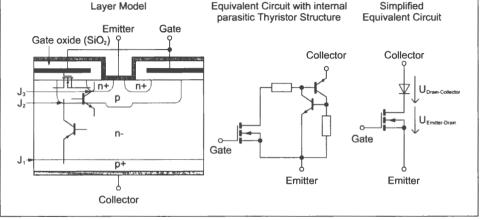


Fig. 1.29 Layer sequence and equivalent circuit diagrams of an IGBT (not to scale)

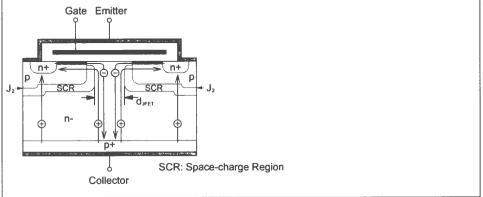


Fig. 1.31 JFET effect between two cells of an IGBT with a planar gate structure (not to scale)

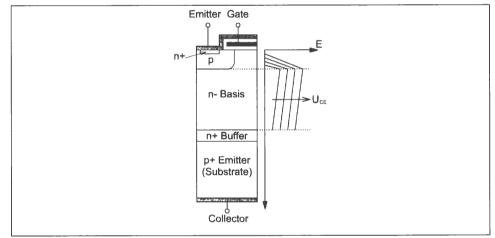


Fig. 1.38 Layer sequence and electrical field distribution of a PT IGBT (not to scale)

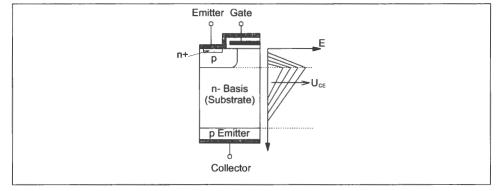


Fig. 1.40 Layer sequence and electrical field distribution of an NPT IGBT (not to scale)

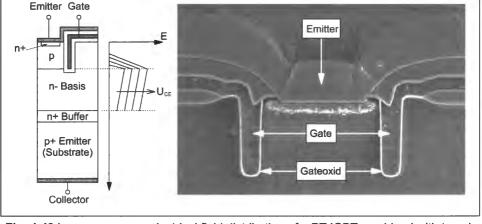


Fig. 1.42 Layer sequence, electrical field distribution of a PT IGBT combined with trench gate (not to scale) and image of the gate structure

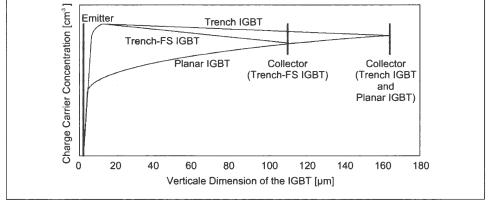


Fig. 1.43 Comparison of charge carrier concentrations of Trench and Planar IGBTs

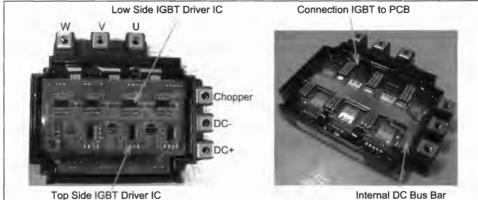


Fig. 2.35 Sample of a Mitsubishi 150A/1.2kV IPM

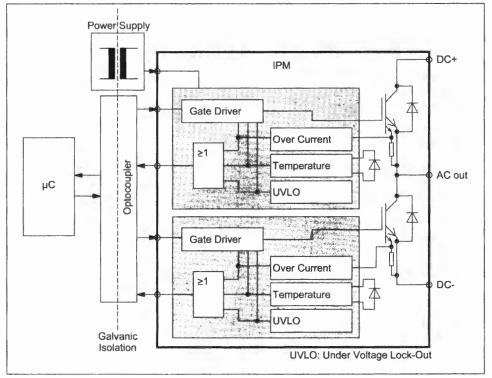


Fig. 2.36 Functional design of a conventional IPM

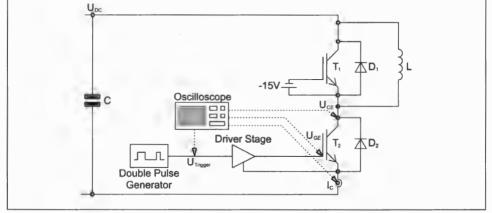


Fig. 3.1 Test setup to characterise IGBT T₂

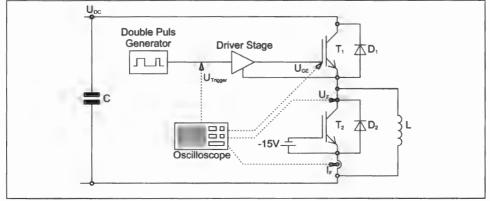


Fig. 3.2 Test setup to characterise the freewheeling diode D₂

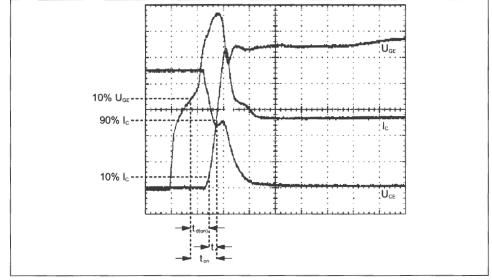


Fig. 3.3 Turn-on times

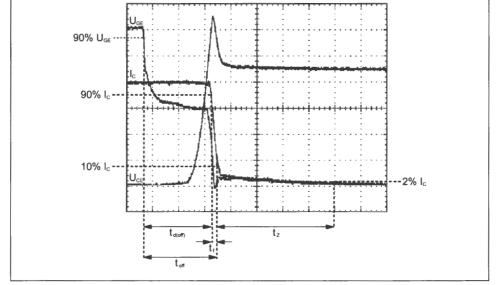


Fig. 3.4 Turn-off times

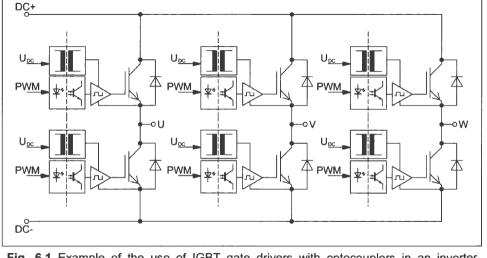


Fig. 6.1 Example of the use of IGBT gate drivers with optocouplers in an inverter system (each IGBT driver has its own power supply)

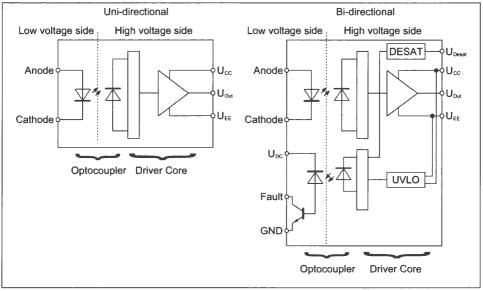


Fig. 6.8 Concept of an IGBT driver with integrated optocoupler

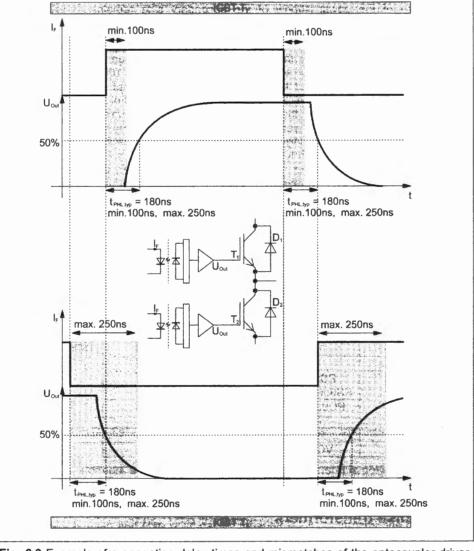


Fig. 6.9 Example of propagation delay times and mismatches of the optocoupler driver IC ACPL-330

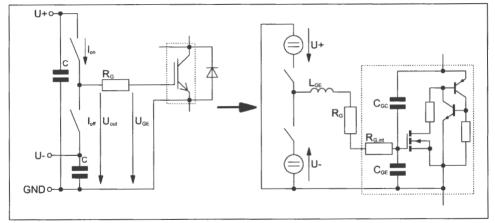


Fig. 6.16 Basic circuit of a voltage source drive

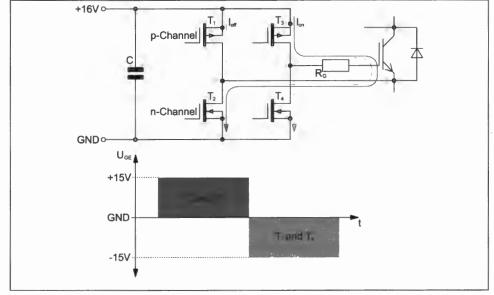


Fig. 6.17 IGBT gate drive with H-bridge circuit

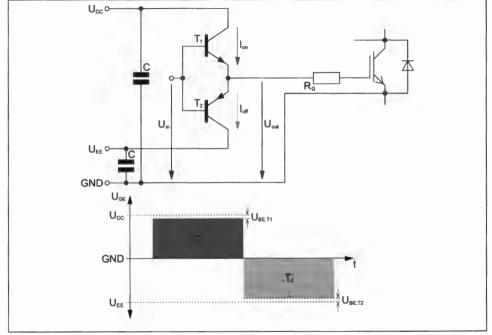


Fig. 6.18 IGBT gate drive with complementary emitter follower

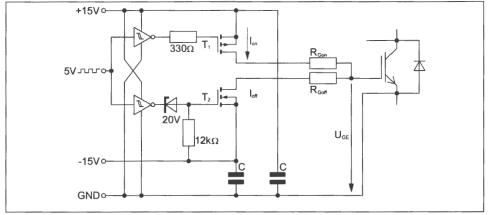


Fig. 6.20 Example of a MOSFET push-pull gate drive

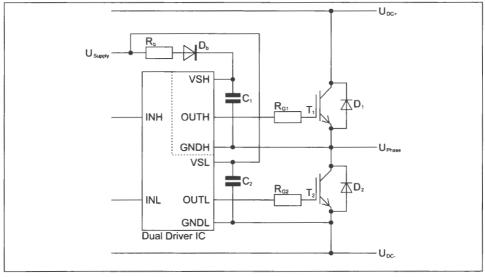


Fig. 6.28 Bootstrap circuit

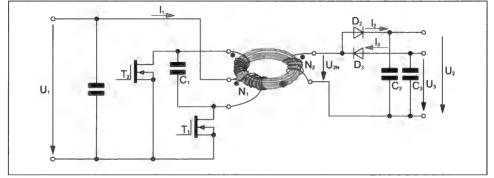
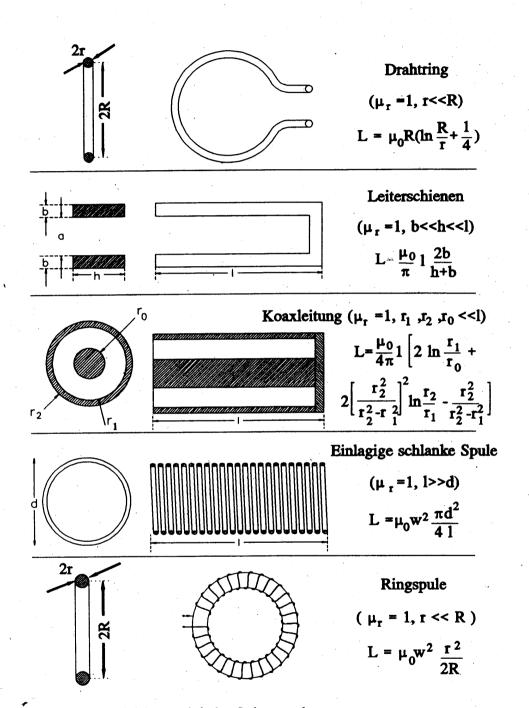
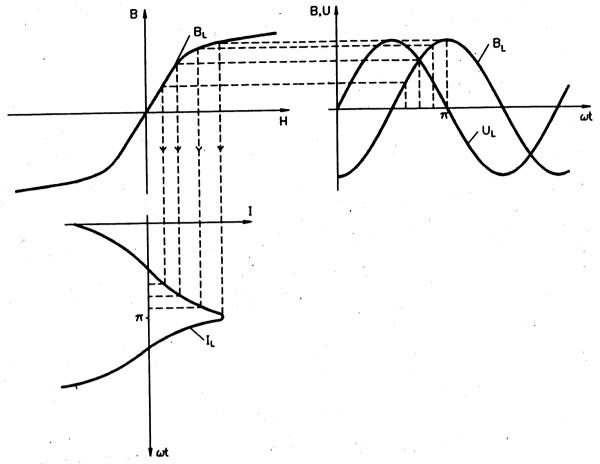


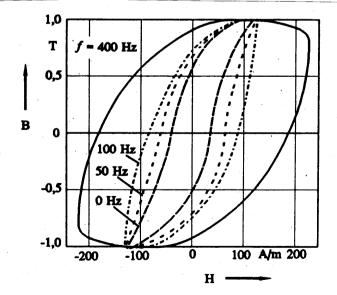
Fig. 6.32 Push-pull converter with toroidal core



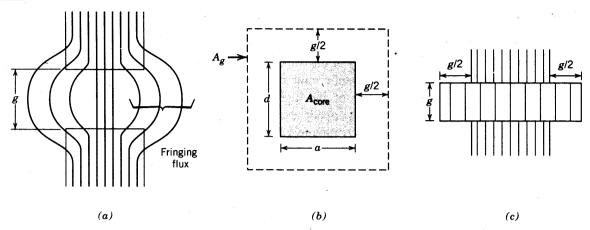
Induktivitäten einfacher Leiteranordnungen



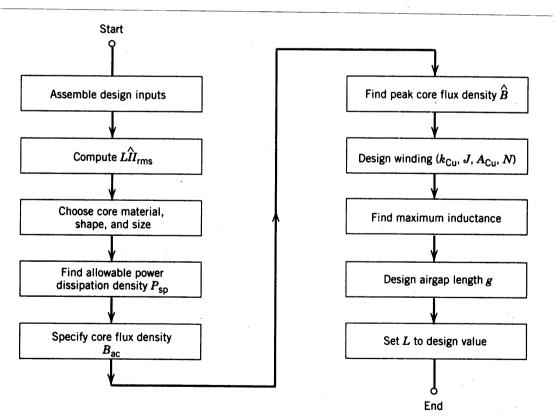
Grafische Ermittlung des Drosselstromes I_L



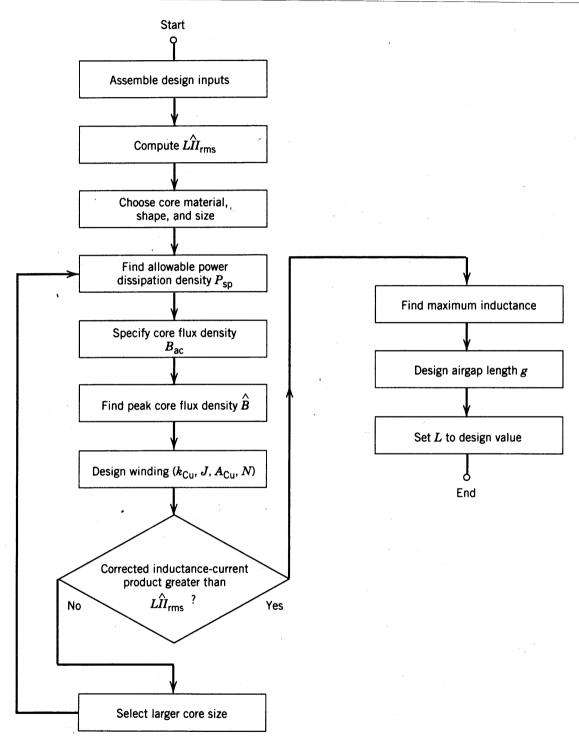
Statische und dynamische Hystereseschleifen von DIN-Elektroblech V400-50A



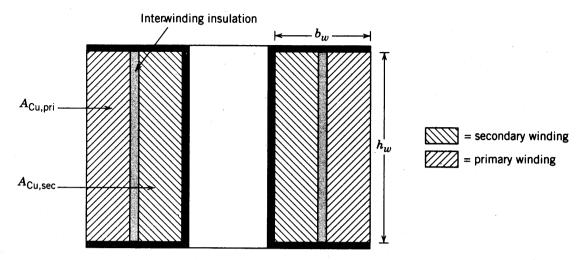
Fringing fields in the air gap of (a) an inductor (b) effective cross-sectional area of the gap and (c) an equivalent representation of the air gap.



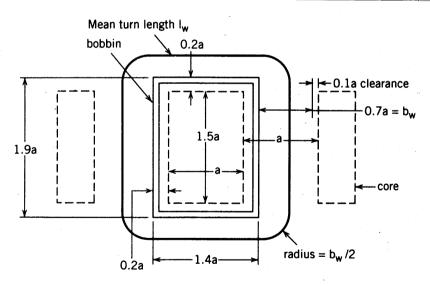
Flowchart of a single-pass inductor design procedure. The procedure assumes the existence of an extensive database of characteristics of all cores available to the inductor designer. The characteristics include the allowable power dissipation density for the design temperature range.



Flowchart for an iterative inductor design procedure.

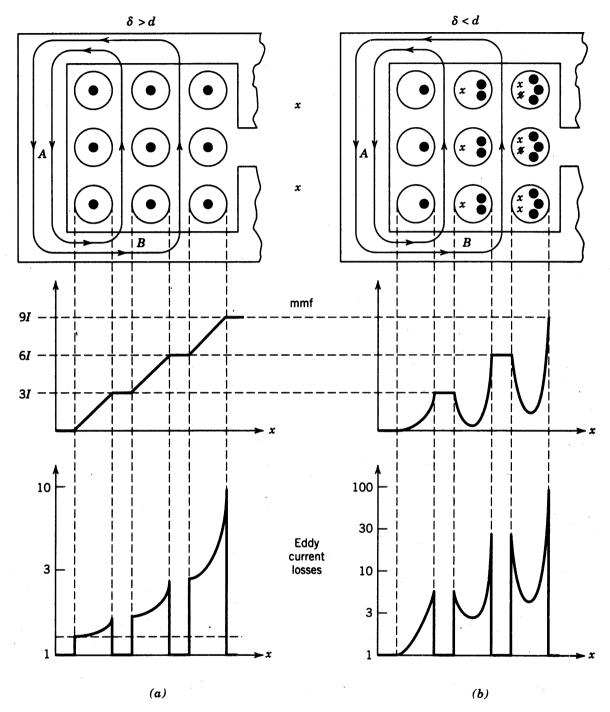


Winding window on a tranformer core showing the division of the windings in the window between primary and secondary.

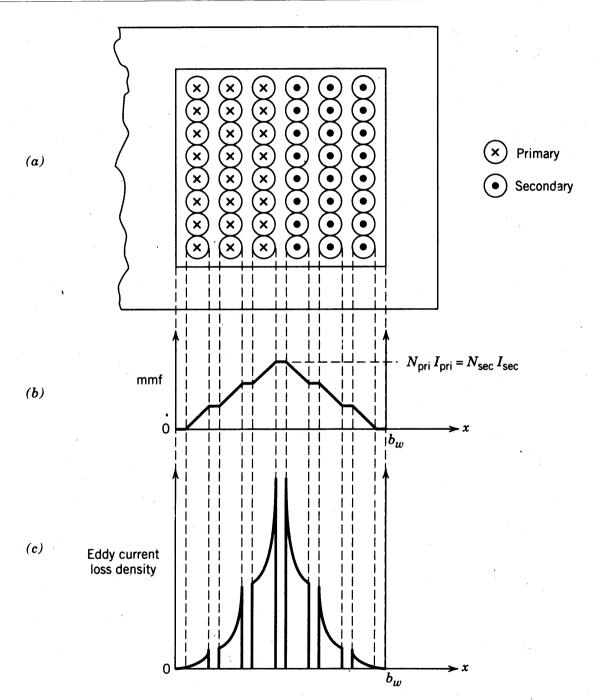


 $I_{w} = (2)(1.4a) + (2)(1.9a) + 2\pi (.35 b_{w}) = 9a$

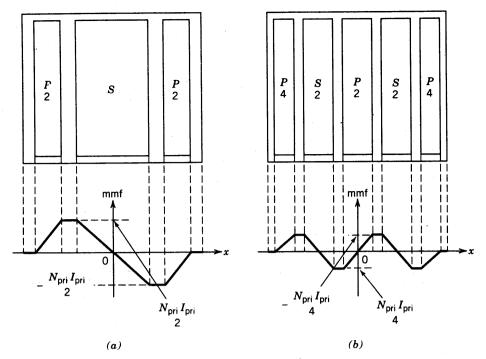
Top view of the double-E core bobbin showing the mean length l_w of a single conductor turn (winding) assuming the winding window is completely filled.



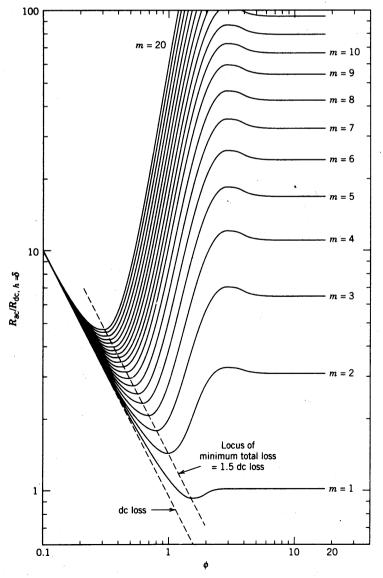
Cross-sectional view of an inductor winding in the winding window of a ferrite core and the associated spatial distribution of the mmf and eddy current loss density for the case where the skin depth is about the same as the conductor diameter (a) and for the case where the skin depth is much less than the conductor diameter. The dots (\cdot) and x's in the conductor cross sections indicate the relative magnitude, spatial distribution of the current density, and current direction.



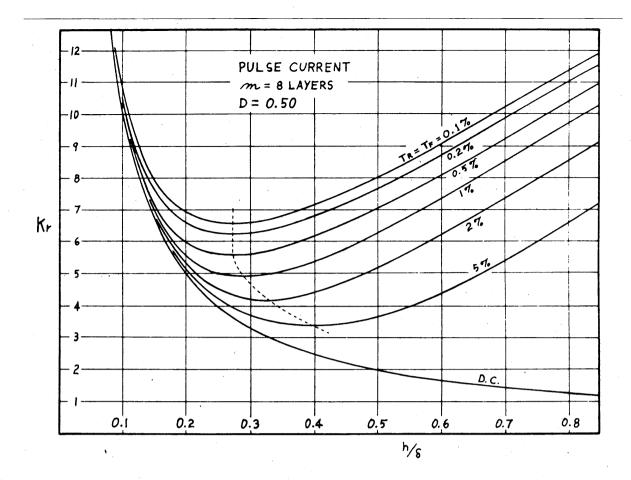
Winding window in a transformer containing (a) a simple winding arrangement, (b) mmf distribution versus position, and (c) eddy current loss density versus position.

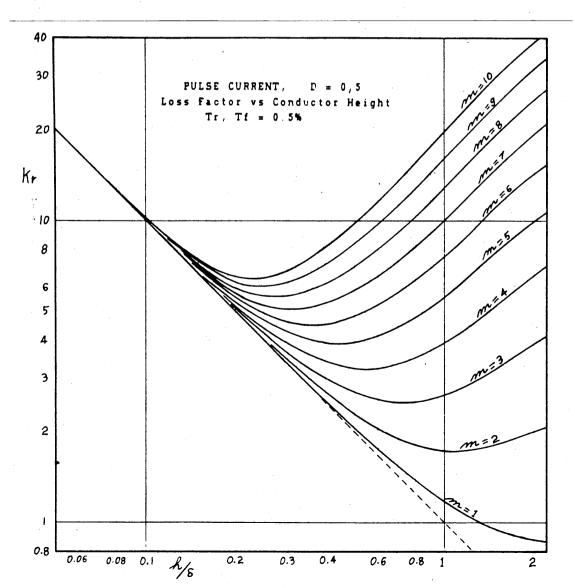


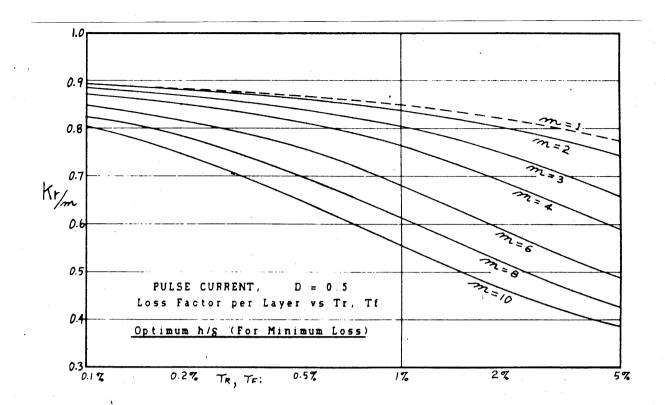
Partitioning of the primary and secondary windings into multiple sections to reduce eddy current loss. The resulting mmf distribution is indicated below the sectionalized winding diagram. In (a) there is a split primary and a single secondary and in (b) the primary is split into three sections and the secondary into two sections.

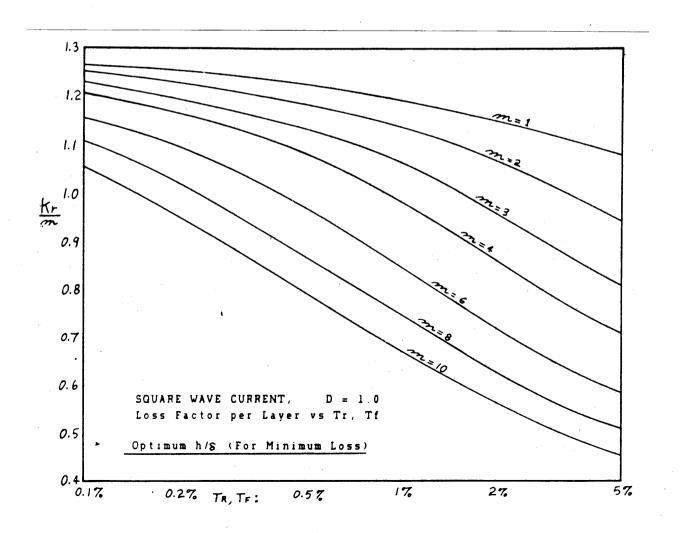


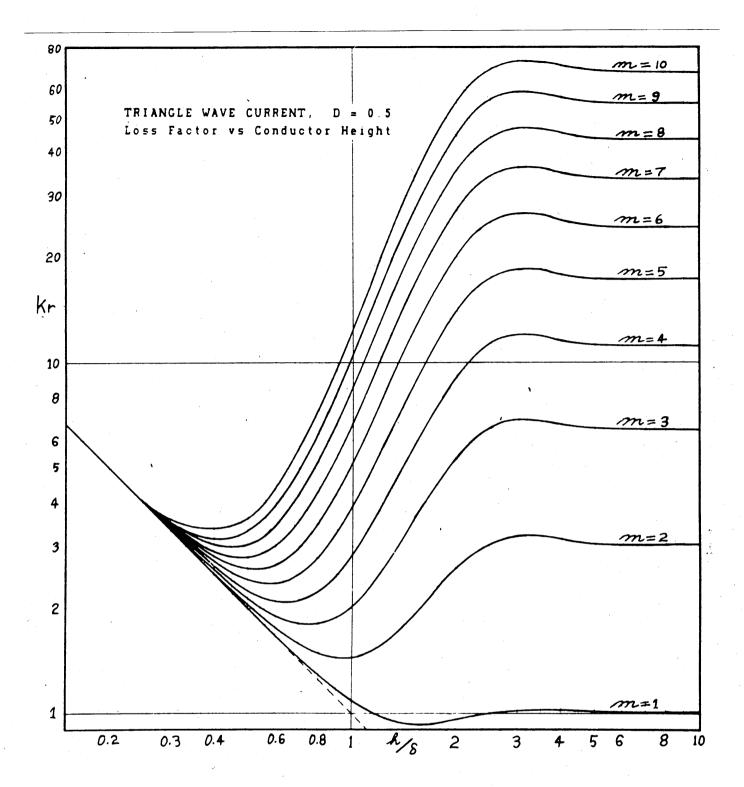
Normalized power dissipation in a winding or winding section as a function of $\phi = \sqrt{F_l h}/\delta$ with the number of layers m as a parameter. The normalizing value of power is $R_{\text{dc.}h=\delta}(I_{\text{rms}})^2$.

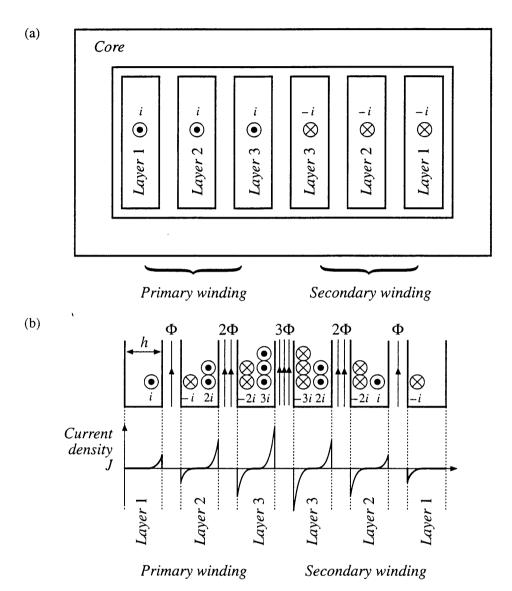




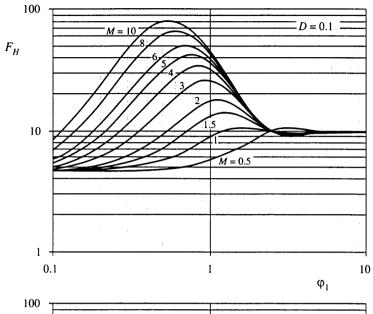




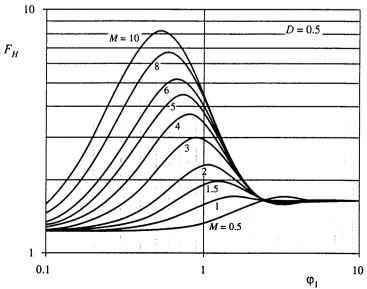




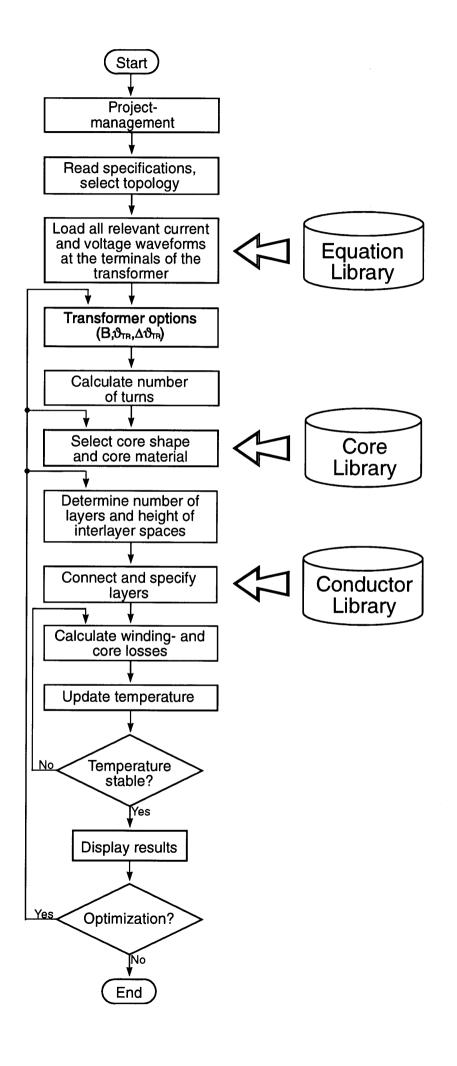
A simple transformer example illustrating the proximity effect: (a) core and winding geometry, (b) distribution of currents on surfaces of conductors.



 F_{H} D = 0.3 M = 10 M = 10 M = 0.5 M = 0.5 0.1 0.1 0.1 0.1 0.1



Increased proximity losses induced by PWM waveform harmonics, forward converter example: (a) at D=0.1, (b) at D=0.3, (c) at D=0.5.



12.2 Anforderungen an Strommeßgeräte für die Leistungselektronik

Die wichtigsten technischen Anforderungen an Strommeßgeräte, die in der Leistungselektronik eingesetzt werden, sind:

- Kleine Baugröße: durch Einfügen eines Meßgerätes soll keine zusätzliche Streuinduktivität in den Lastkreis eingefügt werden.
- Überlastsicher: die Meßeinrichtung darf nicht durch mögliche Stromstöße oder Kurzschlußströme zerstört oder in ihrer Genauigkeit beeinträchtigt werden.
- Möglichst keine oder allenfalls eine fixe Verzugszeit, damit sie als systematischer Fehler korrigiert werden kann.
- Gleich- und Wechselstromtauglichkeit.
- Galvanisch entkoppelt vom Lastkreis: zur Vermeidung von Wärmeverlusten einerseits und Störungen anderseits.
- Stromsteilheiten bis 20 $kA/\mu s$ erfaßbar.
- Fehler kleiner als 1% vom Meßbereich-Endwert. Kleiner absoluter Fehler über den gesamten Meßbereich.
- Stromgröße von Ampere bis in den Kiloampere-Bereich erfaßbar.
- Genügende Isolationsfestigkeit.
- Geringe Temperaturabhängigkeit.

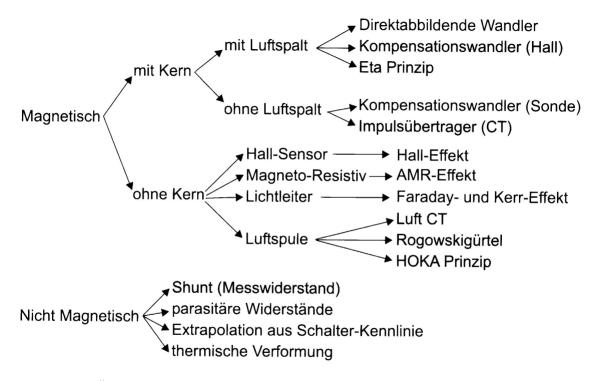


Abb. 12.1: Übersicht der bekanntesten Strommeßverfahren und Stromsensortypen

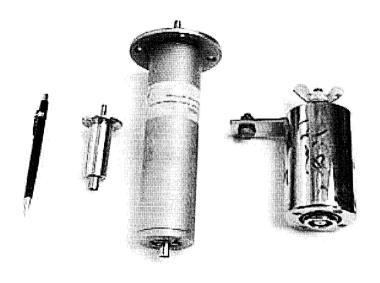


Abb. 12.2: Verschiedene Koaxial-Shunts

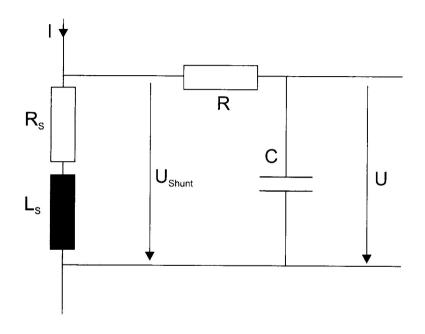


Abb. 12.3: Unterdrückung des Einflusses von L_s



Abb. 12.4: Verschiedene Impulsübertrager (CTs)

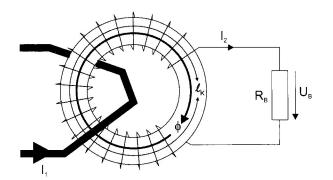


Abb. 12.5: Magnetischer Grundstromkreis des CT-Wandlers zur Bestimmung der Spannung U_B über dem Bürdewiderstand R_B

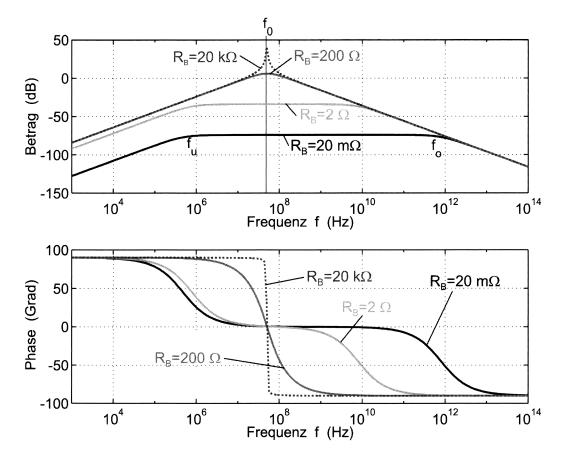


Abb. 12.7: Übertragungsfunktion $G_{CT}(s)$ nach Gl. (12.20) bei verschiedenen Bürdewiderständen R_B

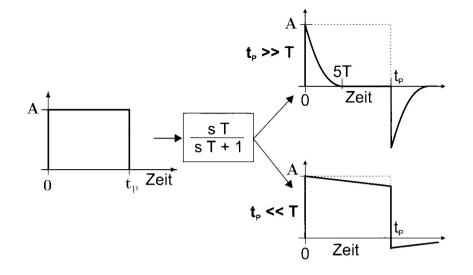


Abb. 12.8: Blockschema zur Berechnung der Pulsantwort eines CT

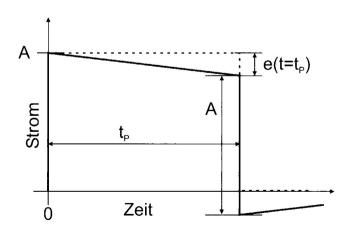


Abb.12.9: Ausgangssignal des CT bei einem Pulsstrom. Verzerrung des Signals durch das Hochpaßverhalten des Wandlers bei $t_P \ll T$

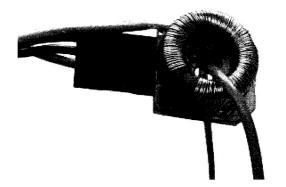


Abb. 12.10: Prototyp-Wandler nach dem Eta-Prinzip, LEM@ETH Zürich

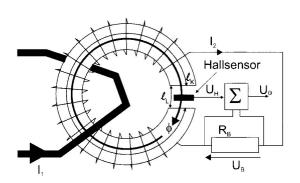
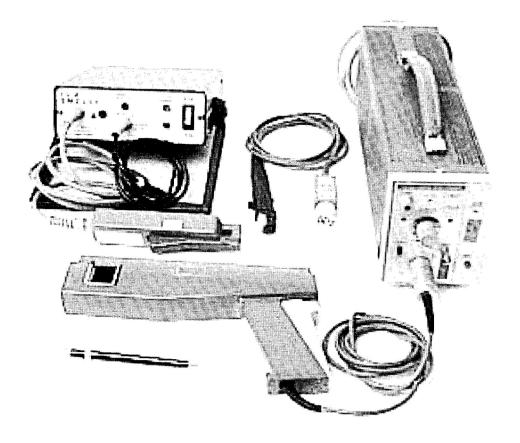


Abb. 12.11: Magnetischer Grundstromkreis des Eta-Wandlers zur Bestimmung der Hallspannung U_H und der Spannung U_B über dem Bürdewiderstand



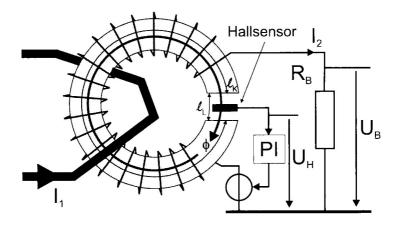


Abb. 12.14: Magnetischer Grundstromkreis des Closed-Loop-Wandlers



Abb. 12.15: Verschiedene Rogowskigürtel-Ausführungen

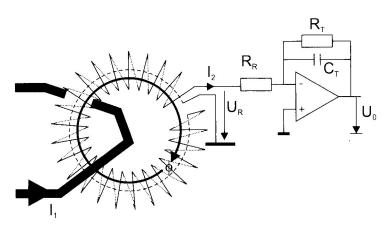


Abb. 12.16: Magnetischer Grundstromkreis des Rogowskigürtels zur Bestimmung der Spannung U_R bzw. U_0 am Ausgang des Tiefpaßgliedes

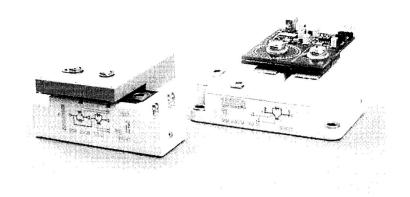


Abb. 12.19: Prototyp-Wandler nach dem HOKA-Prinzip, EEK@ETH Zürich

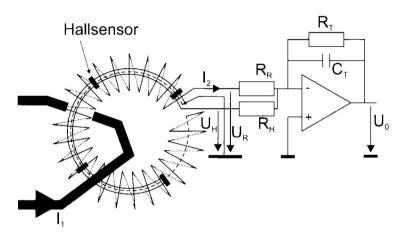
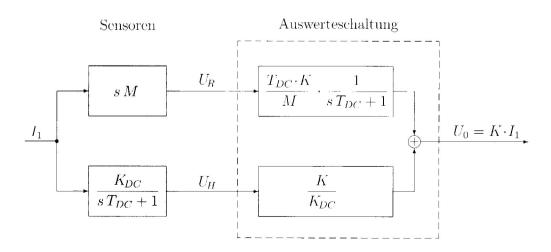


Abb.12.20: Grundstruktur des HOKA-Wandlers mit der Rogowski-Spannung U_R und der DC-Spannung U_H



 $\textbf{Abb. 12.21:} \ Blockschaltbild \ des \ idealen \ HOK A-Prinzips$

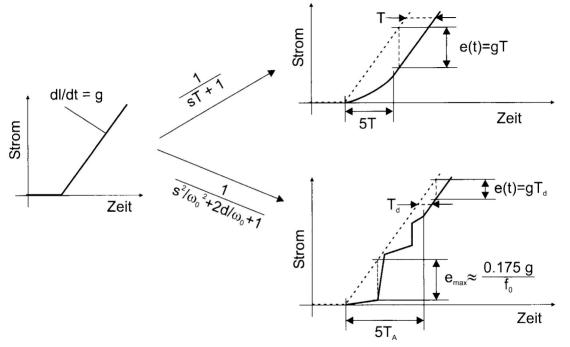


Abb. 12.23: Veranschaulichung der Antwortsignale auf eine Rampe eines Tiefpasses
1. und 2. Ordnung

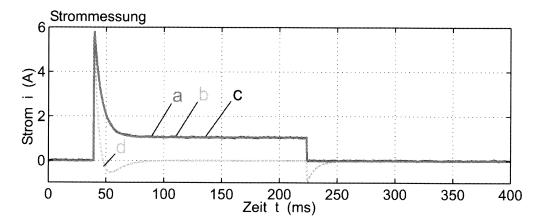


Abb. 12.24: Strompuls, gemessen mit a: Shunt, b: HOKA, c: Closed Loop, d: CT

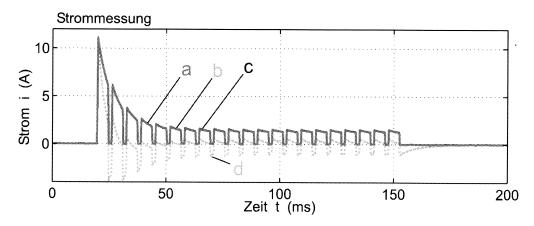


Abb. 12.25: Gepulster Strompuls, gemessen mit a: Shunt, b: HOKA, c: Closed Loop, d: CT

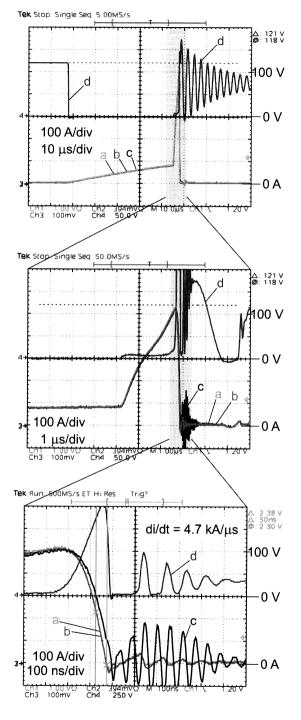
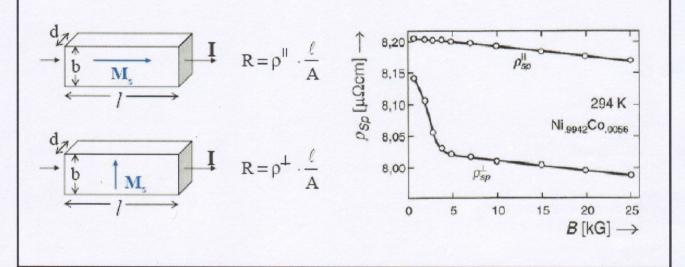


Abb. 12.26: Meßvergleich zwischen **a:** Shunt, **b:** HOKA und **c:** Rogowskigürtel. **d:** Anoden-Kathodenspannung U_{AK} des IGBT

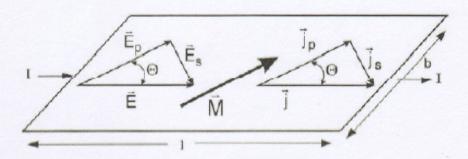
3.3 Magnetoresistive Sensoren

3.3.1 AMR-Sensoren

- · AMR: anisotroper Magnetowiderstand
- · tritt in ferromagnetischen Übergangsmetallen auf
- spezifischer Widerstand einer Probe hängt vom Winkel zwischen der internen Magnetisierung M und der Stromrichtung I ab



Abhängigkeit des Widerstandes vom Winkel zwischen Magnetisierung und Stromfluss



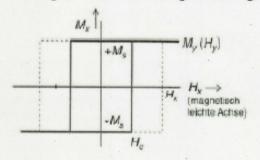
- äußeres Magnetfeld: Vektor der internen Magnetisierung der ferromagnetischen Schicht dreht sich
- unter Annahme, dass $\mathbf{E} \parallel \mathbf{j}$

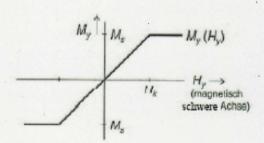
$$\begin{split} E = E_p \cos\Theta + E_s \sin\Theta \quad \text{mit} \quad E_p = \rho_p \cdot j_p \quad \text{und} \quad E_s = \rho_s \cdot j_s \\ \text{sowie} \quad j_p = j \cdot \cos\Theta \quad \text{und} \quad j_s = j \cdot \sin\Theta \end{split}$$

$$\vec{E}(\Theta) = \vec{j} \cdot \rho_{s} \cdot \left(1 + \frac{\rho_{p} - \rho_{s}}{\rho_{s}} \cdot \cos^{2}\Theta\right) \Rightarrow \boxed{R(\Theta) = \frac{\ell}{b \cdot d} \cdot \rho_{s} + \frac{\ell}{b \cdot d} \cdot (\rho_{p} - \rho_{s}) \cdot \cos^{2}\Theta}$$

Zuordnung der Winkelauslenkung Θ zur Größe der Magnetfeldkomponente senkrecht zur Widerstandachse

 Praktischer Trick: magnetische Formanisotropie, d.h. Schaffung einer magnetischen Vorzugsrichtung auch bei Abwesenheit äußerer Magnetfelder





H. - Koerzitivfeldstärke

H_k - kritische Feldstärke

- technische Realisierung der magnetischen Formanisotropie: Permalloy-Widerstände (20% Fe, 80% Ni) mit langgestreckter Form ⇒ Magnetisierung entlang der langen Widerstandsachse energetisch am günstigsten
 - 3 Energiebeiträge: potentielle Energie der magnet. Dipole im Magnetfeld
 - Anisotropieenergie (Wechselwirkung der Dipole mit Umgebung im Kristall)
 - Entmagnetisierungsenergie

· Magnetisierung in v-Richtung:

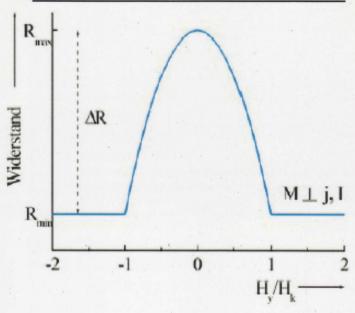
$$M_{y}(H_{y}) = \begin{cases} \frac{M_{s}}{H_{k}} & H_{y} & \text{für } -H_{k} \leq H_{y} \leq H_{k} \\ \\ M_{s} & \text{für } H_{y} \leq -H_{k} & \text{und } H_{y} \geq H_{k} \end{cases}$$

$$\Rightarrow$$
 im Bereich -H_k \leq H_y \leq H_k gilt $\frac{M_y}{M_s} = \sin\Theta = \frac{H_y}{H_k}$

Abhängigkeit des longitudinalen Widerstandes vom angelegten Magnetfeld:

$$R(H_{y}) = \begin{cases} \frac{\ell}{A} \cdot \rho_{s} \cdot \left\{ 1 + \frac{\rho_{p} - \rho_{s}}{\rho_{s}} \cdot \left[1 - \left(\frac{H_{y}}{H_{k}} \right)^{2} \right] \right\} & \text{für} \quad |H_{y}| \leq H_{k} \\ \frac{\ell}{A} \cdot \rho_{s} & \text{für} \quad |H_{y}| > H_{k} \end{cases}$$

Kennlinie von AMR-Sensoren

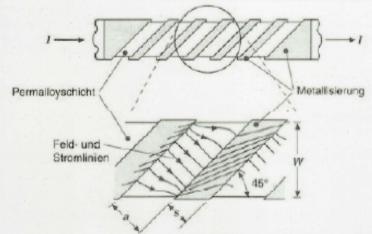


Vorteile:

- H_k hängt bei Formanisotropie ab von Abmessungen des Widerstandes:
 für langgestreckte Widerstände (d << b << l) gilt: H_k = (d/b)·M_s

 ⇒ durch Variation der Breite b (Richtung des äußeren Magnetfeldes) kann
 H_k und damit Empfindlichkeit eingestellt werden
- Sensorkennlinie ist nicht abhängig von Richtung der Vormagnetisierung

Barber-Pole und Feldlinienverlauf



Metallstreifen mit ρ_{Al} << ρ_{perm} stellen Flächen konstanten Potenzials dar ⇒ elektrische Feldlinien treten senkrecht aus ihnen aus

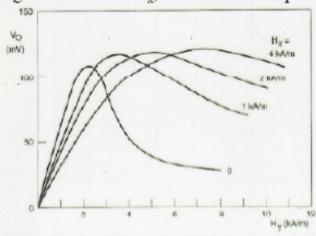
- benannt nach charakteristischen Pfosten vor Friseurläden in einigen Ländern
- Al-Streifen, die auf Permalloy-Schicht unter einem Winkel von 45° bzw.
 45° zur Stromrichtung abgeschieden werden
- sind Barber-Pole um -45° gegen Stromrichtung gedreht

$$R(H) = R_0 - \Delta R \cdot \frac{H_y}{H_k} \cdot \sqrt{1 - \left(\frac{H_y}{H_k}\right)^2} \quad \text{für} \quad -H_k \le H_y \le H_k$$

⇒ ideale Kandidaten für Halb-oder Vollbrückenschaltungen

Regeln zur Vermeidung des "Flippings"

- vermeide, dass Sensor negativen Magnetfeldern H_x ausgesetzt wird vorzugsweise: lege hinreichend großes positives Hilfsfeld H_x an, das das Auftreten von "Flipping" im Messbereich (H_y-Bereich) verhindert
- vor dem ersten Einsatz: Anlegen eines positiven Hilfsfeldes H_y ≥ 3 kA/m ⇒
 Löschen der magnetischen Vorgeschichte des Sensors (keine Resthysterese)
- verwende minimales Hilfsfeld, das stabilen Betrieb gestattet
 ⇒ Definition des Bereiches für sicheren Betrieb (SOAR)
 aber: je größer Hilfsfeld H_w, desto kleiner Empfindlichkeit



Empfindlichkeit und Messbereich von AMR-Sensoren

 im Gegensatz zu Hall-Sensoren, die die magnetische Induktion B messen, ist Messgröße der AMR-Sensoren das magnetische Feld H

• relative Empfindlichkeit:
$$S_0 = \frac{dU_A}{dH_y} \cdot \frac{1}{U_0}$$
 Einheit: $\frac{mV}{V} \cdot \frac{m}{kA}$

(sinnvoll, da AMR fast ausschließlich als Vollbrücken betrieben werden)

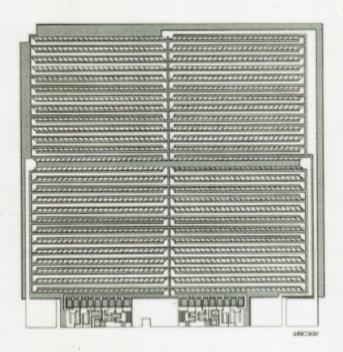
Vollbrückenschaltung mit Bias-Feld H_x:

$$U_{A} = U_{0} \cdot \frac{\Delta R}{R_{0}} \cdot \frac{H_{y}}{H_{k} + H_{x}} \cdot \sqrt{1 - \left(\frac{H_{y}}{H_{k} + H_{x}}\right)^{2}}$$

$$\Rightarrow \text{für } H_{y} << H_{k} + H_{x} : S_{0} = \frac{\Delta R}{R_{0}} \cdot \frac{1}{H_{k} + H_{x}}$$

- Messbereich H_G: Feldbereich, in dem Nichtlinearität bestimmten Wert nicht übersteigt
- im allgemeinen gilt 5% Linearitätsfehler $\Rightarrow H_G \approx 0.5 \cdot (H_k + H_x)$
- Produkt aus Empfindlichkeit und Messbereich: S₀·H_G ≈ 0,5·Δρ/ρ

Kommerzielle MR-Sensoren

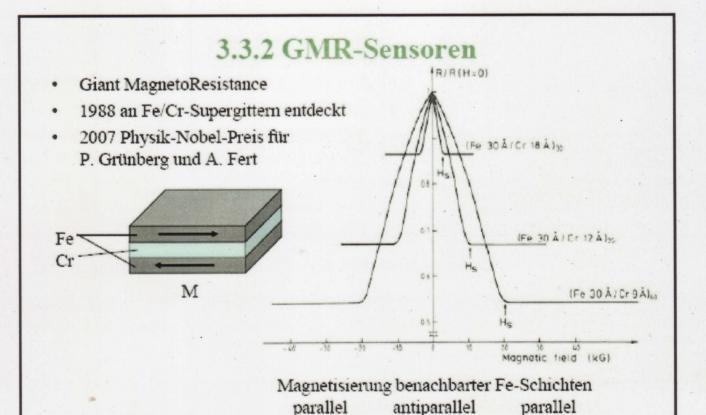


- Philips MR-Sensor KMZ10
- vier meanderförmige Permalloy-Streifen auf Si
- linearisiert mit Al-Barber-Polen
- Messbereich des magnetischen Feldes: -2 bis +2 kA/m
 (entspricht im Vakuum einem Bereich der magnetischen Flussdichte B: -2,5 bis +2,5 mT)
- relative Empfindlichkeit: 0,4%/(kA/m)

20% bei RT

 $\Delta R/R = 3\%$ bei RT

Anwendungen: Kompass,
 Navigation, Metalldetektion,
 Verkehrskontrolle, Strommessung,
 Winkel-, Längen- und Positionsmessung,
 Umdrehungsgeschwindigkeit

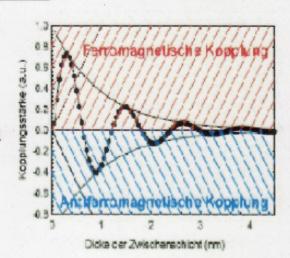


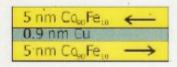
Magnetowiderstandsverhältnis: (RAP-RD)/RD = 79% bei 4,2 K

zum Vergleich: AMR-Sensoren

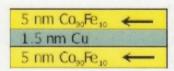
Austauschkopplung zwischen zwei ferromagnetischen Schichten

- · Wechselwirkung zwischen zwei ferromagnetischen Schichten vermittelt über eine nichtmagnetische Schicht
- · Oszillierender Wechsel zwischen ferromagnetischer (parallele Magnetisierung) und antiferromagnetischer (antiparallele Magnetisierung) Kopplung

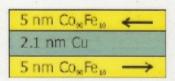




antiferromagnetische Kopplung



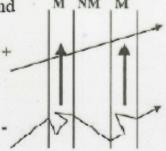
ferromagnetische Kopplung

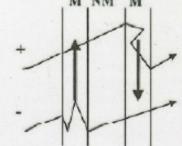


antiferromagnetische Kopplung

Mechanismus des GMR-Effektes

- AMR-Effekt lässt sich klassisch erklären
- Aber: Ferro-, Antiferro- und Ferrimagnetismus sind Quantenphänomäne
- Ursache des GMR-Effektes ist, dass Elektronen Spin (Eigendrehimpuls) haben und dass die Streuung abhängig von der Orientierung des Spins bzgl. der Magnetisierung ist
- Elektronen mit parallel orientierten Spins werden weniger gestreut ⇒ kleinerer Widerstand





 $R_p = \frac{R_+ \cdot R_-}{R_+ + R_-} \approx R_+ \qquad R_{ap} = \frac{R_+ \cdot R_-}{R_+ + R_-} \approx \frac{R_+ + R_-}{4} > R_+$

Magnetowiderstandsverhältnis:

$$\frac{R_{AP} - R_P}{R_P} = \frac{(R_+ - R_-)^2}{4R_+ \cdot R_-}$$

Eigenschaften von GMR-Sensoren



Si-Wafer mit GMR-Sensorstrukturen und gekapselte Sensoren

- R(H=0) ca. $1 k\Omega$
- Temperaturabhängigkeit des spezifischen Widerstandes ⇒ monolithische Vollbrücken
- · Grenzfrequenz: ca. 1 GHz

Eigenschaft	GMR	AMR	Hall
Temperaturstabilität	+++	++	+
Ausgangssignal	+++	++	+
Empfindlichkeit	+++	+++	++
Leistungsverbrauch	+++	+	++
Größe	+++	+	+++
DC-Betrieb	ja	ja	ja
Kosten	+++	++	+++

