

Bachelor- / Masterarbeit

Genauere X-Simulation für den eingebauten Hochgeschwindigkeitstest

Der Hochgeschwindigkeitstest (engl. Faster-than-at-Speed Test, FAST) wird eingesetzt, um *versteckte* Verzögerungsdefekte innerhalb einer Schaltung sichtbar zu machen. Dadurch können Schwachstellen in der gefertigten Schaltung frühzeitig erkannt werden, bevor es zu einem katastrophalen Fehlverhalten kommen kann. Besonders effektiv ist FAST, wenn der Test als eingebauter Selbsttest (engl. Built-In Self-Test, BIST) eingesetzt wird. Dann kann die Schaltung mit geringem Aufwand kontinuierlich auf Veränderungen im Verhalten überwacht werden. Damit der eingebaute FAST realisierbar wird, müssen allerdings die Testbelegungen einfach in Hardware erzeugt werden können – das direkte Speichern von zuvor berechneten Testbelegungen ist oftmals zu teuer. Hier wird im Fachgebiet Datentechnik an einem neuen Verfahren namens STARBIST² geforscht, welches in dieser Arbeit unterstützt und erweitert werden soll.

Aufgabenstellung:

STARBIST² führt in einem Zwischenschritt eine einfache Logiksimulation von vorberechneten Testmustern durch, die allerdings don't care (X-) Belegungen enthalten können. Dabei kommt derzeit eine einfache, dreiwertige Logiksimulation zum Einsatz. Diese ist aber inhärent pessimistisch in der Propagierung der X-Werte, vgl. auch Abbildung 1. Diese Abbildung zeigt einen Multiplexer mit den Eingängen a und b , sowie dem Auswahlsignal s . Wenn nun $a = b = 1$ und $s = X$ gilt, so wird in einer einfachen, dreiwertigen Logiksimulation der Ausgang z mit X belegt, da dieses pessimistisch durch alle Gatter propagiert wird. In der Realität gilt aber $z = 1$; sind beide Eingänge des Multiplexers 1, so ist der Ausgang unabhängig von s .

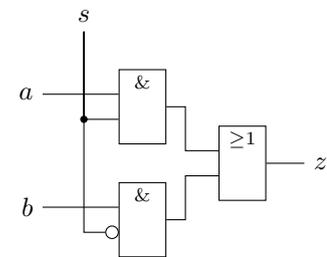


Abbildung 1: Pessimistische X-Simulation in einer Schaltung

Deshalb soll in dieser Arbeit eine verbesserte Logiksimulation entwickelt werden, basierend auf [3, 1]. Dabei wird zunächst die einfache, dreiwertige Logiksimulation durchgeführt und mit einer zusätzlichen Analyse, basierend auf dem Booleschen Erfüllbarkeitsproblem (SAT), werden „falsche“ X-Werte (wie in Abbildung 1) gestrichen und durch feste Logikwerte ersetzt. Für eine Masterarbeit kann dieses Thema noch zusätzlich ausgebaut werden, z. B. indem das Verfahren in den STARBIST²-Ablauf integriert wird.

Teilaspekte:

- Einarbeiten in Logiksimulation und SAT
- Implementierung des Verfahrens
- Evaluieren des Verfahrens anhand von Simulationen

Voraussetzungen:

- Interesse an der Mitarbeit an einem aktuellen Forschungsthema
- Kenntnisse in C++
- **BA:** Bestandene Vorlesung „Introduction to Algorithms“ (Nur BA ET), empfohlen wird „Qualitätssicherung mikroelektronischer Systeme“
- **MA:** Bestandene Vorlesungen „Test hochintegrierter Schaltungen“, „Introduction to Algorithms“ (nur MA ESE)

Betreuer: Matthias Kampmann

Email: matkam@mail.upb.de

Telefon: (+49) 5251 60-3923

Homepage: www.date.uni-paderborn.de

Büro: P1.6.08.3



Literatur

- [1] M. Elm, M. A. Kochte und H.-J. Wunderlich. “On Determining the Real Output Xs by SAT-Based Reasoning”. In: *19th IEEE Asian Test Symposium*. Shanghai, China, Dez. 2010.
- [2] M. Kampmann u. a. “Built-In Test for Hidden Delay Faults”. In: *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems* 38.10 (Okt. 2019), S. 1956–1968.
- [3] M. A. Kochte, M. Elm und H.-J. Wunderlich. “Accurate X-Propagation for Test Applications by SAT-based Reasoning”. In: *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems* 31.12 (Dez. 2012), S. 1908–1919.