

Klausur zur Vorlesung
Digitaltechnik (DT)

Prof. Marco Platzner
Fachgebiet Technische Informatik
Universität Paderborn

02.08.2018

- Die Bearbeitungsdauer beträgt für alle Studenten **90 Minuten**. Es sind **alle 5 Aufgaben** zu bearbeiten.
- Es sind keine Hilfsmittel zugelassen.
- Schreiben Sie nicht mit Bleistift oder Rotstift.
- Verwenden Sie kein eigenes Papier. Bei Bedarf bekommen Sie Papier bei der Klausuraufsicht.
- Schreiben Sie auf jedes Blatt (auch auf das Konzeptpapier) in Blockschrift Ihren Namen und Ihre Matrikelnummer.
- Bei mehreren präsentierten Lösungen wird die Aufgabe nicht gewertet! Streichen Sie daher bei Angabe mehrerer Lösungsansätze die nicht zu bewertenden Lösungen durch! Verwenden Sie kein Tipp-Ex.
- Abschreiben und abschreiben lassen oder Hilfe Dritter führt zum Nichtbestehen der Klausur.

Nachname: _____

Vorname: _____

Matrikelnummer: _____

Studiengang: _____

Aufkleber

Aufgabe	1	2	3	4	5	Σ
Punkte	15	15	15	25	20	90
Erreicht						

Aufgabe 1 (Multiple Choice)

[15 Punkte]

Bei den folgenden Fragen können keine, eine oder mehrere Antworten richtig sein. Kreuzen Sie die richtigen Antworten deutlich an.

(a) Vorteile von digitalen gegenüber analogen Systemen sind: (3 Punkte)

- ☐ Reproduzierbarkeit
- ☐ verlustlose Datenkompression möglich
- ☐ Programmierbarkeit
- ☐ Langzeitstabilität

(b) Der Boolesche Ausdruck $a \cdot \bar{b} + \bar{a} \cdot b$ (3 Punkte)

- ☐ ist selbstdual
- ☐ entspricht der XOR-Funktion
- ☐ entspricht der XNOR-Funktion
- ☐ kann nicht reduziert werden

(c) Welche der folgenden Logikfunktionen sind assoziativ: (3 Punkte)

- ☐ AND
- ☐ NAND
- ☐ XOR
- ☐ OR

NAME:

Matrikelnummer:

(d) Der Hardwareaufwand für einen n -bit Carry-Lookahead Addierer ist: (3 Punkte)

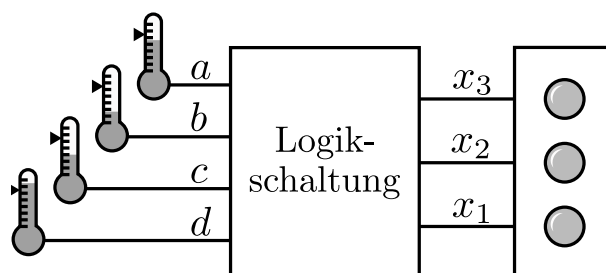
- ☐ $5n$ Gatter
- ☐ $\frac{1}{2}(n^2 + 9n)$ Gatter
- ☐ $(n^2 + 3n)$ Gatter
- ☐ $O(n^2)$ Gatter

(e) Tri-State Gatter ... (3 Punkte)

- ☐ werden für die Realisierung von Bussen in CMOS-Technologie eingesetzt
- ☐ benötigen einen ENABLE-Eingang
- ☐ haben als Ausgangswerte 0, 1 und „hochohmig“
- ☐ werden für Automaten mit drei Zuständen verwendet

Aufgabe 2 (Logikminimierung)

[15 Punkte]



Ein Temperaturmesssystem besteht aus 4 Sensoren a , b , c , d und einer Pegelanzeige mit drei Lampen x_1 , x_2 , und x_3 . Wenn keiner der Sensoren eine erhöhte Temperatur meldet, leuchtet keine der Lampen. Wenn nur ein Sensor eine erhöhte Temperatur meldet, leuchtet nur x_1 , bei zwei Sensoren x_1 und x_2 , und bei mindestens drei Sensormeldungen leuchten alle Lampen.

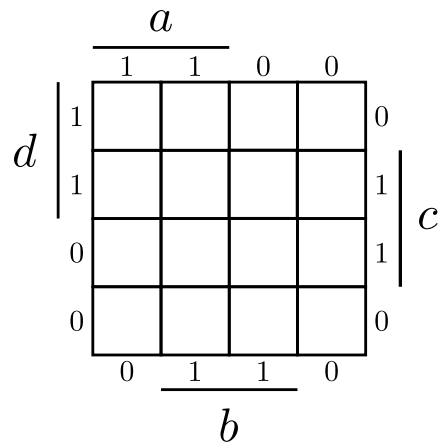
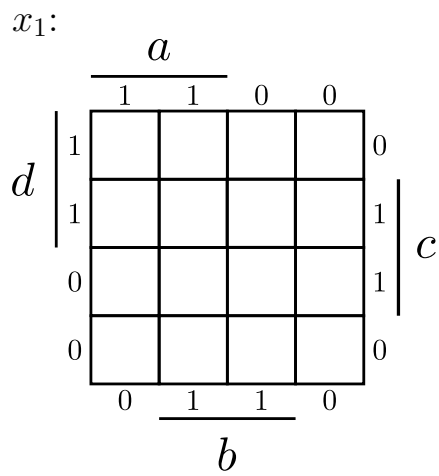
- (a) Vervollständigen Sie die folgende Wahrheitstabelle gemäß der obigen Beschreibung. Ermitteln Sie dann je eine Logikfunktion in minimaler SOP-Form für x_1 , x_2 und x_3 mithilfe von Karnaugh-Diagrammen. Markieren Sie in jedem Karnaugh-Diagramm die Primimplikanten einer minimalen Überdeckung durch Rechtecke. (7 Punkte)

a	b	c	d	x_1	x_2	x_3
0	0	0	0			
0	0	0	1			
0	0	1	0			
0	0	1	1			
0	1	0	0			
0	1	0	1			
0	1	1	0			
0	1	1	1			
1	0	0	0			
1	0	0	1			
1	0	1	0			
1	0	1	1			
1	1	0	0			
1	1	0	1			
1	1	1	0			
1	1	1	1			

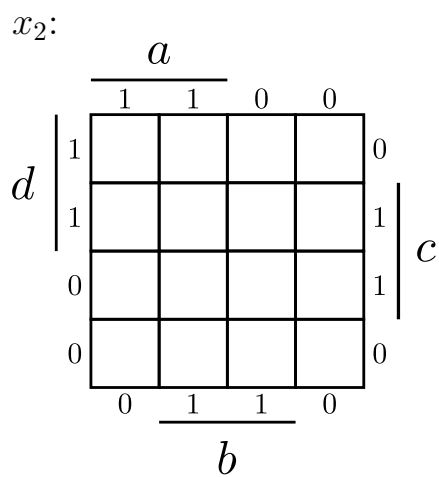
NAME:

Matrikelnummer:

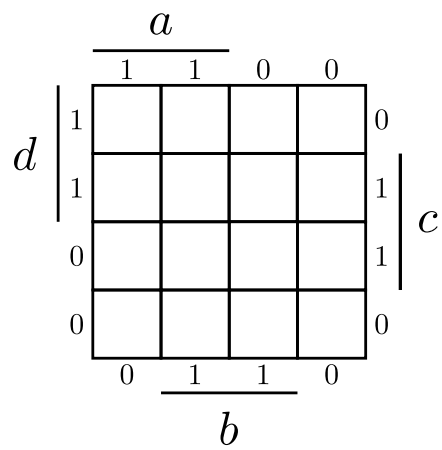
Ersatzdiagramm
(ungültige Lösung streichen)



Logikfunktion für x_1 :



Ersatzdiagramm



Logikfunktion für x_2 :

x_3 :

$$a_3.$$

		a					
		<u>1 1</u>		0	0		
d	1					0	c
	1					1	
	0					1	
	0					0	
		0	<u>1 1</u>	0	b		

Ersatzdiagramm

		a					
		<u>1 1</u>		0	0		
d	1					0	c
	1					1	
	0					1	
	0					0	
		0	<u>1 1</u>	0	b		

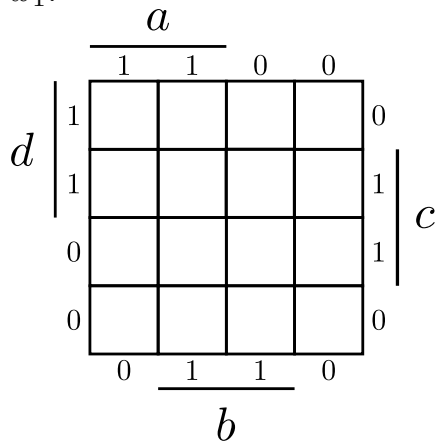
Logikfunktion für x_3 :

NAME:

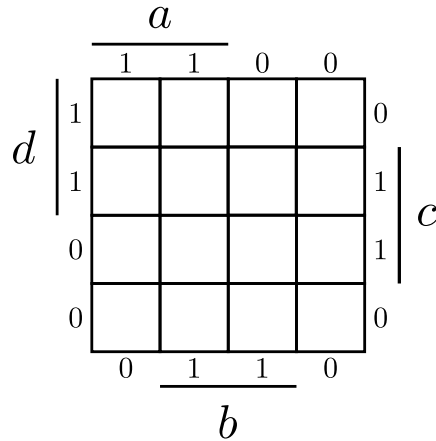
Matrikelnummer:

- (b) Es ist bekannt, dass die Sensoren a und d nie gleichzeitig den Wert 0 annehmen. Modifizieren Sie die Karnaugh-Diagramme entsprechend mithilfe von 'Don't cares'. Analog zu Aufgabenteil a), markieren Sie die Primimplikanten einer minimalen Überdeckung und ermitteln Sie die resultierenden Logikfunktionen in minimaler SOP-Form. (6 Punkte)

x_1 :

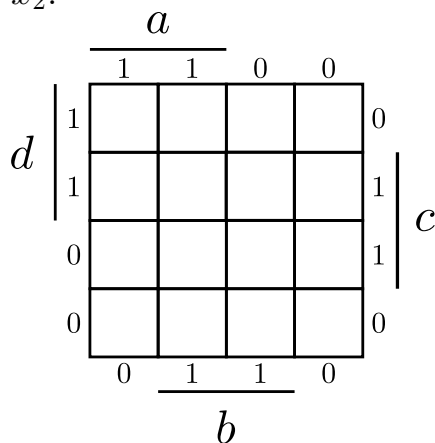


Ersatzdiagramm

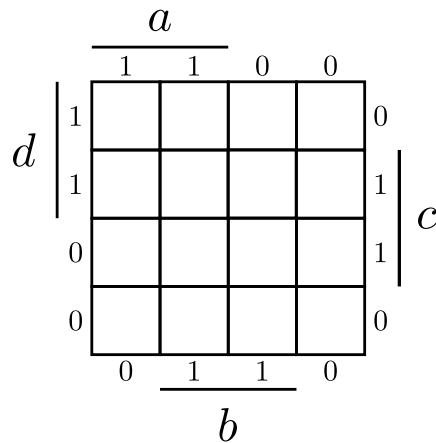


Logikfunktion für x_1 :

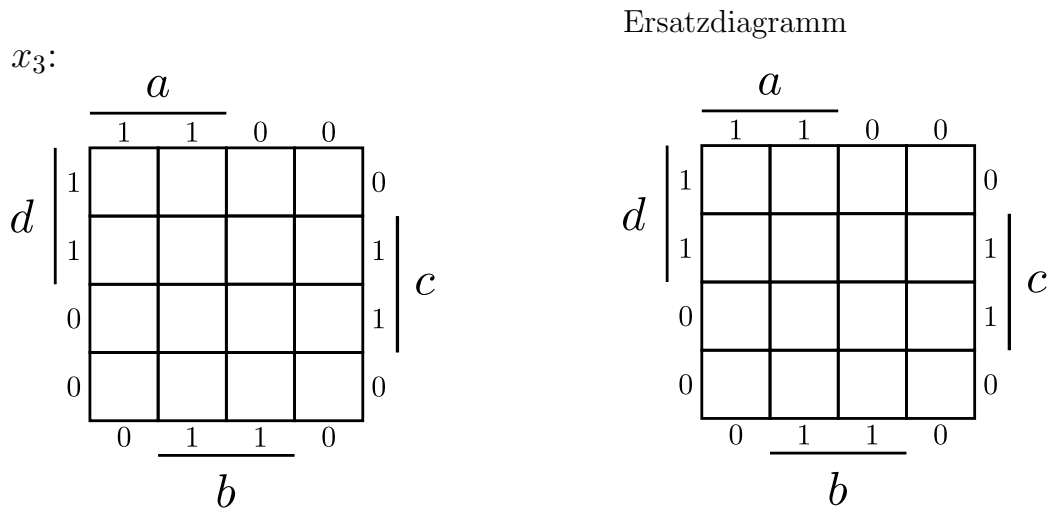
x_2 :



Ersatzdiagramm



Logikfunktion für x_2 :



Logikfunktion für x_3 :

- (c) Geben Sie die Anzahl der 2-OR und 2-AND-Gatter an, die nötig sind, um die Logikfunktionen mit und ohne 'Don't cares' als kombinatorische Schaltungen umzusetzen. Geben Sie abschließend die Ersparnis an Gattern bei der Verwendung von 'Don't cares' an. Nehmen Sie der Einfachheit halber an, dass die Schaltung „naiv“ aus den Logikfunktionen abgeleitet wird, Gatter also nicht wiederverwendet werden.

(2 Punkte)

	Ohne 'Don't cares'	Mit 'Don't cares'	Ersparnis
2-OR-Gatter			
2-AND-Gatter			

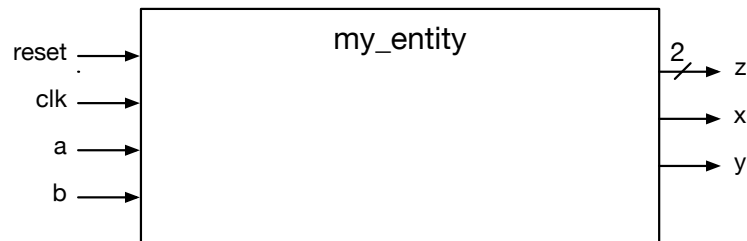
Aufgabe 3 (VHDL)**[15 Punkte]**Abbildung 1: Entity *my_entity*.

Abbildung 1 zeigt die Entity *my_entity* mit ihren Eingangs- und Ausgangssignalen. Alle gezeigten Signale sind vom Typ *std_logic*. Nur das zwei Bit breite Signal *z* ist vom Typ *std_logic_vector*.

- (a) Geben Sie den VHDL-Code für die Entity *my_entity* in Listing 1 an. (3 Punkte)

Listing 1: Entity *my_entity*

```
entity my_entity is
```

```
end my_entity;
```

Listing 2: Entity *my_entity* (Ersatz: **Ungültige Lösungen streichen!**)

```
entity my_entity is
```

```
end my_entity;
```

Listing 3: Architektur von *my_entity*.

```
1 architecture Behavioral of my_entity is
2     signal a_sig : std_logic := '0';
3     signal z_sig : std_logic_vector(1 downto 0) := "00";
4 begin
5     proc_0 : process(reset, clk) begin
6         if clk'event and clk = '1' then
7             if reset = '1' then
8                 x <= '0';
9             else
10                x <= not a;
11            end if;
12        end if;
13    end process proc_0;
14
15    proc_1 : process(reset, clk) begin
16        if reset = '1' then
17            a_sig <= '0';
18            y <= '0';
19        elsif clk'event and clk = '1' then
20            a_sig <= a;
21            if a_sig = '1' then
22                y <= a_sig;
23            end if;
24        end if;
25    end process proc_1;
26
27    proc_2 : process(reset, clk) begin
28        if reset = '1' then
29            z_sig <= "01";
30        elsif clk'event and clk = '1' then
31            z_sig <= z_sig(0) & ( z_sig(0) xor z_sig(1) );
32        end if;
33    end process proc_2;
34    z <= z_sig(0) & z_sig(1);
35 end Behavioral;
```

NAME:

Matrikelnummer:

- (b) Vervollständigen Sie in Abbildung 2 die Verläufe der Signale bei einer Simulation der Architektur in Listing 3. (12 Punkte)

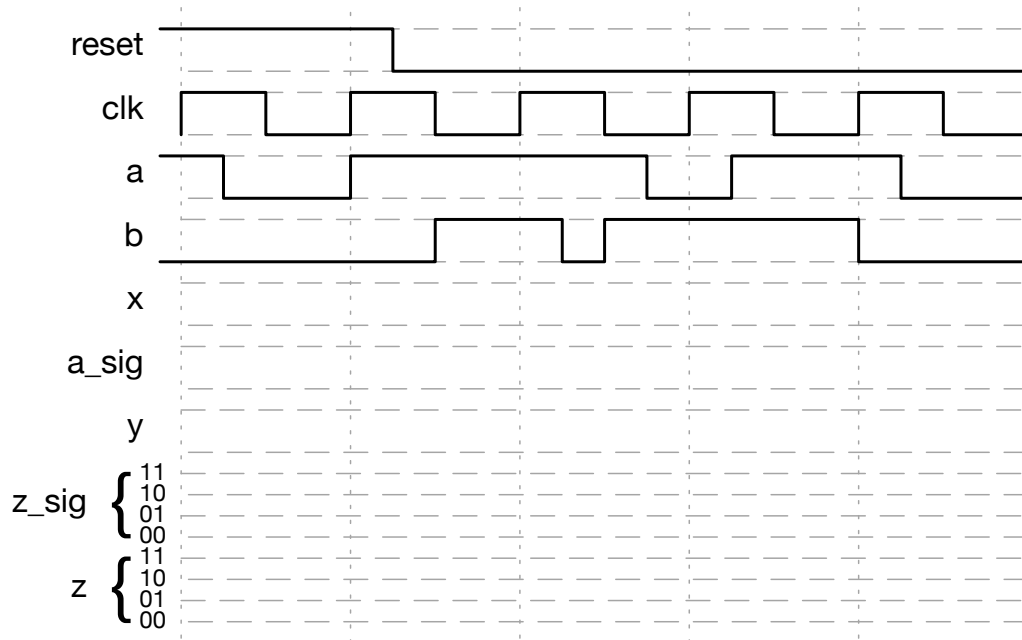


Abbildung 2: Signalverläufe.

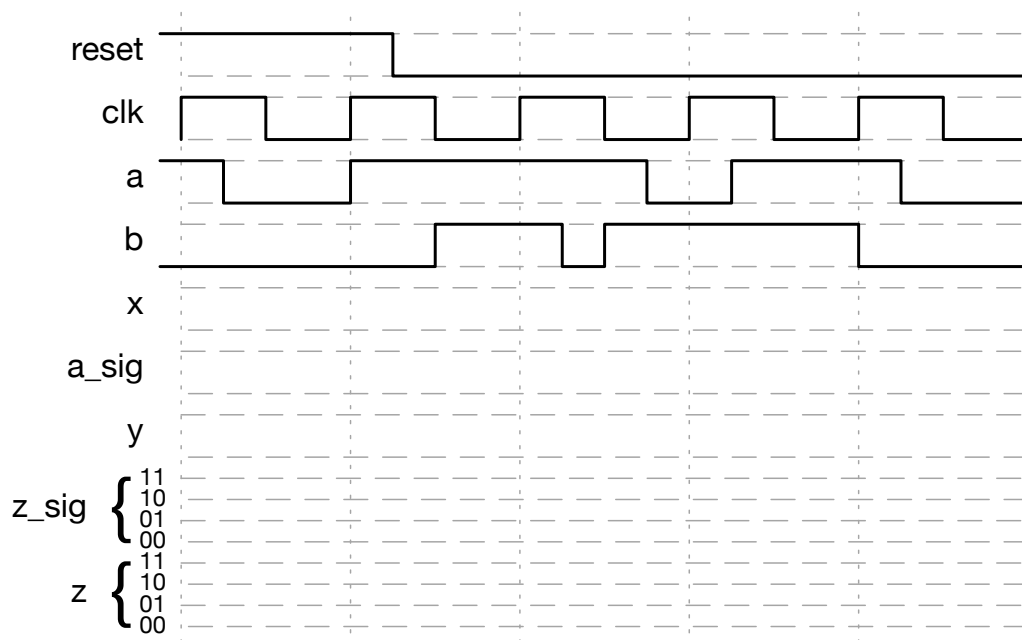


Abbildung 3: Signalverläufe (Ersatz, **ungültige Lösung streichen**).

Aufgabe 4 (Automaten)

[25 Punkte]

- (a) Gegeben sei der in Abbildung 4 dargestellte Mealy-Automat. Geben Sie den äquivalenten Moore-Automaten als Graphen an. (9 Punkte)

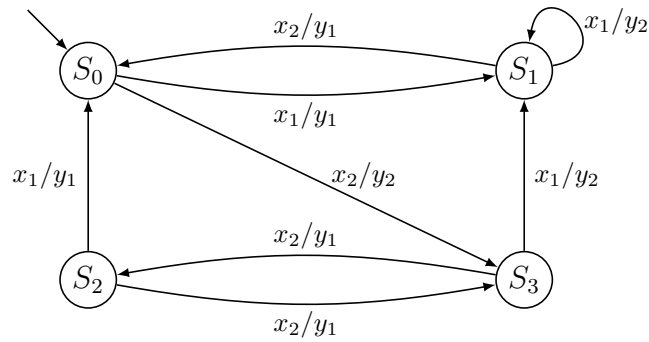


Abbildung 4: Graph eines Mealy-Automaten

Graph des Moore-Automaten

Ersatzgraph. Ungültige Lösung streichen!

NAME:

Matrikelnummer:

- (b) Tabelle 1 spezifiziert einen Mealy-Automaten. Geben sie den spezifizierten Automaten als Graphen an. (8 Punkte)

δ/λ	x_1	x_2	x_3
$S_I = S_0$	$S_0/0$	$S_1/1$	$S_3/1$
S_1	$S_2/1$	$S_3/0$	$S_1/1$
S_2	$S_2/0$	$S_0/1$	$S_3/1$
S_3	$S_1/1$	$S_2/1$	$S_2/1$

Tabelle 1: Automatentafel eines Mealy-Automaten

Graph des Mealy-Automaten

Ersatzgraph. Ungültige Lösung streichen!

(c) Tabelle 2 spezifiziert einen Mealy-Automaten:

δ/λ	x_1	x_2	x_3
$S_I = S_0$	$S_1/0$	$S_1/0$	$S_3/1$
S_1	$S_4/1$	$S_3/0$	$S_2/0$
S_2	$S_1/0$	$S_1/0$	$S_3/1$
S_3	$S_1/1$	$S_4/0$	$S_1/0$
S_4	$S_0/1$	$S_5/1$	$S_2/1$
S_5	$S_0/1$	$S_4/1$	$S_0/1$

Tabelle 2: Automatentafel eines Mealy-Automaten

Bestimmen Sie den äquivalenten zustandsminimalen Mealy-Automaten mit Hilfe des Ginsburg/Huffmann-Verfahrens. Machen Sie Ihr Vorgehen kenntlich und geben Sie den zustandsminimalen Automaten als Automatentafel an. (8 Punkte)

δ/λ	x_1	x_2	x_3

δ/λ	x_1	x_2	x_3

δ/λ	x_1	x_2	x_3

δ/λ	x_1	x_2	x_3

Lösung:

δ/λ	x_1	x_2	x_3

δ/λ	x_1	x_2	x_3

Ungültige Lösung streichen!

NAME:

Matrikelnummer:

Aufgabe 5 (Sequentieller Addierer)

[20 Punkte]

Sequentielle Addierer sind besonders kleine Schaltungen; sie brauchen lediglich einen Volladdierer und ein Flip-Flop, dafür allerdings viele Taktzyklen, bis das Ergebnis berechnet ist. Im Folgenden sollen zwei 8-bit Zahlen $X = (x_7, x_6, x_5, x_4, x_3, x_2, x_1, x_0)$ und $Y = (y_7, y_6, y_5, y_4, y_3, y_2, y_1, y_0)$, zuerst vorzeichenlos, addiert werden:

$$X_2 + Y_2 = Z_2$$

- (a) Vervollständigen Sie das Diagramm eines sequentiellen Addierers in Abbildung 5 (Ersatzdiagramm in Abbildung 6). Alle Signale müssen benannt sein! (4 Punkte)

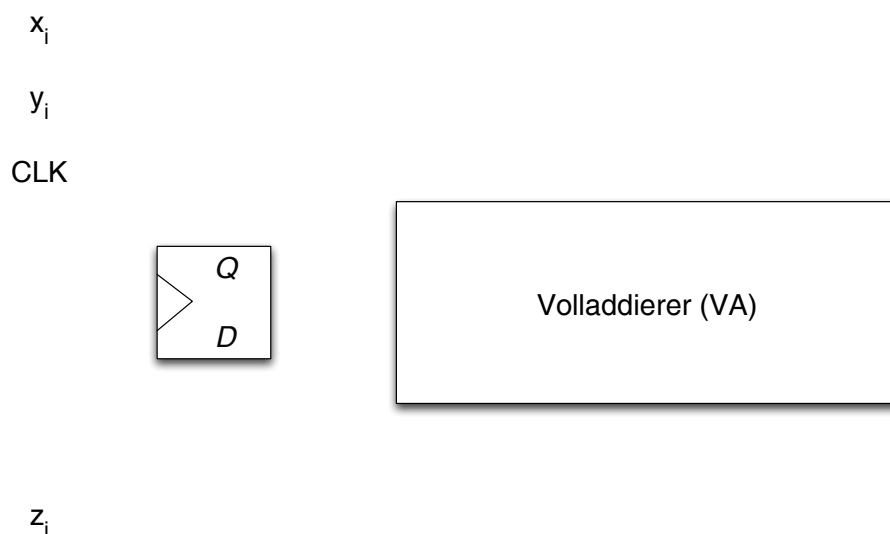


Abbildung 5: Ein sequentieller Addierer

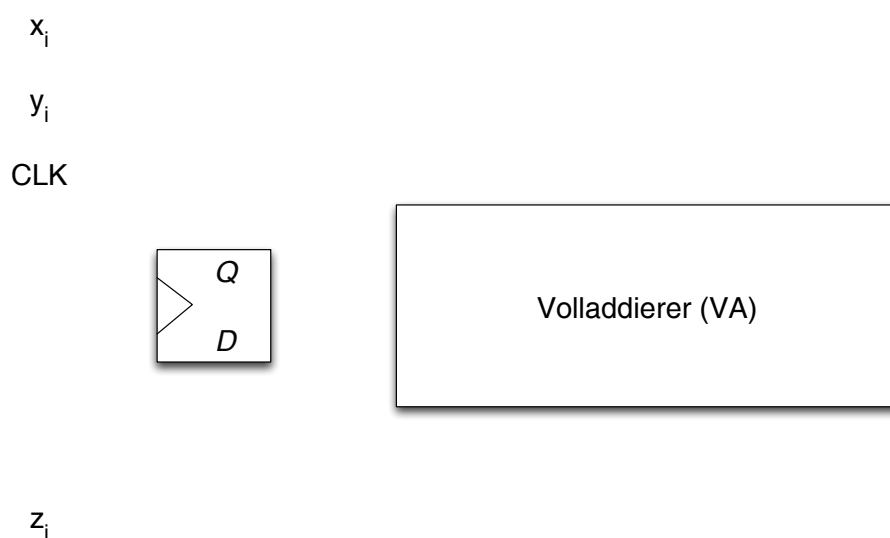


Abbildung 6: Ersatzdiagramm, **ungültige Lösungen streichen!**

- (b) Spezifizieren Sie die Arbeitsweise des Addierers, indem Sie die folgende Automaten-tabelle vervollständigen und ausfüllen. Stellen Sie sicher, dass Ihre Bezeichnungen hier mit der Lösung in (a) übereinstimmen. (6 Punkte)

x_i	y_i			
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

Tabelle 3: Automatentafel für den sequentiellen Addierer

x_i	y_i			
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

Tabelle 4: Ersatztafel, **ungültige Lösungen streichen!**

NAME:

Matrikelnummer:

Nehmen Sie im Folgenden an, dass die 8-bit Zahlen X und Y nun in Zweierkomplementdarstellung vorliegen, berechnet wird also nun:

$$X_{2C} + Y_{2C} = Z_{2C}$$

- (c) Bei der 8-bit Addition kann es zu einem Overflow kommen. Kann man in der Tabelle zu (b) eine Zeile benennen, die so einen Overflow anzeigt? Wenn ja, welche Zeile? Wenn nein, wann kann man den Overflow dann erkennen? Geben Sie die Overflowbedingungen an. (6 Punkte)

- (d) Führen Sie in der folgenden Tabelle die Addition von X_{2C} und Y_{2C} durch und wandeln Sie zur Kontrolle alle Zahlen auch in Dezimaldarstellung um. Markieren Sie die Stelle, an welcher man den Overflow erkennt. (4 Punkte)

X_{2C} :	1	1	1	0	1	0	1	1	X_{10} :	
Y_{2C} :	1	0	0	0	0	0	1	0	Y_{10} :	
carry:										
Z_{2C} :									Z_{10} :	

Abbildung 7: Addierschema

X_{2C} :	1	1	1	0	1	0	1	1	X_{10} :	
Y_{2C} :	1	0	0	0	0	0	1	0	Y_{10} :	
carry:										
Z_{2C} :									Z_{10} :	

Abbildung 8: Ersatzschema, **ungültige Lösungen streichen!**

Konzeptpapier: Falls der Platz unter den einzelnen Aufgaben nicht ausreicht, können Sie diese Seiten für Zwischenrechnungen nutzen. Bitte Lösung und Lösungsweg eindeutig mit der Aufgabennummer markieren!